

Entwicklung mikroelektronischer Kontaktierungsmethoden für Hochtemperatur-Anwendungen über 250 °C

Von der Fakultät für Ingenieurwissenschaften der
Abteilung Elektrotechnik und Informationstechnik
der Universität Duisburg-Essen

zur Erlangung des akademischen Grades

Doktor der Ingenieurwissenschaften

genehmigte Dissertation

von

Dipl.-Phys. Wolfgang Heiermann

aus

Koblenz

Referent: Prof. Dr.-Ing. Holger Vogt

Korreferent: Prof. Dr. rer. nat. Roland Schmechel

Tag der mündlichen Prüfung: 25.11.2013

Inhaltsverzeichnis

| | |
|---|------------|
| Abkürzungsverzeichnis | vii |
| 1 Einführung | 1 |
| 1.1 Motivation | 1 |
| 1.2 Gegenstand der Arbeit | 3 |
| 1.2.1 Untersuchungsansatz der Drahtbond-Entwicklung | 3 |
| 1.2.2 Untersuchungsansatz der Flip-Chip-Entwicklung | 4 |
| 2 Materialgrundlagen | 7 |
| 2.1 Diffusion in Festkörpern | 7 |
| 2.2 Legierungen und intermetallische Phasen | 8 |
| 2.2.1 Legierungen mit unbegrenzter Löslichkeit | 8 |
| 2.2.2 Legierungen mit begrenzter Löslichkeit | 10 |
| 2.3 Erstarrungsmechanismen von Legierungen | 11 |
| 3 Mikroelektronische Kontaktierungsverfahren | 15 |
| 3.1 Grundlagen zu Drahtbondverfahren | 15 |
| 3.1.1 Allgemeines Funktionsprinzip | 16 |
| 3.1.2 Thermosonic-Drahtbondverfahren | 19 |
| 3.1.3 Ultraschall-Drahtbondverfahren | 25 |
| 3.1.4 Thermosonic- und Ultraschall-Bondverfahren im Vergleich | 26 |
| 3.1.5 Drahtbond-Testverfahren | 29 |
| 3.2 Grundlagen zu Flip-Chip-Verfahren | 36 |

| | | |
|----------|--|-----------|
| 3.2.1 | Allgemeines Funktionsprinzip | 37 |
| 3.2.2 | Thermokompressions- und Thermosonic-Verfahren für Flip-Chip-Kontaktierungen | 38 |
| 3.2.3 | Reflow-Lötverfahren | 40 |
| 3.2.4 | Solid-Liquid Interdiffusion-Verfahren (SLID) | 41 |
| 3.2.5 | Thermomechanische Spannung in Flip-Chip-Packages | 44 |
| 3.2.6 | Funktionsweise von Underfills | 46 |
| 4 | Mikro-Kontakte in der Hochtemperatur-Elektronik | 49 |
| 4.1 | Bonddraht-Verbindungen unter hohen Temperaturanforderungen . . . | 50 |
| 4.1.1 | Draht-Bonds auf Aluminium-Pads | 50 |
| 4.1.2 | Draht-Bonds auf Kupfer-Pads | 57 |
| 4.1.3 | Draht-Bonds auf Gold-Pads | 59 |
| 4.2 | Flip-Chip-Packages unter hohem Temperaturanforderungen | 66 |
| 4.2.1 | SLID-Kontaktierungen | 67 |
| 4.2.2 | Gold/Zinn-SLID | 68 |
| 4.2.3 | Kupfer/Zinn-SLID | 71 |
| 4.2.4 | Gold/Indium-SLID | 72 |
| 4.2.5 | Silber/Indium-SLID | 73 |
| 5 | Entwicklung der Chip-Kontaktierungen | 75 |
| 5.1 | Entwicklung von Thermosonic-Bondverfahren für Palladiumdraht . . | 75 |
| 5.1.1 | Probenherstellung | 78 |
| 5.1.2 | Untersuchung des Bondprozesses | 83 |
| 5.1.3 | Test- und Charakterisierungsmethoden | 87 |
| 5.1.4 | Hochtemperatur-Belastungstests | 88 |
| 5.2 | Entwicklung von Flip-Chip-Verfahren | 90 |
| 5.2.1 | FEM-Simulationen (Finite Elemente Methode) | 92 |
| 5.2.2 | Probendesign | 95 |
| 5.2.3 | Probenherstellung | 97 |

| | | |
|----------|---|------------|
| 5.2.4 | Flip-Chip-Bonden | 102 |
| 5.2.5 | Test- und Charakterisierungsmethoden | 103 |
| 5.2.6 | Hochtemperatur-Belastung und Temperaturwechselzyklen . . . | 105 |
| 6 | Untersuchungsergebnisse | 107 |
| 6.1 | Palladiumdraht-Bondverfahren | 107 |
| 6.1.1 | Verarbeitungseigenschaften und Prozessfenster | 107 |
| 6.1.2 | Zuverlässigkeit von Palladiumdraht-Verbindungen | 116 |
| 6.1.3 | Diskussion | 119 |
| 6.2 | Flip-Chip-Untersuchungen | 125 |
| 6.2.1 | FEM-Simulationen der thermomechanischen Spannungen und Deformationen | 125 |
| 6.2.2 | Mikrostruktur der Flip-Chip-Bumps | 130 |
| 6.2.3 | Zuverlässigkeit der entwickelten Flip-Chip-Packages | 131 |
| 6.2.4 | Diskussion | 133 |
| 7 | Zusammenfassung und Ausblick | 137 |
| 7.1 | Zusammenfassung | 137 |
| 7.1.1 | Arbeitsstand der Palladiumdraht-Bondverfahren | 137 |
| 7.1.2 | Arbeitsstand der Flip-Chip-Technologie | 139 |
| 7.2 | Ausblick | 141 |
| 8 | Danksagung | 153 |

Abkürzungsverzeichnis

REM Rasterelektronenmikroskopie

FEM Finite Elemente Methode; ein numerisches Verfahren zur Lösung partieller Differentialgleichungen

SLID Solid-Liquid Interdiffusion (engl. für ein Lötverfahren, dessen Funktionsprinzip auf der intermetallischen Diffusionen zwischen einer flüssigen und einer festen Metallphase basiert)

J_{Diff} Während einer Festkörperdiffusion vorliegender Fluss von Leerstellen bzw. Atomen

$\text{grad}N$ Gradient der Atom-Konzentration

D Diffusionskoeffizient

D_0 Temperaturunabhängige Diffusionskonstante

T Temperatur

R Allgemeine Gaskonstante; $8,314 \text{ J mol}^{-1} \text{ K}^{-1}$

E_{a} Aktivierungsenergie der Diffusion

AVT Aufbau- und Verbindungstechnologie; umfasst insbesondere die Verkapselung, Montage und elektrische Kontaktierung von Halbleiter-Chips mit der Peripherie

fcc Kubisch flächenzentrierte Gitterstruktur

EFO Electronic Flame-Off (engl. für den Prozessschritt der Metallkugel-Anflammung durch Funkenüberschlag; dieser Prozessschritt ist Bestandteil des Thermosonic-Drahtbondverfahrens)

FAB Free Air Ball (engl. für die während eines Thermosonic-Drahtbondverfahrens angeflamnte Metallkugel)

|F_S| Betrag der Scherkraft von Drahtbonds bzw. Flip-Chip-Bumps

S_F Scherfestigkeit; Quotient aus der Scherkraft und Kontaktfläche der Drahtbonds bzw. Flip-Chip-Bumps

UBM Under-Bump-Metallization (engl. für ein Metallisierungssystem unterhalb von Flip-Chip-Bumps zum Zweck zuverlässiger Kontaktierungen und Vermeidung von Diffusionen)

T_s Schmelztemperatur

CTE Coefficient of Thermal Expansion (engl. für thermischer Ausdehnungskoeffizient mit der Einheit 10⁻⁶/K)

Δl Längendifferenz

l₀ Ausgangslänge

ΔT Temperaturdifferenz

DCB Direct Copper Bonded (engl. für Kupferkaschierungen auf mikroelektronischen Bauteilträgern; DCB-Kupferkaschierungen werden eutektisch auf Keramik gelötet)

SAM Self-Assembled Monolayer (engl. für selbstorganisierende organische Monolage, welche unter Anderem zur Passivierung von Kupfer-Pads genutzt wird)

ENIG Electroless Nickel Immersion Gold (engl. für Oberflächenmetallisierungen, aufgebaut aus stromlos aufgetragenem Nickel, gefolgt von einer dünnen Gold-Passivierungsschicht)

ENEPIG Electroless Nickel Electroless Palladium Immersion Gold (engl. für Oberflächenmetallisierungen, aufgebaut aus stromlos aufgetragenem Nickel und Palladium, gefolgt von einer dünnen Gold-Passivierungsschicht)

T_g Glasübergangstemperatur

CVD Chemical Vapour Deposition (engl. für chemische Gaspahsenabscheidung)

PVD Physical Vapour Deposition (engl. für physikalische Gasphasenabscheidung)

R_a Mittlere Oberflächenrauheit

FIB Focused Ion Beam (engl. für fokussierter Ionenstrahl; diese werden unter Anderem für hoch präzise Probenpräparationen verwendet)

EDX Energy Dispersive X-ray Spectroscopy (engl. für energiedispersive Röntgenspektroskopie)

AFM Atomic Force Microscopy (engl. für Atomkraftmikroskopie)

PSG Phosphorsilikatglas; wird unter Anderem als Passivierungsschicht für Halbleiter-Chips verwendet

HMDS Hexamethyl-Disilazan; ein Haftvermittler für Fotolack

TMAH Tetra-Methyl-Ammonium-Hydroxid; eine Entwicklerlösung für Fotolack

CMOS Complementary Metal Oxide Semiconductor (engl. für komplementärer Metall-Oxid-Halbleiter)

1. Einführung

1.1 Motivation

Hohe Lebensdauern in Umgebungstemperaturen bis zu 125 °C gehören bislang zu den Standardanforderungen für Sensoren und Elektronik [1–3]. Stetig steigende Technologieansprüche fordern jedoch immer umfangreichere Datenaufnahmen in Einsatzorten, deren Temperaturen 125 °C bei Weitem übersteigen. Ziel ist es, durch den Einsatz dezentraler Elektronik, welche „vor Ort“ in der heißen Messumgebung nahe der Sensorik eingesetzt wird, autarke, intelligente Sensorsysteme zu entwickeln. Ein Vorteil dieser dezentralen Automatisierung gegenüber Systemen mit zentralen Steuereinheiten ist unter Anderem der Wegfall langer Kabelstränge. Hierdurch kann eine Reduzierung von Signalverzögerungen, Materialkosten und Fehleranfälligkeiten realisiert werden [4]. Da jedoch in unmittelbarer Nähe zum Sensor häufig beengte Platzverhältnisse vorliegen, können oftmals nur marginale Kühlmöglichkeiten bereit gestellt werden. Ferner tragen Kühlkörper wie Hitzesenken und Hitzeleitungen zu einer Erhöhung der Materialkosten, des Gewichts und des Installationsaufwandes bei.

Aus genannten Gründen besteht unter Anderem in der Automobilindustrie ein hoher Bedarf an mikroelektronischen Systemen ohne Kühlbedarf mit Einsatztemperaturen

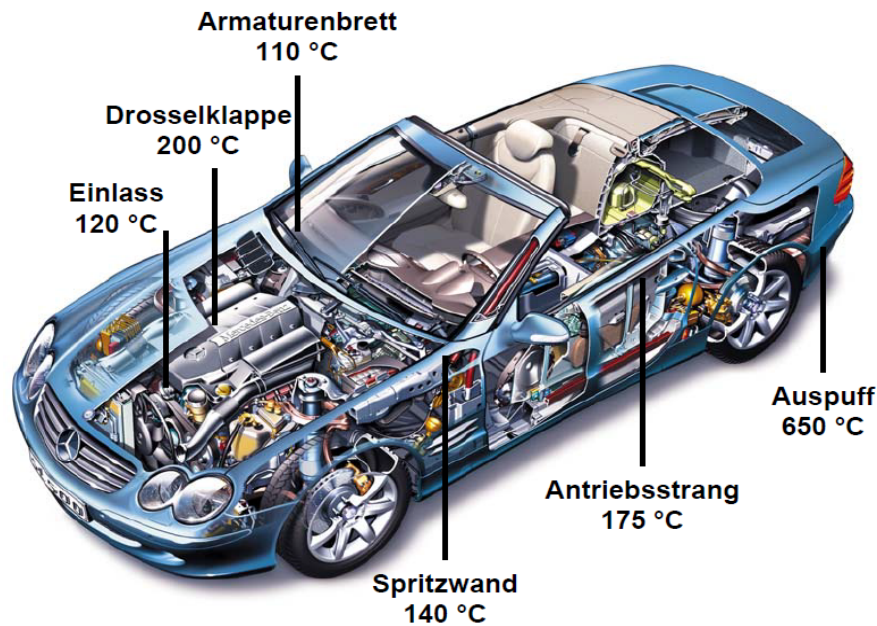


Abbildung 1.1: Temperaturbereiche innerhalb eines Kraftfahrzeuges nach [3]

über 125 °C. So werden beispielsweise im Abgassystem Sensoren zur Reduzierung von Gasemissionen in Umgebungstemperaturen bis zu 650 °C eingesetzt [2] (vgl. Abbildung 1.1). Hinter dem Bedarf in der Automobilindustrie, welche bei Weitem das größte Marktpotential für den Einsatz von Hochtemperatur-Elektronik repräsentiert, rangiert die Luftfahrtindustrie an zweiter Stelle [1, 5]. In diesem Anwendungsfeld werden hochzuverlässige, dezentrale Sensorsysteme beispielsweise in Regelsystemen zur Steuerung von Verbrennungsvorgängen in Gasturbinen gefordert [6].

Für einen zuverlässigen Betrieb mikroelektronischer Systeme bei hohen Umgebungstemperaturen stellen die elektrischen Kontakte zum Mikrochip einen der größten Schwachpunkte dar. Ohne Bereitstellung einer zuverlässigen Kontaktierungs-Technologie ist die Erschließung rauer Einsatzorte durch Sensorik nur eingeschränkt umsetzbar. Die vorliegende Arbeit befasst sich mit möglichen Lösungen dieser Problematik.

1.2 Gegenstand der Arbeit

Das Hauptziel der vorliegenden Dissertation war die Entwicklung von Methoden zur Herstellung mikroelektronischer Kontakte mit Temperaturstabilitäten über 250 °C, unter Verwendung von Flip-Chip-Technologie und Drahtbond-Technologie.

- **Drahtbonden:** Ein Verfahren zur Herstellung elektrisch leitender Drahtverbindungen zwischen dem Chip und dem Bauteilträger; die beiden Drahtenden werden mittels Kaltpress-Prozess mit den jeweiligen Anschluss-Metallisierungen verschweißt.
- **Flip-Chip:** In dieser Technologie werden die elektrischen Kontakte zwischen Chips und Bauteilträgern nicht wie im Drahtbondverfahren einzeln hergestellt. Vielmehr erfolgt die Kontaktierung simultan, indem die aktive Chip-Fläche nach unten gerichtet durch höckerförmige Kontakte, sogenannte Bumps, mit den Anschluss-Pads einer Platine bzw. eines Substrates kontaktiert wird. In der Flip-Chip-Technologie können folgende Füge-Verfahren unterschieden werden: Thermokompressionsbonden, Thermosonicbonden, Löten und Kleben

1.2.1 Untersuchungsansatz der Drahtbond-Entwicklung

In der Drahtbond-Technologie bieten Palladiumdrähte gegenüber standardmäßig verwendeten Golddrähten Vorteile hinsichtlich mechanischer Stabilität und 50 % geringerer Materialkosten [7–10]. Ihre Verwendung hat sich bisher jedoch nicht großtechnisch durchgesetzt.

Zur Evaluation des Einsatzpotentials von Palladiumdrähten in hohen Umgebungstemperaturen wurden sowohl der Bondprozess als auch die Zuverlässigkeit von Drahtverbindungen auf Gold-Pads untersucht.

Zunächst wurden durch sukzessives elektrochemisches Abscheiden unterschiedlicher Metall-Schichten Bond-Pads bestehend aus einem Kupfer/Nickel/Gold-Schichtsystem

hergestellt. Auf diesen Bond-Pads wurde ein Thermosonic-Bondprozess für Palladiumdrähte mit 25 μm Durchmesser entwickelt. Hierbei stand die Beantwortung folgender Fragen im Vordergrund:

- Sind zur Herstellung von Palladiumdraht-Kontakten im Vergleich zu Golddraht-Kontakten materialbelastendere Prozessparameter erforderlich?
- Wie groß ist das Prozessfenster von Thermosonic-Bondprozessen für die Verarbeitung von Palladiumdrähten?
- Sind elektrochemisch abgeschiedene Bond-Pads, aufgebaut aus einem Kupfer/Nickel/Gold-Schichtsystem, auch nach Einwirkung hoher Prozesstemperaturen noch bondbar?

Im Anschluss an die Prozessentwicklung wurden Zuverlässigkeitsuntersuchungen an Palladiumdraht-Kontakten bei Temperaturen bis zu 350 °C durchgeführt. Die mechanische Stabilität wurde durch Schertests und Zugfestigkeitstests geprüft. Zur Untersuchungen des Mikrogefüges wurden Drahtbond-Querschnitte mittels Rasterelektronenmikroskopie (REM) analysiert.

1.2.2 Untersuchungsansatz der Flip-Chip-Entwicklung

Im Unterschied zur Drahtbond-Technologie wird die Flip-Chip-Technologie in Anwendungsgebieten mit hohen Temperaturanforderungen nur in geringem Umfang eingesetzt [11]. Eine Standardmethode zur Erhöhung der Lebensdauer von Flip-Chip-Packages ist die Applikation von Underfill-Materialien im Spalt zwischen dem Chip und dem Substrat. Hierdurch werden thermomechanische Spannungen in den Flip-Chip-Bumps reduziert. Die maximale Dauerbelastbarkeit kommerzieller Underfills liegt derzeit jedoch zwischen 150 °C und 170 °C Umgebungstemperatur [11].

Im Rahmen der vorliegenden Arbeit wurde eine hochtemperaturbeständige Flip-Chip-Methode für die Kontaktierung von Silizium-Chips mit einer Kantenlänge von

10 mm entwickelt. Neben Umgebungstemperaturen von 250 °C sollten die Flip-Chip-Packages eine hohe Anzahl von Temperaturwechselzyklen unbeschadet überstehen. Durch die Verlotung mit einem Rahmen entlang der Chip-Außenkanten sollte analog zu kommerziellen Flip-Chip-Packages eine Krümmung über das gesamte Flip-Chip-Package erzeugt werden. Durch eine solche Deformation, welche üblicherweise durch die Verwendung von Underfills erzeugt wird, könnten thermomechanische Spannungen in den Bumps reduziert werden. Ein zusätzlicher positiver Effekt des Lötrahmens ist der Schutz des Chips vor schädlichen Umwelteinflüssen.

Vor Beginn der Probenherstellung wurde die Auswirkung von Lötrahmen auf die thermomechanischen Spannungen in Flip-Chip-Bumps mit Hilfe der Finite Elemente Methode (FEM) simuliert.

Durch sukzessives elektrochemisches Abscheiden unterschiedlicher Metall-Schichten wurden Bumps und Lötrahmen bestehend aus einem Kupfer/Nickel/Gold/Zinn-Schichtsystem hergestellt. Die Breite der Rahmen variierte zwischen 170 bis 420 μm . Zusätzlich wurden auf den Chips Teststrukturen aus Wolfram-Leiterbahnen, sogenannte Daisy-Chains, integriert, durch welche die Funktionalität der Bumps nach Belastungstests geprüft werden konnte. Unter Verwendung von Solid-Liquid Interdiffusion-Technologie (SLID) wurden die Chips auf Keramiksubstrate (Al_2O_3) mit Gold-Metallisierungen gelötet.

Zur experimentellen Untersuchung der Lötverbindungen wurden Querschnittanalysen mittels Rasterelektronenmikroskopie (REM) durchgeführt. Mit Hilfe interferometrischer Messungen wurde die Krümmung der Flip-Chip-Packages bestimmt, welche als Validierungsparameter für das FEM-Modell diente. Die Zuverlässigkeit der Flip-Chip-Packages wurde durch Widerstandsmessungen an Daisy-Chain-Teststrukturen nach Temperaturlagerungen bei 250 °C und Temperaturwechselzyklen zwischen -50 °C bis 175 °C geprüft.

2. Materialgrundlagen

2.1 Diffusion in Festkörpern

Unter Festkörper-Diffusion in Metallen versteht man einen Fluss von Leerstellen bzw. Atomen \mathbf{J}_{Diff} durch das zugrunde liegende Kristall-Gitter. Gemäß dem Fickschen Gesetz ist \mathbf{J}_{Diff} proportional zum Gradienten der Atom-Konzentration $\text{grad}N$ des betreffenden Elementes [12]:

$$\mathbf{J}_{\text{Diff}} = -D \cdot \text{grad}N \quad (2.1)$$

\mathbf{J}_{Diff} ist die Anzahl der Atome, die pro Sekunde durch die Flächeneinheit treten. D ist der Diffusionskoeffizient mit m^2/s als Einheit. Aufgrund der Diffusion von Bereichen hoher Konzentration in Richtung niedrigerer Konzentrationen, trägt D ein negatives Vorzeichen. Für die Temperaturabhängigkeit des Diffusionskoeffizienten gilt [12]:

$$D = D_0 \cdot \exp\left(-\frac{E_a}{RT}\right) \quad (2.2)$$

D_0 ist die temperaturunabhängige Diffusionskonstante; E_a ist die Aktivierungsenergie der Diffusion; R ist die allgemeine Gaskonstante mit $8,314 \text{ J mol}^{-1} \text{ K}^{-1}$ und T ist die Temperatur.

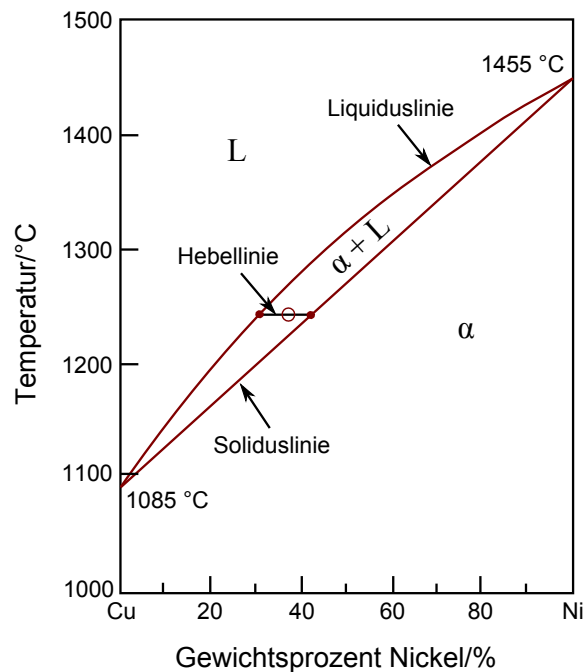


Abbildung 2.1: Phasendiagramm einer Kupfer(Cu)/Nickel(Ni)-Legierung nach [14]

2.2 Legierungen und intermetallische Phasen

Metallische Werkstoffe, welche aus mehreren Komponenten bestehen, werden als Legierungen bezeichnet [13]. Metall-Strukturen innerhalb von Legierungen, die sich aufgrund ihrer atomaren Anordnung vom umgebenden, kontinuierlich zusammenhängenden Material (Matrix) abgrenzen, werden als Phasen bezeichnet.

2.2.1 Legierungen mit unbegrenzter Löslichkeit

Die stöchiometrischen Zusammensetzungen, sowie die maximalen und minimalen Temperaturbeständigkeiten intermetallischer Phasen werden üblicherweise durch Phasendiagramme dargestellt. In Abbildung 2.1 ist das Phasendiagramm einer Kupfer(Cu)/Nickel(Ni)-Legierung veranschaulicht [14]. Die Liquiduslinie definiert die obere Temperaturgrenze, jenseits welcher die Legierung nur im flüssigen Zustand L existiert.

Die Soliduslinie definiert die Temperaturgrenze, unterhalb welcher die Legierung

ausschließlich in Form der festen Nickel(Ni)/Zinn(Sn)-Phase (α -Phase) vorliegt. Zwischen Solidus- und Liquiduslinie liegt das Zweiphasengebiet (auch als Erstarrungsbereich bezeichnet), in welchem flüssige sowie feste Phasen koexistieren. In Zweiphasenzuständen entspricht die Legierungspartner-Konzentration der festen Phasen dem Schnittpunkt der Isothermen (auch Hebellinie genannt) mit der Soliduslinie (vgl. Abbildung 2.1). Die Legierungspartner-Konzentration der flüssigen Phase kann durch den Schnittpunkt der Hebellinie mit der Liquiduslinie bestimmt werden. Definitionsgemäß versteht man unter der Löslichkeit eines Stoffes die maximale Stoffmenge, die unter Bildung eines stabilen Systems in einer bestimmten Menge Lösungsmittel gelöst werden kann [15]. Kupfer und Nickel besitzen zueinander unbegrenzte Löslichkeit. Praktisch bedeutet dies für eine Kupfer/Nickel-Legierung, dass die beiden Legierungspartner nur zu einer einzigen festen Phase reagieren können, die sich über die gesamte Konzentrationsskala erstreckt. Legierungen aus Elementen mit zueinander unbegrenzter Löslichkeit werden als feste Metall-Lösungen bezeichnet. Für eine unbegrenzte Löslichkeit müssen die folgenden, als Hume-Rothery-Regeln bekannten, Voraussetzungen erfüllt sein. Zu erwähnen ist, dass diese Regeln zwar notwendig, jedoch nicht hinreichend sind:

- Atomgröße: Der Unterschied zwischen den Atomradien der Lösungspartner darf nicht mehr als 15 % betragen. Anderenfalls sind die Gitterverzerrungen zu groß.
- Kristallstruktur: Die Gitterstrukturen der Lösungspartner müssen zueinander identisch sein.
- Valenz: Die Atome müssen eine identische chemische Wertigkeit besitzen.
- Elektronegativität: Die Atome müssen annähernd gleiche Elektronegativitäten besitzen. Mit zunehmendem Unterschied bilden sich bevorzugt ionische statt metallische Bindungen und die Lösungsfähigkeit des Gitters wird reduziert.

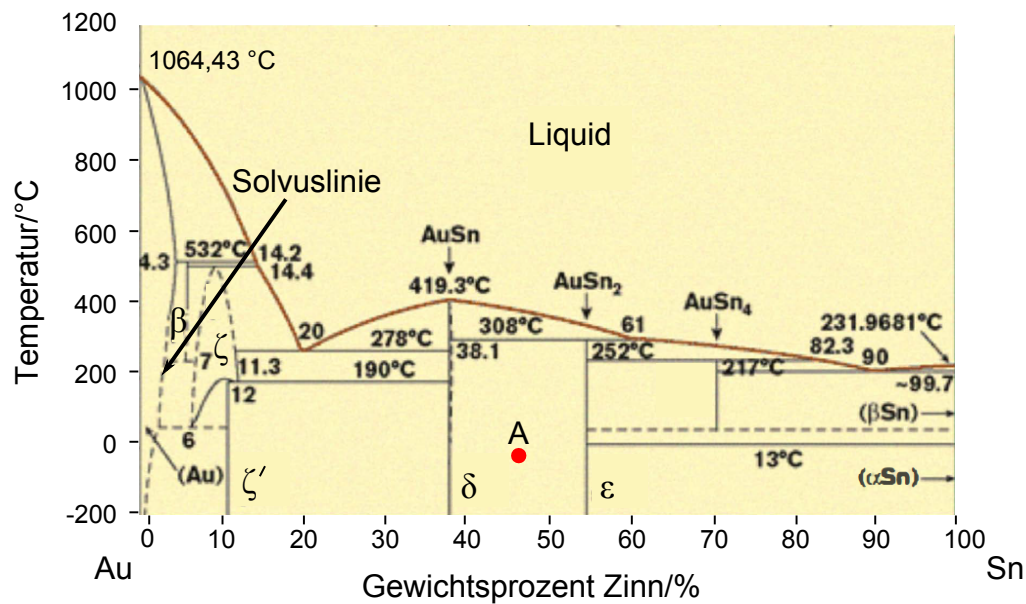


Abbildung 2.2: Phasendiagramm einer Gold(Au)/Zinn(Sn)-Legierung nach [16]

Neben der unbegrenzten Löslichkeit sind Mischungszustände mit begrenzter Löslichkeit und vollständiger Unlöslichkeit bekannt. Legierungen begrenzter Löslichkeit besitzen wesentlich komplexere Phasendiagramme (vgl. Abbildung 2.2) als Legierungen unbegrenzter Löslichkeit.

2.2.2 Legierungen mit begrenzter Löslichkeit

Unter den verschiedenen festen Phasen, die zwischen Legierungspartner begrenzter Löslichkeit gebildet werden können, unterscheidet man zwischen nichtstöchiometrischen und stöchiometrischen intermetallischen Verbindungen.

In nichtstöchiometrischen Verbindungen besteht kein festes Mengenverhältnis zwischen den Legierungspartnern. Stattdessen liegt ein Gemisch vor, in dem die Legierungspartner homogen ineinander gelöst sind. Die Grenzen dieser Phasen werden durch Solvuslinien definiert. Ein Beispiel einer nichtstöchiometrischen Verbindung ist die Au-Phase der Gold(Au)/Zinn(Sn)-Legierung (vgl. Abbildung 2.2).

Im Unterschied zu nichtstöchiometrischen Verbindungen liegt in stöchiometrischen Verbindungen ein diskretes Mengenverhältnis zwischen den Legierungspartnern vor,

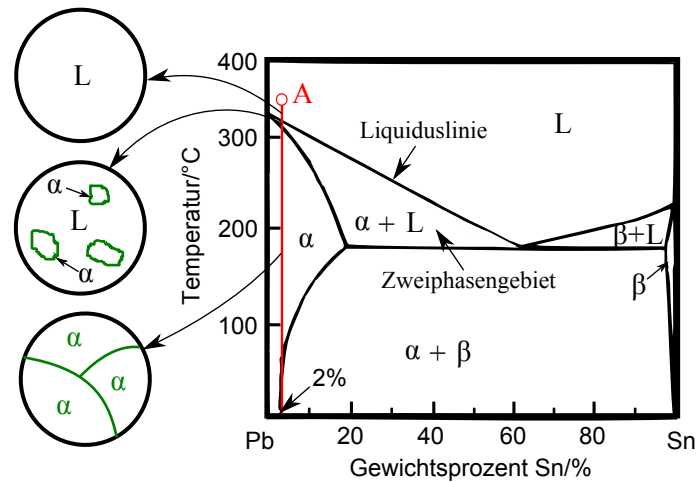


Abbildung 2.3: Erstarrungsmechanismus einer Blei(Pb)/Zinn(Sn)-Legierung mit maximal 2 % Zinn-Konzentration nach [14]

wodurch sie anhand senkrechter Linien im Phasendiagramm zu erkennen sind [14]. Ein Beispiel einer stöchiometrischen Verbindung ist die AuSn-Phase (δ -Phase) (vgl. Abbildung 2.2). Sie besteht zu genau 50 at. % aus Gold-Atomen. Der Zustand A in Abbildung 2.2 entspricht einem Gemisch aus den stöchiometrischen AuSn- (δ) und AuSn₂-Phasen (ϵ).

Intermetallische Phasen mit geordneter Kristallstruktur besitzen im Allgemeinen eine hohe Resistenz gegen Bewegungen von Versetzungen, und folglich eine verringerte Duktilität. Ferner sind zur Diffusions-Anregung dieser Materialien hohe Aktivierungsenergien erforderlich, wodurch die Kriechresistenz für hohe Temperaturen erhöht wird. Zu dieser Art von Legierungen gehört auch Titan-Aluminium (TiAl), welches unter anderem in Gasturbinen eingesetzt wird. TiAl ist aus einer geordneten, flächenzentrierten, tetragonalen Kristall-Struktur aufgebaut [14].

2.3 Erstarrungsmechanismen von Legierungen

Im Folgenden werden exemplarisch Erstarrungsmechanismen von Blei(Pb)/Zinn(Sn)-Legierungen betrachtet. Wird ein flüssiger Zustand mit einer Zinn-Konzentration zwischen 0 % und 2 % abgekühlt, so scheiden unterhalb der Liquiduslinie α -Kristalle

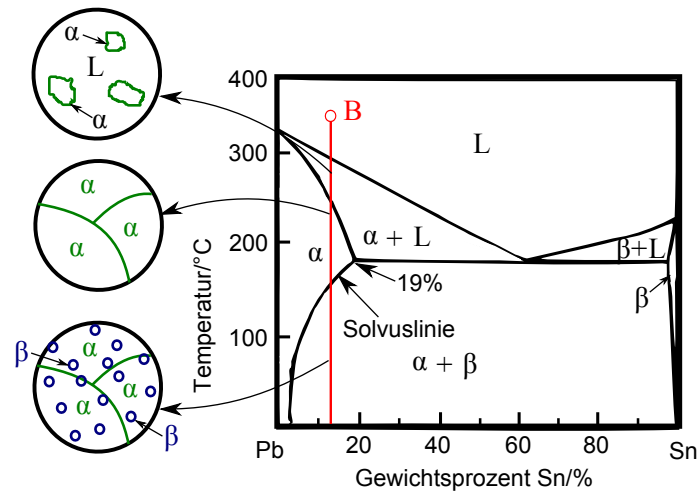


Abbildung 2.4: Erstarrungsmechanismus einer Blei(Pb)/Zinn(Sn)-Legierung mit einer Zinn-Konzentration zwischen 2 % und 19 % nach [14]

aus der flüssigen Phase aus (vgl. Abbildung 2.3). Die Legierungspartner-Konzentrationen in den festen und flüssigen Phasen innerhalb des Zweiphasengebietes können wie zuvor beschrieben mit Hilfe von Hebellinien bestimmt werden (vgl. Abschnitt 2.2, Seite 9). Unterschreitet die Temperatur der Legierung die Soliduslinie, so erstarrt die Legierung vollständig zur festen α -Phase. Im weiteren Verlauf findet aufgrund von Festkörper-Diffusionen eine homogene Umverteilung der Nickel-Konzentration statt.

Flüssige Blei/Zinn-Legierungen mit einer Zinn-Konzentration zwischen 2 % und 19 % (vgl. Abbildung 2.4) reagieren auf Abkühlung zunächst analog zu Legierungen mit Zinn-Konzentrationen bis maximal 2 %. Es scheiden zunächst α -Kristalle aus, bevor die Legierung unterhalb der Soliduslinie vollständig erstarrt. Unterschreitet die Temperatur der Legierung jedoch die Solvuslinie, so scheiden als Folge von Festkörperreaktionen zusätzlich β -Kristalle innerhalb der α -Phase aus.

Eine Blei/Zinn-Legierung mit 61,9 % Zinn-Konzentration (vgl. Abbildung 2.5) entspricht einem eutektischen Mischungsverhältnis. Unter einem Eutektikum versteht man Legierungen mit einem Mischungsverhältnis, in welchem die Schmelze unterhalb einer diskreten Temperatur direkt zu einem festen Zustand erstarrt, ohne dass ein

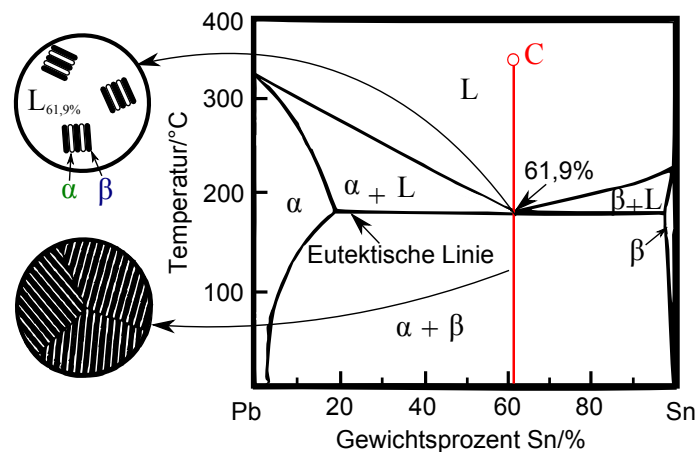


Abbildung 2.5: Erstarrungsmechanismus einer Blei(Pb)/Zinn(Sn)-Legierung mit einer Zinn-Konzentration von 61,9 % nach [14]

Zweiphasenzustand aus fester und flüssiger Phase durchlaufen wird. Für die gleichzeitige Erstarrung zu α - und β -Phasen ist eine Umverteilung der in der Schmelze homogen gelösten Legierungspartner notwendig. Hierbei wird bevorzugt die Struktur gebildet, für welche die für die Umverteilung notwendigen Diffusionswege am kürzesten sind. Diese Voraussetzung wird insbesondere von lamellenartigen Strukturen erfüllt, in welchen α - und β -Phasen periodisch angeordnet sind. Oftmals treten jedoch während des Erstarrungsvorganges Konvektionen auf, wodurch sich die Kristallisationsfronten ungleichmäßig ausbreiten. In diesem Fall entstehen ungeordnete, zellenartige Gefüge, in denen lediglich ein mittlerer Lamellenabstand festgestellt werden kann [13].

Flüssige Blei/Zinn-Legierungen mit einer Zinn-Konzentration zwischen 19 % und 61,9 % (vgl. Abbildung 2.6) entsprechen untereutektischen Mischungsverhältnissen. Auf Abkühlung reagieren diese Legierungen, analog zu Mischungsverhältnissen zwischen 0 % bis 61,9 % Zinn-Konzentration, mit dem Ausfall von α -Kristallen. Wird die Temperatur bis zur eutektischen Linie abgekühlt, so liegt in der noch nicht erstarrten, flüssigen Phase gemäß der Hebellinie ein eutektisches Mischungsverhältnis vor. Durch weiteres Abkühlen auf eine Temperatur unterhalb der eutektischen Li-

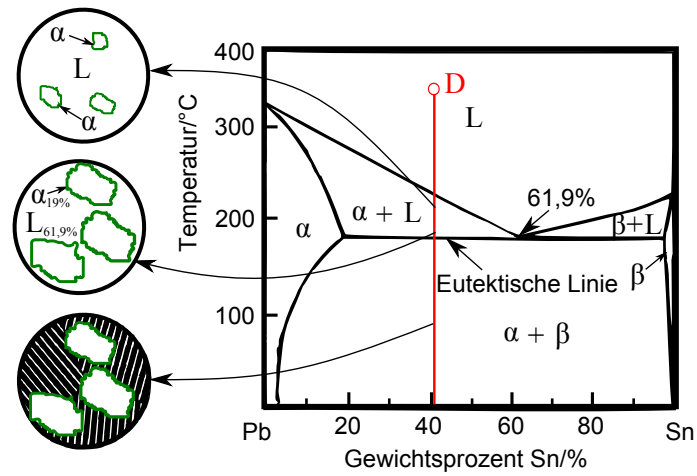


Abbildung 2.6: Erstarrungsmechanismus einer Blei(Pb)/Zinn(Sn)-Legierung mit einer Zinn-Konzentration zwischen 19 % und 61,9 % nach [14]

nie erstarrt diese flüssige Phase zur typischen lamellenartigen eutektischen Struktur. Auf diese Weise werden die α -Kristalle von der eutektischen Struktur umschlossen.

3. Mikroelektronische Kontaktierungsverfahren

3.1 Grundlagen zu Drahtbondverfahren

Unter Drahtbonden versteht man ein Verfahren der Mikroelektronik zur Herstellung elektrisch leitender Drahtverbindungen (vgl. Abbildung 3.1). Zumeist werden durch diese Technologie Signalkontakte zwischen Halbleiterbauteilen und dem Bauteilträger, welcher die nächst höhere Verdrahtungsebene darstellt, hergestellt. Kontaktierungsverfahren dieser Art sind fester Bestandteil der Aufbau- und Verbindungstechnologie (AVT), welche den letzten Fertigungsabschnitt in der Produktion mikroelektronischer Systeme darstellt. Neben der Realisierung steigender Integrationsdichten wird stetig Entwicklungsaufwand betrieben, um die Kosteneffizienz und Zuverlässigkeit von Drahtbondprozessen zu optimieren. Seit über 30 Jahren behauptet die Drahtbondtechnologie ihre Führungsposition unter den mikroelektronischen Kontaktierungsverfahren [9].

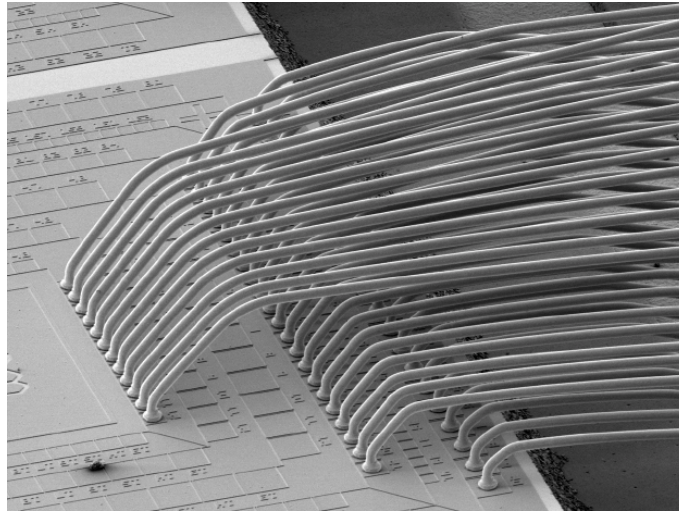


Abbildung 3.1: REM-Aufnahme eines Fine-Pitch-Arrays von Golddraht-Verbindungen; der Durchmesser der Ball-Bonds beträgt $40\text{ }\mu\text{m}$ [9]

3.1.1 Allgemeines Funktionsprinzip

Materialien

Das grundlegende Verschweißungsprinzip von Bonddrähten basiert auf der wechselseitigen Diffusion zwischen dem Draht und der Pad-Metallisierung. Hierdurch wird eine metallurgische Verbindung erzeugt, ohne dass eine flüssige Metallphase generiert wird. Derartige Fügeverfahren werden auch als Kaltpreß-Schweißprozesse bezeichnet. Am Besten eignen sich hierfür Bonddrähte und Pads bestehend aus weichen Metallen, welche eine kubisch flächenzentrierte Gitterstruktur (fcc) besitzen [9]. Aluminium, Gold und Kupfer erfüllen diese Anforderungen. Diese Metalle sind die am weitesten verbreiteten Bonddrahtmaterialien für mikroelektronische Produktionen im industriellen Maßstab [17]. Zur Erhöhung der mechanischen Stabilität werden Aluminiumdrähte üblicherweise mit 1 % Silizium (Si) bzw. 1 % Mangan (Mn) dotiert. Durch Wärmebehandlung wird eine homogene Verteilung feindisperser Ausscheidungen dieser Dotierstoffe erzielt. Reines Gold ist aufgrund seiner Weichheit schwer zu Feinstdrähten verarbeitbar und wird daher zur Verbesserung seiner Zieheigenschaften mit 30-100 ppm Kupfer bzw. 3-10 ppm Beryllium (Be) dotiert [18].

Tabelle 3.1: Drahtbondtechnologien

| Technologie | Schweißenergie |
|--------------------------|---------------------------|
| Thermokompressionsbonden | Druck, Wärme |
| Thermosonicbonden | Druck, Ultraschall, Wärme |
| Ultraschallbonden | Druck, Ultraschall |

Die geeignete Wahl des Drahtmaterials hängt von den technischen Anforderungen, der Pad-Metallisierung und ökonomischen Rahmenbedingungen ab.

Der maximale Durchmesser von Bonddrähten kann im Falle von Aluminiumdrähten bis zu 0,75 mm betragen [9]. Derart dicke Bonddrähte werden in erster Linie für die Kontaktierung von Hochleistungsbauelementen genutzt, um durch den großen Drahtquerschnitt die Verlustleistung gering zu halten und eine hohe Strombelastbarkeit zu erreichen. Der minimal verarbeitbare Bonddrahtdurchmesser beträgt derzeit weniger als 20 μm , wodurch Anschlussgeometrien von nur 35 μm Pad-Abstand (Pitch) realisiert werden können [19].

Die am weitesten verbreitete Pad-Metallisierung ist Aluminium, gefolgt von Gold und Kupfer. Zu harte Metallisierungen bewirken eine geringe Absorption der Schweißenergie und eine zu hohe Deformation des Drahtes während des Prozesses.

Technologieformen

Eine Grundvoraussetzung, die für den Ablauf von Diffusionsprozessen zwischen Draht und Pad gewährleistet sein muss, ist die Annäherung der Grenzschichten dieser Fügepartner auf Abstände atomare Größenordnungen. Gemäß der Form, in welcher die für die Diffusion erforderliche Aktivierungsenergie zugeführt wird, lassen sich drei Drahtbondtechnologien unterscheiden. Die in Tabelle 3.1 aufgeführten Technologien erfordern unterschiedliche Fertigungsanlagen. Die Wahl der Technologie hängt in erster Linie vom verwendeten Drahtmaterial ab. Thermokompressions- und Thermosonic-Bondverfahren eignen sich am Besten für die Verarbeitung von Golddraht. Für die Verarbeitung von Aluminiumdrähten wird bevorzugt das Ultraschall-

Bondverfahren verwendet.

Im Thermokompressions-Bondverfahren wird den Fügepartnern Schweißenergie in Form von Wärme und Druck zugeführt. Es handelt sich hierbei um das erste entwickelte Drahtbondverfahren, dessen Ursprünge bis auf das Jahr 1957 zurück reichen [9]. Aufgrund gravierender Nachteile in Form hoher Prozesstemperatur von mindestens 300 °C, geringer Prozessgeschwindigkeit, hoher Empfindlichkeit gegenüber Pad-Kontaminationen und der Beschränkung auf Golddrähte wurde dieses Verfahren bereits Mitte der 60er Jahre durch das Ultraschall-Bondverfahren verdrängt. Thermokompressions-Bondverfahren besitzen in der industriellen Produktion mikroelektronischer Systeme nur noch eine geringe Bedeutung. Es wurde im Rahmen der vorliegenden Arbeit nicht angewandt und sei an dieser Stelle nur aus Gründen der Vollständigkeit erwähnt. Die wesentlich effizienteren und materialschonenderen Thermosonic- und Ultraschall-Bondverfahren werden in den folgenden Abschnitten detailliert betrachtet.

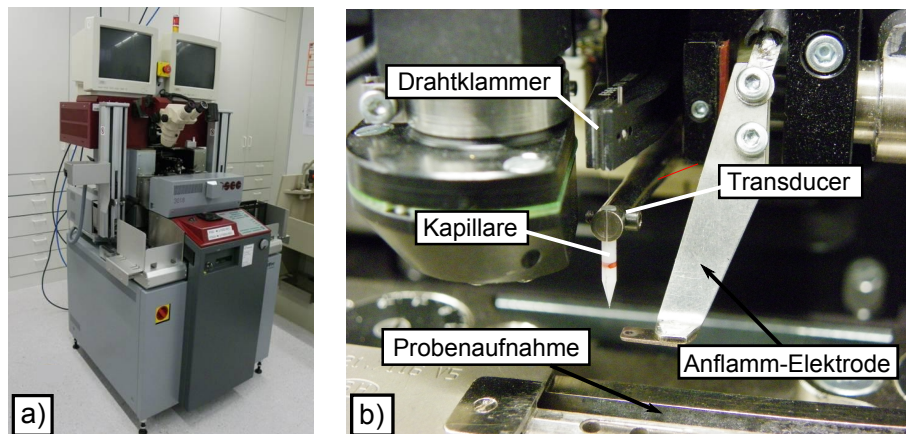


Abbildung 3.2: a) Vollautomatischer ESEC-Thermosonicbonder, b) Vergrößerung der Schweißmechanik

3.1.2 Thermosonic-Drahtbondverfahren

Beim Thermosonicbonds wird die für die Diffusion erforderliche Aktivierungsenergie durch das Zusammenwirken von Druck, Ultraschallschwingungen und Wärme geliefert. Durch diese Technologie können Gold-, Kupfer- und Palladiumdrähte verarbeitet werden.

Grundlegender Aufbau

Abbildung 3.2a zeigt den in der vorliegenden Arbeit verwendeten Thermosonicbonder. Die relevante Mechanik für den Schweißprozess besteht aus folgenden Funktionskomponenten (vgl. Abbildung 3.2b):

- a) Transducer
- b) Drahtklammer
- c) Kapillare
- d) Anflamm-Elektrode
- e) Probenaufnahme

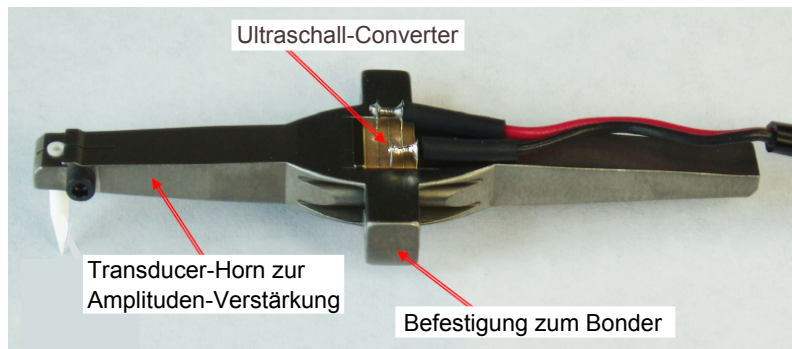


Abbildung 3.3: 120 kHz Transducer (Länge: 4 cm) eines automatischen Hochgeschwindigkeit-Ultraschall-Bonders nach [9]

Der Transducer ist aus einem Ultraschall-Converter, in welchem sich der Piezokristall befindet, und einem Transducer-Horn aufgebaut (vgl. Abbildung 3.3).

Durch Anregung des Piezokristalls mit einer sinusförmigen Wechselspannung werden mechanische Ultraschallschwingungen generiert. Das Transducer-Horn dient der Verstärkung der Schwingungsamplitude. Zur Erzeugung der größtmöglichen Schwingungsamplitude findet die Anregung in der Resonanzfrequenz statt. Am häufigsten werden Transducer mit Resonanzfrequenzen zwischen 100 kHz bis 130 kHz eingesetzt [19].

Die Übertragung der Ultraschallenergie auf den Draht erfolgt über die Kapillare, welche am Ende des Transducer-Horns befestigt ist. Während des Prozesses wird der Bonddraht durch die Kapillar-Bohrung senkrecht zur Bond-Stelle heran geführt und auf das Pad gepresst.

Vor dem Verschweißungsprozess wird mit Hilfe der Anflamm-Elektrode an den aus der Kapillare herausragenden Draht eine Metallkugeln aufgeschmolzen. Hierzu wird die Elektrode zunächst bis auf einige hundert Mikrometer an das Drahtende heran gefahren. Durch einen Funkenüberschlag wird im Draht ein Spannungsabfall erzeugt, welcher einen rapiden Temperaturanstieg im Drahtende erzeugt infolgedessen das Material schmilzt. Wenige Millisekunden später erstarrt das flüssige Metall aufgrund seiner Oberflächenspannung zu einer Metallkugel, welche als Free Air Ball

(FAB) bezeichnet wird. Der FAB-Durchmesser ist um das zwei- bis dreifache größer als der ursprüngliche Drahtdurchmesser. Die Anflammung der Metallkugel wird als Electronic Flame-Off (EFO) bezeichnet.

Unterhalb des Bondkopfes befindet sich die Probenaufnahme. Diese wird während des gesamten Prozesses konstant auf einer Temperatur zwischen 125 °C und 220 °C gehalten [9].

Drahtbonder, welche neben Golddrähten auch korrosive Drahtmaterialien wie Kupfer verarbeiten können, müssen zusätzlich über ein System zur Zuführung von Schutzgas verfügen, um die Bildung spröder Oxidschichten auf dem FAB zu vermeiden. Anderenfalls könnte eine Oxidation der FAB-Oberfläche die Diffusion zwischen Draht und Pad während des Bondprozesses negativ beeinträchtigen [20]. Derzeit weit verbreitet sind Schutzgase zusammengesetzt aus 95-97 % Stickstoff und 3-5 % Wasserstoff. Wasserstoff hat die Funktion Sauerstoff durch molekulare Bindungen unwirksam zu machen und Kupferoxid zurück zu Kupfer zu reduzieren [20–22]. Bei der Zuleitung ist auf eine optimale Strömungsgeschwindigkeit des Gasflusses zu achten. Eine zu hohe Geschwindigkeit verursacht eine unsymmetrische FAB-Geometrie. Mit einer zu geringen Geschwindigkeit hingegen kann die FAB-Oxidation nur unzureichend verhindert werden [23]. Im Unterschied zu Kupferdrähten werden Golddrähte nicht durch den Anflammprozess oxidiert. Gold-FABs können daher problemlos in Sauerstoffatmosphäre angeflammt werden. Auch Palladiumdrähte können ohne Bereitstellung einer Schutzgas-Atmosphäre angeflammt werden.

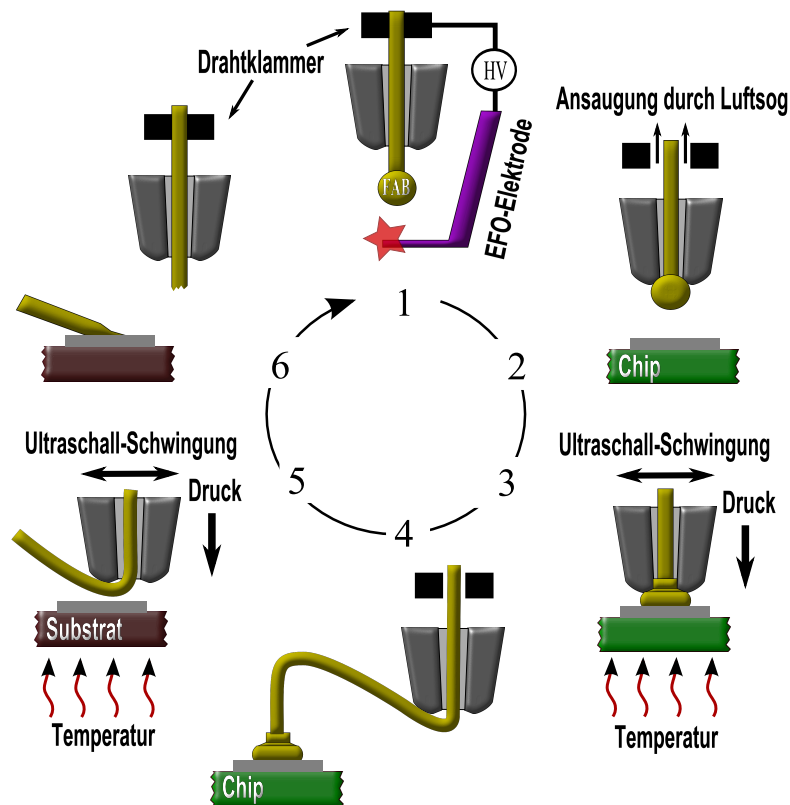


Abbildung 3.4: Prozess-Flow des Thermosonic-Bondverfahrens

Prozessablauf

Im Folgenden werden in chronologischer Reihenfolge die Prozess-Schritte eines Thermosonic-Bondverfahrens beschrieben (vgl. Abbildung 3.4).

1. *FAB-Anflammung*: Die EFO-Elektrode wird bis auf wenige hundert Mikrometer an das Drahtende herangefahren und über einen Kondensator aufgeladen. Durch einen Funkenüberschlag zum Drahtende wird der FAB angeflammt.
2. *Anfahren des Chip-Pads*: Zunächst wird der FAB durch einen Luftzug an die Kapillar-Öffnung angesaugt. Während des Anfahr-Vorganges wird der Draht durch die Drahtklammer, welche sich oberhalb der Kapillare befindet, fixiert.
3. *Schweißprozess auf dem Chip-Pad*: Die Kapillare wird senkrecht nach unten auf die Pad-Metallisierung abgesenkt. Während dieser Bewegung wird bereits

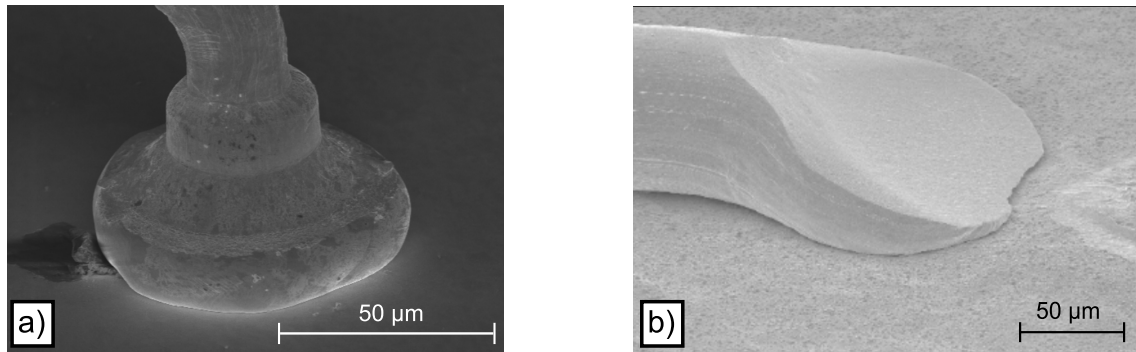


Abbildung 3.5: a) Typische Geometrie eines Ball-Bonds, b) Typische Geometrie eines Stitch-Bonds nach [24]

vor der Berührung zwischen Draht und Pad die Ultraschallschwingung gestartet. Im weiteren Verlauf wird der Draht auf das Pad gepresst. Es entsteht die für das Thermosonic-Bondverfahren charakteristische Kontakt-Geometrie (vgl. Abbildung 3.5a).

4. *Anfahren des Substrat-Pads:* Damit der Draht während der Bewegung von der Spule abgewickelt und durch die Kapillare nachgeführt werden kann, muss die Drahtklammer geöffnet sein.
5. *Schweißprozess auf dem Substrat-Pad:* Die Kapillare wird abgesenkt, wodurch der Draht zwischen dem Rand der Kapillare und dem Pad zusammengepresst wird. Analog zum ersten Bond werden Draht und Pad durch das Zusammenwirken von Ultraschallschwingung, Bonddruck und Temperatur miteinander verschweißt. Der Rand der Kapillare verformt den Draht zur charakteristischen Stitch-Geometrie (vgl. Abbildung 3.5b) und erzeugt gleichzeitig eine Sollbruchstelle.
6. *Durchtrennen der Drahtverbindung:* Die Kapillare wird zunächst bei geöffneter Klammer nach oben gefahren. Hierdurch wird ein kleines Stück Draht aus der Kapillar-Öffnung herausgezogen. Nach einer definierten Wegstrecke wird die Drahtklammer während der Bewegung geschlossen, wodurch der Draht an der

Sollbruchstelle zerreißt. Danach liegt wieder der Ausgangszustand vor, mit einem Drahtstück definierter Länge, welches aus der Kapillare herausragt.

Entsprechend seiner charakteristischen Bond-Formen (vgl. Abbildung 3.5) wird das Thermosonic-Bondverfahren umgangssprachlich auch als Ball-Wedge-Verfahren bezeichnet.

Phänomenologische Beschreibung des Schweißprozesses

Eine detaillierte Betrachtung des Schweißprozesses von Thermosonic-Bondverfahren (vgl. Stufe 3 und 5 in Abbildung 3.4) ist äußerst komplex. Bisher gibt es hierfür kein akzeptiertes mathematisches Modell. Erkenntnisse beschränken sich auf empirische Beschreibungen. Der Ablauf eines Mikroschweißprozesses kann in folgende fundamentale Stufen unterteilt werden [25].

1. Plastische Deformation von Bonddraht und Bond-Pad als Folge des Bond-drucks. Stellenweise wird bereits eine mechanische Haftung zwischen dem Bond und dem Pad hergestellt.
2. Der in Ultraschallschwingung versetzte Draht reibt über die Pad-Oberfläche. Spröde Oxide sowie sonstige Kontaminationen werden in die Bond-Peripherie geschoben. Auf diese Weise wird der für den Diffusionsprozess erforderliche Kontakt rein metallischer, oxidfreier Grenzflächen gewährleistet [18]. In der Mitte des Drahtes ist der Reinigungseffekt am geringsten, da an dieser Stelle die laterale Verformung gering ist. Ist der Bonddruck zu hoch, so wird die Schwingung des Drahtes zu stark gedämpft und Verunreinigungen können nur unzureichend beseitigt werden. Ist der Bonddruck zu niedrig, so wird eine zu geringe Scherspannung aufgebaut. In diesem Fall kann die Ultraschallschwingung nur geringfügig vom Pad absorbiert werden [9].

Durch die plastische Materialdeformation, hervorgerufen durch Druck und Ultraschallschwingung, wird eine hohe Defektdichte erzeugt. Innerhalb dieser

Defekte ist die Diffusionskonstante der beteiligten Materialien stark erhöht, wodurch die Diffusion zwischen Draht und Pad beschleunigt wird [26]. Am stärksten ausgeprägt ist die Verschweißung in der Peripherie des Drahtbonds, da an dieser Stelle der Reinigungsprozess am effektivsten ist.

Die Ultraschallschwingung liefert Aktivierungsenergie in Form von Gitterschwingungen, durch welche die Bildung intermetallischer Phasen zwischen dem Pad und dem Draht eingeleitet wird. Abhängig von den verwendeten Draht- und Pad-Metallen werden entweder intermetallische Verbindungen mit Atomen auf definierten Gitterplätzen gebildet oder es entsteht ein Metallgemisch mit einer zufälligen Gitterplatz-Anordnung der Metall-Atome [25]. Beispiele für Phasen mit definierten Gitterplätzen sind Verbindungen zwischen Aluminium mit Gold oder Kupfer. Beispiele für Metallgemische mit ungeordneter Gitterplatz-Anordnung sind Legierungen zwischen Palladium und Gold. Diese Legierungspartner sind bis zu einer Temperatur zwischen 400 °C und 500 °C ineinander löslich (vgl. Abschnitt 4.1.3, Seite 63).

3. Die Mikroverschweißung breitet sich ausgehend von der Peripherie des Drahtes in Richtung Bond-Mitte aus. Aufgrund der ansteigenden Haftung sinkt die Relativbewegung zwischen dem Draht und dem Pad.
4. Wird die Ultraschallschwingung nach Fertigstellung der Bond-Verschweißung nicht gestoppt, so reibt die Kapillare mit anhaltender Bonddauer gegen den Bond. Hierdurch tritt ein Erweichungs-Effekt ein, durch welchen der Bond stark deformiert wird.

3.1.3 Ultraschall-Drahtbondverfahren

In Ultraschallbondern werden die Schwingungen analog zu Thermosonicbondern durch die Anregung eines Piezokristalls erzeugt. Bonddraht und Pad werden durch das Zusammenwirken von Ultraschallschwingungen und Anpressdruck miteinander verschweißt.

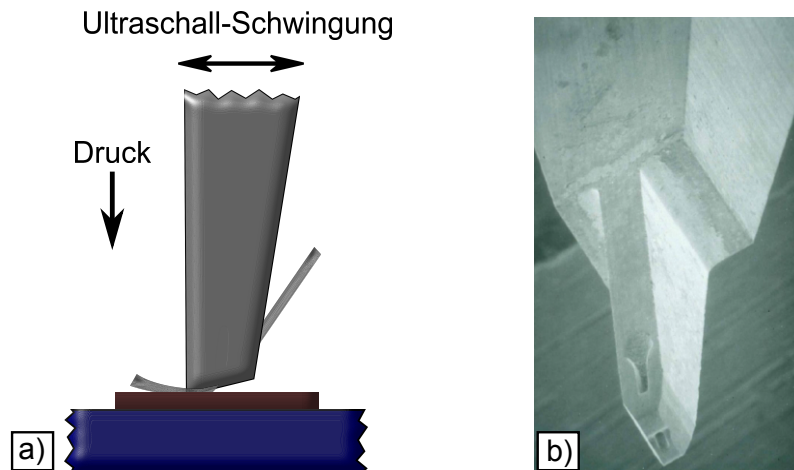


Abbildung 3.6: Bondkeil: a) Schematische Darstellung, b) REM-Aufnahme [9]

Die wesentlichen Unterschiede zwischen den beiden Verfahren sind der Wegfall der FAB-Anflammung und der Substrat-Aufheizung im Ultraschall-Bondverfahren. Der Draht wird bei Raumtemperatur mit Hilfe eines keilförmigen Bondwerkzeuges (vgl. Abbildung 3.6), auch Bondkeil genannt, verschweißt. Statt senkrecht, wie bei Thermosonic-Bondverfahren, wird im Ultraschall-Bondverfahren der Draht durch ein Führungsloch auf der Rückseite des Bondkeils in einem Winkel von üblicherweise 30 Grad zum Pad geführt. Aufgrund der fehlenden Ball-Anflammung wird der Draht sowohl auf der Chip- als auch auf der Substrat-Seite durch gleichartige Wedge-Bonds mit vergleichbarer mechanischer Festigkeit kontaktiert. Aus diesem Grund wird das Ultraschall-Bondverfahren auch als Wedge-Wedge-Verfahren bezeichnet. Die Breite der Wedge-Bonds ist um das 1,5- bis 2-fache größer als der Drahtdurchmesser. Bis auf das Fehlen der FAB-Anflammung ist der Prozessablauf von Ultraschall-Bondverfahren analog zu Thermosonic-Bondverfahren (vgl. Abbildung 3.4).

3.1.4 Thermosonic- und Ultraschall-Bondverfahren im Vergleich

Ein zusammenfassender Vergleich zwischen dem Ultraschall- und dem Thermosonic-Bondverfahren ist in Tabelle 3.2 dargestellt.

Tabelle 3.2: Vergleich Thermosonicbonden vs. Ultraschallbonden

| Technologie | Drahtmaterialien | Vorteile |
|-------------------|----------------------------|--|
| Ultraschallbonden | Al, Pt , Au, Cu, Pd | a) Enger Pad-Pitch: $< 50 \mu\text{m}$ b) Geringe Sensitivität gegenüber Pad-Kontaminationen c) Prozess bei Raumtemperatur → Geringe Bauteilbelastung |
| Thermosonicbonden | Au, Cu, Pd | d) Geringe Ultraschallenergie → Geringes Cratering-Risiko e) Schnellste verfügbare Drahtbond-Technologie: >12 Verbindungen pro Sekunde |

Im Unterschied zum Thermosonic-Bondverfahren kann durch das Ultraschall-Bondverfahren eine größere Vielfalt von Bonddrähten verarbeitet werden. Das Ultraschall-Bondverfahren besitzt ein Alleinstellungsmerkmal für die Verarbeitung von Aluminium- und Platindrähten. Thermosonic-Bondverfahren sind für die Verarbeitung dieser Drähte ungeeignet, da die Anflammung symmetrischer, homogener FABs nicht möglich ist. Besonders gut geeignet ist das Thermosonic-Bondverfahren für die Verarbeitung von Gold-, Kupfer- und Palladiumdrähten.

In der folgenden Aufzählung werden die weiteren in Tabelle 3.2 festgehaltenen Vorteile der beiden Drahtbondverfahren erläutert.

- a) Wedge-Bonds, hergestellt durch Ultraschall-Bondverfahren, besitzen eine kleinere Kontaktfläche als Ball-Bonds, hergestellt durch Thermosonic-Bondverfahren.

- b) Aufgrund der vergleichsweise schmalen Geometrie der Wedge-Bonds, können mit Start der Ultraschallschwingung Verunreinigungen besser unter dem Bond heraus geschoben werden.
- c) Ultraschall-Bondverfahren werden bei Raumtemperatur durchgeführt, wodurch das Bauteil keiner hohen thermischen Belastung ausgesetzt ist.
- d) Thermosonic-Bondverfahren erfordern für den Verschweißungsprozess eine geringere Ultraschallenergie als Ultraschall-Bondverfahren. Der Chip wird daher mechanisch weniger stark belastet und das Cratering-Risiko sinkt. Unter Cratering versteht man eine Beschädigung der zu kontaktierenden Chips, welche sich in Form von Leckströmen zwischen verschiedenen Metallebenen oder verminderter Haftung der Pad-Metallisierung auswirkt.
- e) Moderne Thermosonicbonden können mehr als 12 Verbindungen pro Sekunde herstellen [19]. Die hohe Prozessgeschwindigkeit dieses Verfahrens wird durch die rotationssymmetrische Form der Ball-Bonds ermöglicht. Ausgehend von diesen Bonds gibt es keine Vorzugsrichtung für einen stabilen Verlauf der Drahtverbindung. Im Unterschied hierzu können mittels Ultraschall-Bondverfahren hergestellte Drahtverbindungen nur entlang der Längsachse des Wedge-Bonds stabil hergestellt werden. Aus diesem Grund muss im Ultraschall-Bondverfahren vor Prozess-Start jeder neuen Drahtbrücke der Bondkeil durch eine Drehung entsprechend des gewünschten Draht-Verlaufes ausgerichtet werden. Dieser zusätzliche Alignment-Schritt verlängert die Taktzeit von Ultraschallbonden gegenüber Thermosonicbonden um mindestens das Doppelte [9].

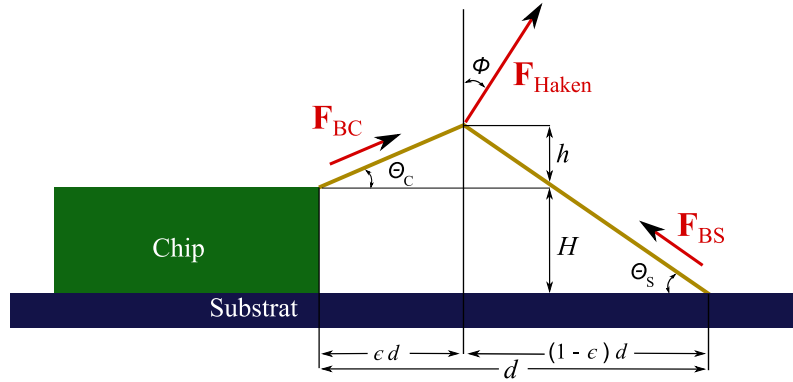


Abbildung 3.7: Geometrische Darstellung des Pull-Test-Verfahrens

3.1.5 Drahtbond-Testverfahren

Zugfestigkeitstests

Die am weitesten verbreitete Methode zur Prüfung der Bruchfestigkeit von Bonddraht-Verbindungen ist das 1960 industriell eingeführte Pull-Test-Verfahren. Hierbei wird die Drahtverbindung durch einen Haken senkrecht nach oben gezogen. Die Kraft, bei welcher die Drahtverbindung reißt, entspricht dessen Zugfestigkeit. Abbildung 3.7 veranschaulicht die während eines Pull-Tests zugrunde liegende geometrische Konfiguration. Die Höhe von Drahtverbindungen ist eine signifikante Einflussgröße für deren Zugfestigkeit. Bei festgehaltener Haken-Zugkraft sinkt mit steigender Höhe der Drahtverbindung die Spannung in den beiden Draht-Teilstücken (vgl. Gleichungen 3.1 und 3.2) [27]. Daher gilt: Je höher die Drahtverbindung, desto größer deren Zugfestigkeit.

$$\mathbf{F}_{BC} = \mathbf{F}_{Haken} \left[\frac{\left\{ h^2 + \epsilon^2 d^2 \right\}^{\frac{1}{2}} \left\{ (1 - \epsilon) \cos \phi + \frac{(h+H)}{d} \sin \phi \right\}}{h + \epsilon H} \right] \quad (3.1)$$

$$\mathbf{F}_{BS} = \mathbf{F}_{Haken} \left[\frac{\left\{ 1 + \frac{(1-\epsilon)^2 d^2}{(H+h)^2} \right\}^{\frac{1}{2}} (h + H) \left\{ \epsilon \cos \phi - \frac{h}{d} \sin \phi \right\}}{h + \epsilon H} \right] \quad (3.2)$$

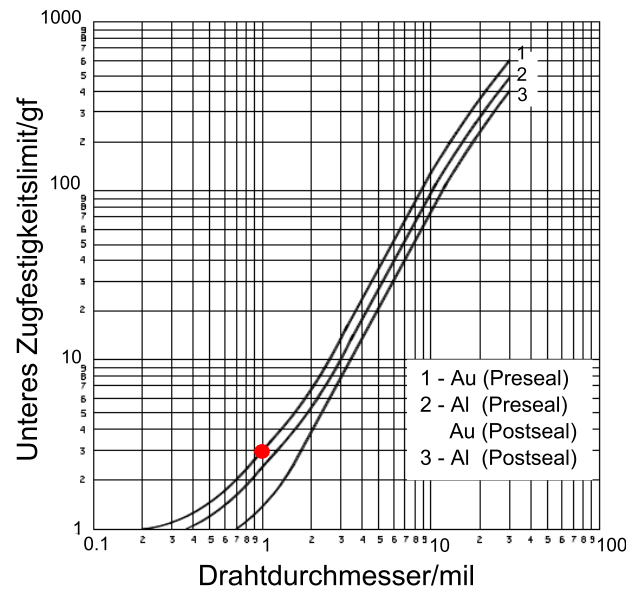


Abbildung 3.8: Gemäß Militärstandard MIL-STD-883H, Methode 2011.8 definierte minimale Zugfestigkeit von Bonddraht-Verbindungen nach [28]

Da die Kraftverteilung abhängig von der Haken-Position ist (vgl. Gleichungen 3.1 und 3.2), ist bei Aufnahme einer Pull-Test-Messreihe darauf zu achten, dass die Drahtverbindungen jeweils an zueinander identischen Stellen getestet werden. Um während eines Pull-Tests bevorzugt die Belastbarkeit der Schweißverbindungen zu testen, wird der Haken unterhalb des Scheitelpunktes der Drahtverbindung positioniert. Auf diese Weise wird die Verformung des Drahtes während der Aufwärtsbewegung verhältnismäßig gering gehalten. Die hieraus resultierende reduzierte mechanische Belastung hat zur Folge, dass der Bruch des Drahtes erst bei erhöhten Zugkräften eintritt. Die minimalen Spezifikationsgrenzen für die Zugfestigkeiten von Aluminium- und Golddraht-Verbindungen werden durch den Militärstandard MIL-STD-883H, Methode 2011.8 definiert (vgl. Abbildung 3.8) [28]. Gemäß diesem Standard sollen unbelastete (preseal) Golddraht-Verbindungen mit einem Durchmesser von 1 mil ($25,5 \mu\text{m}$) in ihrer Mitte eine minimale Zugfestigkeit von 3 gf (2,9 cN) aufweisen. Militärstandard MIL-STD-883H wird nicht nur für Militär-Anwendungen,

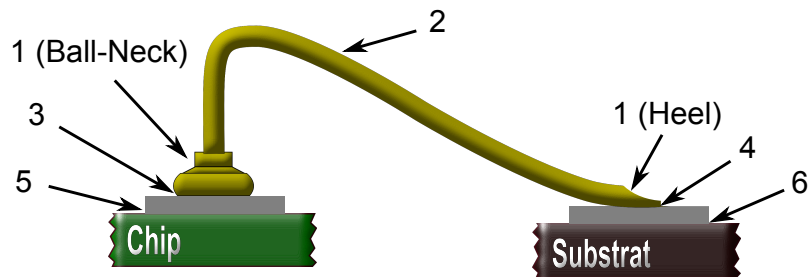


Abbildung 3.9: Bruchkodierungen von Drahtbond Pull-Tests

sondern hauptsächlich zur Qualifizierung von Elektronik-Produkten für die zivile Luftfahrt, Medizintechnologie und sonstige Anwendungen mit erhöhten Sicherheitsanforderungen verwendet. Neben den Spezifikationsgrenzen werden zusätzlich folgende Bruchkodierungen definiert (vgl. Abbildung 3.9):

1. Bruch des Drahtes am Übergang zum Ball-Bond (Ball-Neck) oder an der gegenüber liegenden Seite, am Übergang zum Wedge-Bond (Heel)
2. Bruch des Drahtes in der Mitte der Verbindung (Mid-Span)
3. Bruch im Interface zwischen dem Draht und der Bond-Pad-Metallisierung auf der Chip-Seite (Ball-Lift)
4. Bruch im Interface zwischen dem Draht und der Bond-Pad-Metallisierung auf der Bauteilträger-Seite (Wedge-Lift)
5. Abgehobene Bond-Pad-Metallisierung auf der Chip-Seite
6. Abgehobene Bond-Pad-Metallisierung auf der Bauteilträger-Seite
7. Bruch im Chip
8. Bruch im Substrat

Da die Querschnittflächen von Ball-Bonds typischerweise um das drei- bis sechsfache größer als die Querschnittflächen der Drähte sind, sollten Drahtverbindungen im

optimalen Fall am Ball-Neck, Heel oder Mid-Span reißen. Der Ball-Neck und Heel sind die Stellen, an welchen die Drahtverbindung über die geringste mechanische Stabilität verfügt. Die geringe Ball-Neck-Stabilität wird durch die Veränderung der Material-Textur während der FAB-Anflammung verursacht. Verantwortlich für die geringe Heel-Stabilität ist das Abknicken des Drahtes an dieser Stelle während des Wedge-Schweißprozesses.

Ball-Lifts und Wedge-Lifts weisen auf unzureichende Verschweißungen hin. Gründe hierfür können falsch eingestellte Bond-Parameter, Pad-Kontaminationen, diffusionsbedingte Korrosionen des Interfaces (vgl. Abschnitt 4.1.1, Seite 51) oder chemische Degradationen hervorgerufen durch Halogenid-Kontaminationen sein (vgl. Abschnitt 4.1.1, Seite 54).

Ein Vergleich zwischen Zugfestigkeiten aus unterschiedlichen Literatur-Quellen ist nur mit Einschränkung möglich. Oftmals werden zwar die aufgetretenen Bruchkodierungen angegeben, für einen exakten Vergleich der maximalen Belastungsgrenzen wären jedoch entsprechend Abbildung 3.7 umfangreiche Informationen über die Geometrie erforderlich.

Neben dem vorgestellten destruktiven Pull-Test-Verfahren wird in MIL-STD-883H, Methode 2023.6 die Vorgehensweise für eine nicht destruktive Alternative festgelegt. Diese Methode wird jedoch nur zum Test von Spezialanwendungen z.B. für die Raumfahrt-Industrie angewandt.

Scherfestigkeitstests

Schertests sind die effizienteste Methode zur Qualifizierung der Haftfestigkeit von Ball-Bonds. Ermittelt wird die maximale, tangential Scherkraft, ab welcher der Ball-Bond von der Pad-Oberfläche abgetrennt wird. Hierzu wird ein Schermeißel, dessen Breite im Vergleich zum Bonddurchmesser mindestens 1,2-fach größer sein muss, seitlich gegen den Ball-Bond gedrückt. Aufgrund der Abhängigkeit zwischen gemessener Scherkraft und Schermeißel-Höhe ist eine reproduzierbare Platzierung erforderlich. Eine zu geringe Scherhöhe unterhalb von 1 μm erhöht das Risiko der

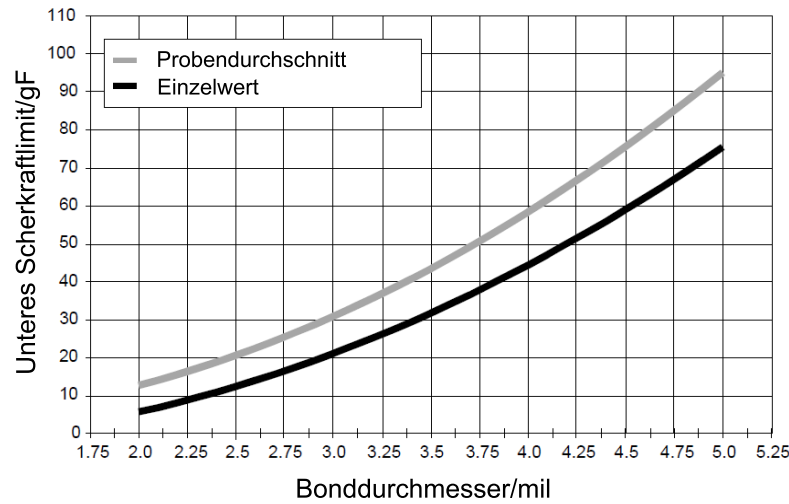


Abbildung 3.10: Gemäß Industriestandard EIA/JESD22-B116A [29] definierte minimale Scherkräfte von Gold-Ball-Bonds auf Aluminium-Metallisierungen; die obere Kurve entspricht einer Scherfestigkeit von 67 MPa.

Berührung zwischen Schermeißel und Bond-Pad. Hierdurch wird das Messergebnis verfälscht. Eine Scherhöhe von über $4\text{ }\mu\text{m}$ bewirkt eine zu geringe Kraft-Übertragung auf das Bond-Interface. Der Schermeißel kann in diesem Fall selbst bei Anwendung geringer Kräfte den Ball-Bond durchschneiden. Die minimalen Spezifikationsgrenzen für die Scherfestigkeit von Gold-Ball-Bonds auf Aluminium-Metallisierungen werden durch den Industrie-Standard EIA/JESD22-B116A definiert (vgl. Abbildung 3.10) [29].

Zur Angabe der Haftfestigkeit, unabhängig vom Bonddurchmesser, wird der Quotient des Scherkraftbetrages ($|\mathbf{F}_S|$) und der Kontaktfläche berechnet, welcher auch als Scherfestigkeit (S_F) bezeichnet wird:

$$S_F = \frac{|\mathbf{F}_S| \cdot 4}{\pi \cdot D^2} \quad (3.3)$$

D steht in Gleichung 3.3 für den Bonddurchmesser. Die Scherkräfte auf der oberen Kurve in Abbildung 3.10 entsprechen einer Scherfestigkeit von 67 MPa.

Analog zu den zuvor beschriebenen Pull-Tests werden auch die Bruchkodierungen

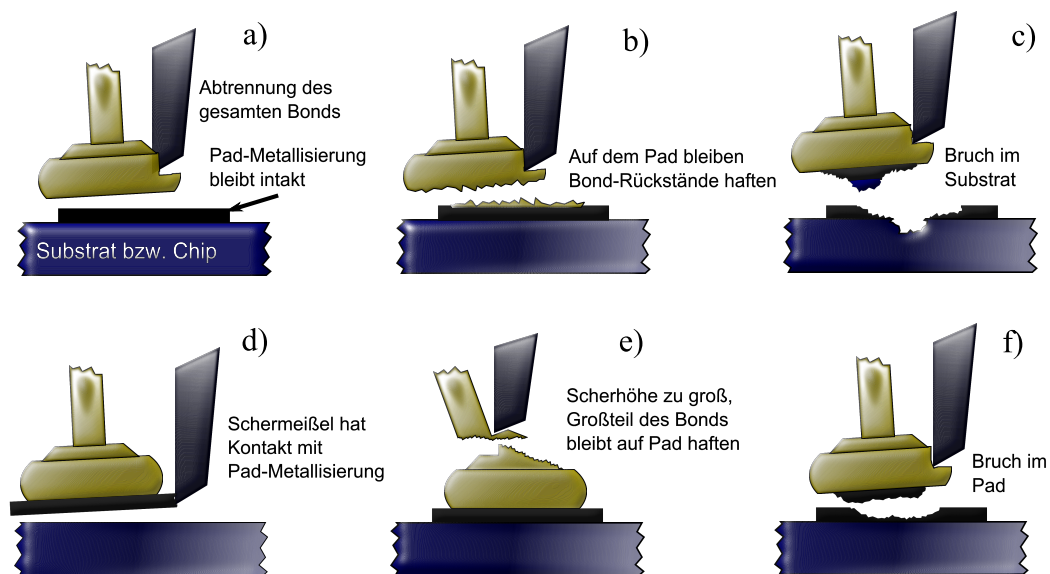


Abbildung 3.11: Schertest-Bruchkodierungen

der Schertests durch den entsprechenden Standard (EIA/JESD22-B116A) wie folgt definiert (vgl. Abbildung 3.11):

- a) *Bond-Lift*: Abtrennung des gesamten Draht-Bonds von der Pad-Oberfläche. Zurück bleibt nur der Abdruck auf dem Pad. Es kann weder die Bildung intermetallischer Phasen, noch die Ausbildung einer Verschweißung festgestellt werden.
- b) *Bond-Scher*: Eine Abtrennung des Bonds bei welcher entweder 1) eine dünne Lage der Pad-Metallisierung am abgesicherten Bond haftet und im Pad eine Vertiefung verbleibt, oder 2) intermetallische Phasen sowohl auf der Pad-Oberfläche als auch auf der Kontaktfläche des abgesicherten Ball-Bonds haften, oder 3) ein größerer Anteil des Ball-Bonds auf der Pad-Oberfläche haftet.
- c) *Cratering*: Während des Scher-Tests wird Silizium aus dem Chip herausgebrochen. Es ist darauf zu achten, ob bereits vor Beginn des Scher-Tests Risse im Silizium vorlagen. Messdaten von Scher-Tests an Proben, in welchen derartige, durch Produktion bedingte Defekte vorliegen, sind ungültig.

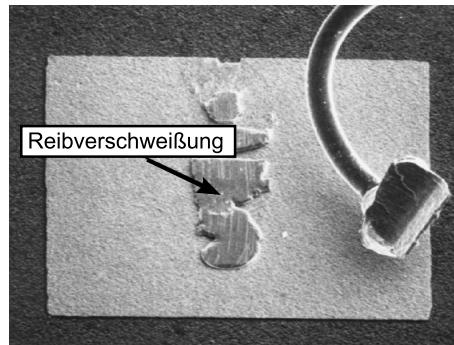


Abbildung 3.12: Durch einen Schertest verursachte Reibverschweißung eines Gold-Bonds mit einer Gold-Metallisierung nach [9]

- d) *Scheren der Pad-Metallisierung:* Die Pad-Metallisierung wird aufgrund seitlicher Kontaktierung mit dem Schermeißel vom Chip abgehoben. Bruchkodierungen dieser Art werden durch ungenaue Platzierung der Probe, eine zu geringe Scherhöhe oder Maschinenfehler verursacht. Messdaten von Scher-Tests, in welchen dieser Effekt beobachtet wurde, sind ungültig.
- e) *Shearing-Skip:* Der Schermeißel separiert nur den oberen Teil des Ball-Bonds. Bruchkodierungen dieser Art werden durch ungenaue Platzierung der Probe, eine zu hohe Scherhöhe oder Maschinenfehler verursacht. Messdaten von Scher-Tests, in welchen dieser Effekt beobachtet wurde, sind ungültig.
- f) *Abheben des Pads:* Bruch im Interface zwischen der Pad-Metallisierung und dem darunter befindlichen Substrat. Teile der Pad-Metallisierung bleiben am abgescherten Ball-Bond haften.

Ein weiterer Effekt, welcher während Schertests von Gold-Bonds auf Gold-Pads beobachtet werden kann, ist die Reibverschweißung zwischen bereits abgescherten Bonds und dem Pad (vgl. Abbildung 3.12). In diesem Fall werden nach der Durchtrennung des Ball-Bonds weiterhin signifikante Kräfte gemessen. Bei Auftreten dieses Effektes sollte nur die während der Ball-Bond-Durchtrennung maximal auftretende Kraft als Messwert aufgenommen werden.

3.2 Grundlagen zu Flip-Chip-Verfahren

Flip-Chip-Bonden ist ein Verfahren der Mikroelektronik zur elektrischen Kontaktierung von Halbleiter-Chips auf Bauteilträgern. Der grundlegende Aufbau eines Flip-Chip-Packages ist in Abbildung 3.13 dargestellt. In dieser Technologie werden die elektrischen Kontakte zwischen Chips und Bauteilträgern nicht wie im Drahtbondverfahren einzeln hergestellt. Vielmehr erfolgt die Kontaktierung simultan, indem die aktive Chip-Fläche nach unten gerichtet durch höckerförmige Kontakte, sogenannte Bumps, direkt mit den Anschluss-Pads einer Platine bzw. eines Substrates kontaktiert wird.

Die ersten Flip-Chip-Kontakte bestanden aus Blei(Pb)/Zinn(Sn)-Legierungen. Großindustriell wurde die Flip-Chip-Technologie erstmalig in den frühen 1960er Jahren von IBM eingesetzt.

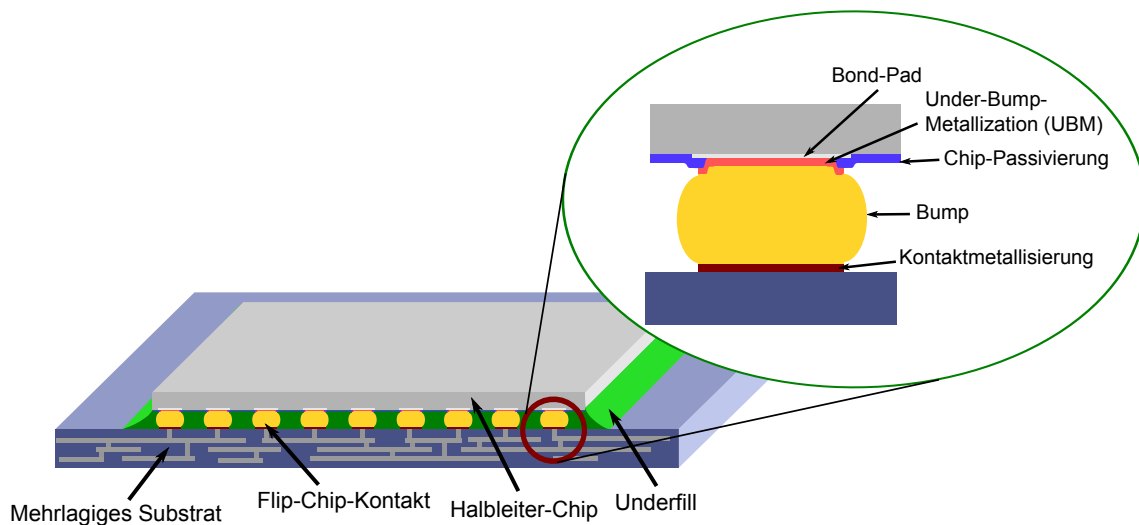


Abbildung 3.13: Schematischer Aufbau eines Flip-Chip-Packages

Die wesentlichen Vorteile der Flip-Chip-Technologie gegenüber der Drahtbond-Technologie sind:

- Höhere Produktivität des Herstellungsverfahrens aufgrund der simultanen Kontaktierung aller auf dem Chip befindlichen Flip-Chip-Anschlüsse.

- Geringe Kontaktwiderstände aufgrund kurzer Signalverbindungen.
- Es ist eine höhere Packungsdichte realisierbar, da kein zusätzlicher Raum für Drahtverbindungen bereit gestellt werden muss. Zudem kann die gesamte Chip-Fläche für die Kontaktierung genutzt werden. Im Unterschied hierzu ist die Platzierung von Drahtbond-Pads auf wenige aufeinander folgende Reihen beschränkt (vgl. Seite 16, Abbildung 3.1). Anderenfalls kann eine Berührung der Drähte nicht ausgeschlossen werden.

3.2.1 Allgemeines Funktionsprinzip

Neben dem Halbleiter-Chip und dem Substrat können in einem Flip-Chip-Package folgende Aufbau-Komponenten unterschieden werden (vgl. Abbildung 3.13).

- **Under-Bump-Metallization (UBM):** Die UBM wirkt als Korrosionsschutz für die Bond-Pads, als Diffusions-Barriere und als Haftmedium zwischen den Bond-Pads und den Bumps.
- **Bump:** Höckerförmige Kontakte, die aus einer Lot-Legierung, einem Leitleber oder aus einem verschweißbarem Metall aufgebaut sind.
- **Underfill:** Polymer, welches im Spalt zwischen dem Chip und dem Substrat appliziert wird, um thermomechanische Spannungen in den Bumps abzufangen. Ferner wirkt der Underfill als Schmutz- und Feuchtigkeits-Barriere.

Typische Fügeverfahren der Flip-Chip-Technologie sind: Thermokompressionsbonden, Thermosonicbonden, Löten und Kleben (vgl. Abbildung 3.14).

Abhängig davon, ob in einem Lötprozess die Metall-Kontakte entweder durch kontrolliertes Abkühlen, oder isothermisch durch Bildung intermetallischer Phasen erstarrten, unterscheidet man jeweils zwischen Reflow- und Solid-Liquid Interdiffusion-Verfahren (SLID). Unter den oben genannten Füge-Technologien werden in den

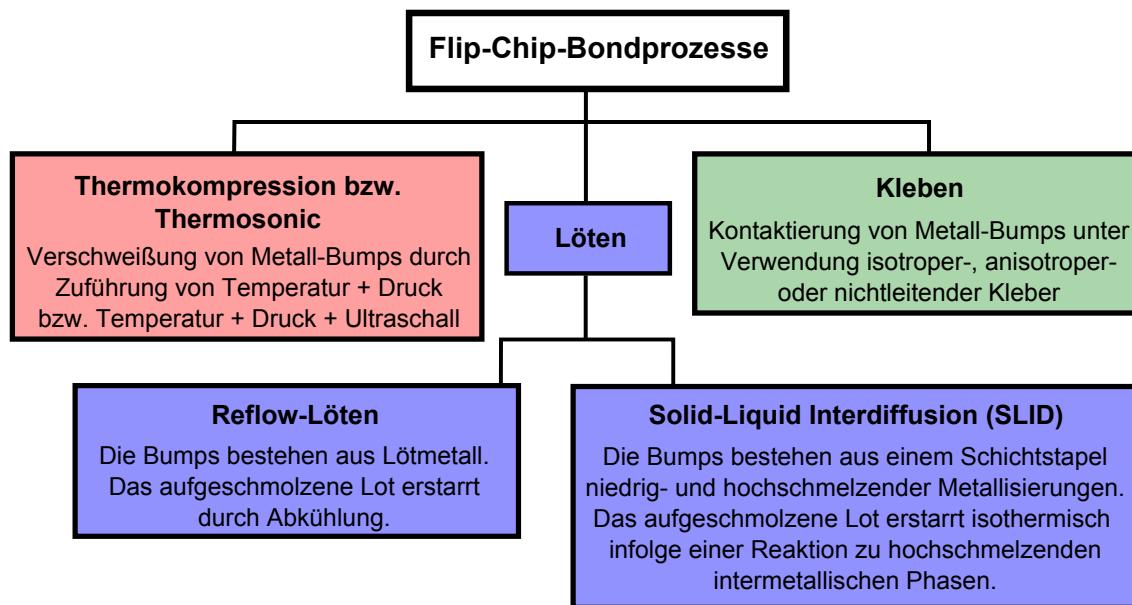


Abbildung 3.14: Fügeverfahren der Flip-Chip-Technologie

folgenden Abschnitten ausschließlich Verfahren näher beschrieben, die sich für die Herstellung hochtemperaturtauglicher Flip-Chip-Packages eignen. Klebe-Verfahren fallen daher aus der näheren Betrachtung heraus.

3.2.2 Thermokompressions- und Thermosonic-Verfahren für Flip-Chip-Kontaktierungen

In Thermokompressions-Bondverfahren werden die Flip-Chip-Bumps durch das Zusammenwirken von Temperatur und Druck mit den Kontakt-Metallisierungen des Substrates verschweißt. Typische Füge-Temperaturen von über 300 °C und Drücke bis zu 100 cN/Bump stellen hohe Anforderungen an die Flip-Chip-Bonder. Ferner muss zwischen Substrat und Chip ein hohes Maß an Planparallelität vorliegen.

Mit Hilfe von Thermosonic-Bondverfahren können Flip-Chip-Bumps analog zum entsprechenden Drahtbondverfahren (vgl. Abschnitt 3.1.2, Seite 19) durch das Zusammenwirken von Temperatur, Druck und Ultraschallschwingungen verschweißt werden. Die Höhe der erforderlichen Temperatur- und Druck-Einstellungen sind im Vergleich zum Thermokompressions-Bondverfahren geringer, da zusätzliche Schwei-

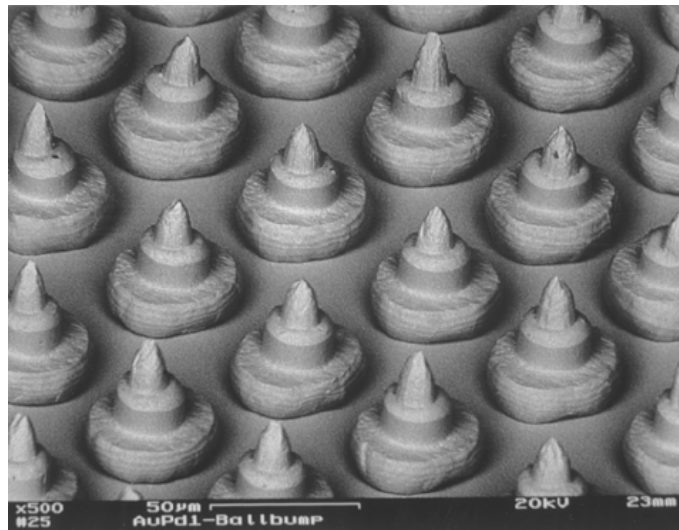


Abbildung 3.15: Durch Drahtbondverfahren hergestellte Stud-Bumps [3]

ßenergie in Form von Ultraschallschwingungen zur Verfügung steht. Auf diese Weise werden die Bauteile geringfügiger belastet.

Thermokompressions- sowie Thermosonic-Bondverfahren eignen sich zur Verschweißung von Bumps bestehend aus Gold, Kupfer oder Nickel. Deren Herstellung erfolgt zumeist elektrochemisch (vgl. Abschnitt 5.1.1, Seite 79) oder stromlos (vgl. Abschnitt 4.1.3, Seite 60) [3]. Gold-Bumps können jedoch auch mechanisch durch Thermosonic-Drahtbondverfahren (vgl. Abschnitt 3.1.2, Seite 19) hergestellt werden. Hierzu wird der Bonddraht unmittelbar nach Fertigstellung des Ball-Bonds abgerissen. Auf diese Weise entsteht die in Abbildung 3.15 dargestellte typische Stud-Bump-Geometrie. Theoretisch können Stud-Bumps in Umgebungstemperaturen von über 300 °C betrieben werden [3, 30].

Nachteile der Thermokompressions- und Thermosonic-Bondverfahren sind die hohen mechanischen Belastungen der Fügepartner, sowie die geringe Flexibilität der hergestellten Kontakte. Für eine hohe Lebensdauer sollten daher, insbesondere für Hochtemperatur-Anwendungen, Substrate mit gut an den Chip angepassten thermischen Ausdehnungskoeffizienten verarbeitet werden.

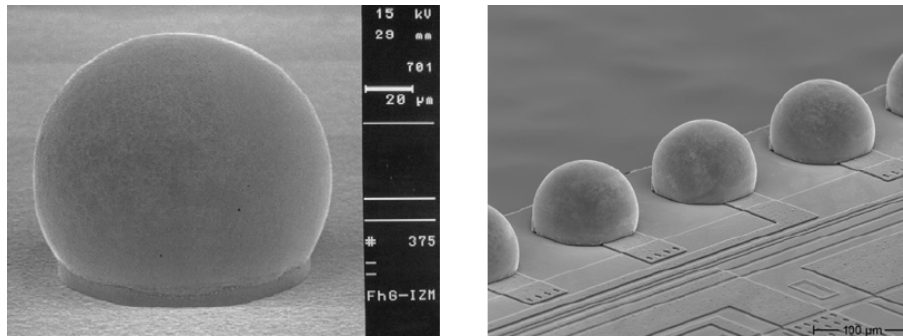


Abbildung 3.16: Kugelförmig aufgeschmolzene Zinn(Sn)/Silber(Ag)-Bumps [3]

3.2.3 Reflow-Lötverfahren

Unter Löten versteht man im Allgemeinen die Verbindung metallischer Werkstoffe mit Hilfe eines geschmolzenen Zusatzmetalls unter Anwendung von Flussmittel, Schutzgasen oder durch Prozessierung im Vakuum [31]. Lötbare Flip-Chip-Bumps bestehen meist aus aufschmelzbaren Blei(Pb)/Zinn(Sn)- oder Blei(Pb)/Indium(In)-Legierungen.

Der Lotwerkstoff wird typischerweise überlappend auf die an den Bond-Pad angrenzende Chip-Passivierung aufgetragen. Wird das Lot nun aufgeschmolzen, so zieht es sich von der nichtbenetzenden Oberfläche der Chip-Passivierung auf die Oberfläche der UBM zurück. Auf diese Weise bildet sich aufgrund der Oberflächenspannung des aufgeschmolzenen Lotes ein kugelförmiger Löt-Bump, dessen Höhe, abhängig von der Menge des Löt-Metalls, 30 μm bis 80 μm betragen kann (vgl. Abbildung 3.16) [32]. Diese Höhe liegt deutlich über der ursprünglich abgeschiedenen Schichtdicke des Lotes.

Mit Hilfe sogenannter Fine-Placer werden die Fügepartner in gewünschter Position aneinander „geheftet“ (Pick and Placement). Die temporäre Verbindung wird durch die Übertragung von Druck, Temperatur, Ultraschallschwingungen, oder durch Applikation flüchtiger Klebstoffe hergestellt.

In den meisten Fällen wird vor der Chip-Platzierung ein reduzierendes Flussmittel auf die Kontakt-Metallisierungen und die Bumps aufgetragen. Auf diese Weise wer-

den auf den Oberflächen befindliche Metalloxide entfernt und somit die Benetzungseigenschaften signifikant verbessert. Sind die Bumps und Kontakt-Metallisierungen aus nicht-korrosiven Materialien aufgebaut, so bedarf es keiner Anwendung von Flussmitteln. Ein Beispiel für eine solche Bump-Metallisierung ist das Au(80 %)/Sn(20 %)-Eutektikum.

Nach der Chip-Platzierung wird das Package im Reflow-Schritt auf eine Temperatur oberhalb des Lot-Schmelzpunktes erhitzt. Die Oberflächenspannung des flüssigen Lotes bewirkt eine selbständige Ausrichtung des Chips zum Substrat (self alignment). Durch diesen Effekt wird die Anforderung an die Positioniergenauigkeit des Flip-Chip-Bonders auf einen halben Pad-Durchmesser minimiert [33]. Nach der homogenen Benetzung der Kontakt-Metallisierungen wird der Reflow-Ofen kontrolliert abgekühlt, wodurch das flüssige Lot erstarrt.

Löt-Bumps werden vorzugsweise durch elektrochemische Abscheideverfahren oder Lotpastendruck hergestellt. Doch auch mechanische Bump-Applikationen finden Anwendung in der Massenproduktion. Ein Beispiel hierfür ist die Bestückung von Halbleiter-Chips mit vorkonfektionierten Pb(37 %)/Sn(63 %)-Löt-kugeln [33]. Die Kugeln werden mit Hilfe einer Kapillare platziert und im nächsten Schritt durch einen Nd-YAG Laser aufgeschmolzen.

3.2.4 Solid-Liquid Interdiffusion-Verfahren (SLID)

Solid-Liquid Interdiffusion-Verfahren (SLID) (auch Transient Liquid Phase-Bonding (TLP) genannt) dienen der Herstellung hochtemperaturbeständiger Kontakte bei geringen Prozesstemperaturen. Die Platzierung von Chips mit SLID-Bumps unterscheidet sich nicht von der bereits geschilderten konventionellen Methode zur Platzierung von Chips mit Reflow-Bumps.

Das Lötprinzip eines SLID-Prozesses unterscheidet sich jedoch signifikant von Standard-Reflow-Verfahren. Durch Interdiffusion zwischen einer geschmolzenen Lotschicht mit niedrigem Schmelzpunkt und einer im festen Zustand vorliegenden, hochschmelzenden Metallisierung, bildet sich eine intermetallische Phase.

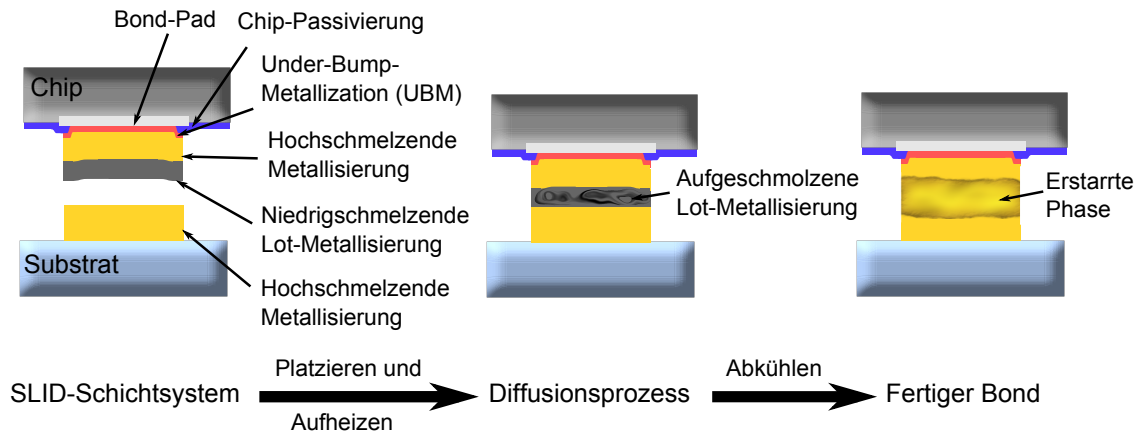


Abbildung 3.17: Schematische Darstellung des SLID-Prozesses

In Abbildung 3.17 ist der SLID-Prozess schematisch dargestellt. Ist das Reservoir an hochschmelzendem Metall genügend groß, so entstehen intermetallische Phasen mit stöchiometrischen Verhältnissen, welche die Schmelztemperatur der Phase weit über die Schmelztemperatur des Lotes erhöhen. In diesem Fall kann die Schmelze bei konstanter Löttemperatur erstarren (isothermal solidification). Im Unterschied zu konventionellen, mittels Reflow-Verfahren hergestellten Flip-Chip-Kontakten, können SLID-Bumps bei Temperaturen weit oberhalb der Herstellungstemperatur betrieben werden.

Der SLID-Prozess wurde erstmals in den 1960er Jahren von L. Bernstein vorrangig für Verbindungen zwischen Indium und Gold untersucht [34]. Aufgrund ihrer niedrigen Schmelztemperaturen (T_s) sind Zinn (T_s : 232 °C) und Indium (T_s : 156 °C) die am weitesten verbreiteten Lotwerkstoffe für SLID-Verfahren [35]. Als hochschmelzende Metallisierungen werden am häufigsten Gold, Kupfer und Silber verwendet. Diese Metalle können ohne großen technischen Aufwand elektrochemisch abgeschieden werden (vgl. Abschnitt 5.1.1, Seite 79). L. Bernstein unterteilt den SLID-Mechanismus in fünf Stufen [34].

- **Wetting:** Die niedrighschmelzende Lot-Schicht schmilzt und benetzt die höher schmelzenden Metallisierungen.

- Alloying: Bis zum Eintreten der spezifischen Sättigungskonzentration lösen sich die hochschmelzenden Materialien im flüssigen Lot.
- Liquid diffusion: Interdiffusion zwischen flüssiger Phase und den hochschmelzenden Metallisierungen; hieraus resultiert das Wachstum einer hochschmelzenden Phasen, wodurch die Schmelze kontinuierlich erstarrt
- Gradual solidification: Der Erstarrungsprozess schreitet bis zum einheitlichen Erstarren der Schmelze voran.
- Solid diffusion: Bis zum Einstellen eines thermodynamischen Gleichgewichtes sind Festkörperdiffusionen der dominierende Mechanismus.

Die hochschmelzende Metallisierung von SLID-Bumps muss in einer ausreichenden Dicke abgeschieden werden, so dass ein Durchlegieren dieser Schicht bis zur UBM ausgeschlossen werden kann. Anderenfalls steigt das Risiko der Delamination zwischen UBM und Bump-Metallisierung.

Oxidschichten

Die Benetzung von Kontakt-Metallisierungen mit aufgeschmolzenem Zinn wird durch natürliche Zinnoxid-Schichten (SnO) verzögert. Hinreichend dünne Oxidschichten lösen sich im flüssigen Lot. Das Aufbrechen der SnO -Schicht kann durch gegeneinander Reiben der zu verlötenden Oberflächen oder durch Druck-Einwirkung beschleunigt werden. Ein zusätzliches Wachstum der Oxidschicht kann durch einen geringen O_2 -Partialdruck während des Löt-Prozesses vermieden werden.

Für eine vollständige Beseitigung von SnO -Schichten ist insbesondere die Anwendung von Ameisensäure (HCOOH) als Flussmittel gut geeignet.

Die Bildung von SnO kann jedoch auch durch Auftragen einer dünnen Passivierungsschicht vermieden werden. Diese Methode ist zu bevorzugen, wenn aufgrund sensibler Sensor-Strukturen die Anwendung von Ameisensäure ausgeschlossen ist. So kann durch das Auftragen einer $0,1 \mu\text{m}$ dicken Gold-Schicht das darunter befindliche

Zinn zuverlässig vor Oxidation geschützt werden. Die beiden Materialien reagieren miteinander zu einer nicht-korrosiven intermetallischen AuSn-Phase [16].

3.2.5 Thermomechanische Spannung in Flip-Chip-Packages

Die Lebensdauer von Flip-Chip-Packages ist signifikant von der Größe thermomechanischer Spannungen in den Bumps abhängig. Zu hohe Spannungen bewirken das Kriechen des Lotmaterials in Richtung der anliegenden Spannung und begünstigen Ermüdungsbrüche [36]. Allgemein entstehen thermomechanische Spannungen immer dann, wenn ein Verbund von Materialien unterschiedlicher thermischer Ausdehnungskoeffizienten (CTE, coefficient of thermal expansion) ein beliebiges Temperaturprofil durchläuft und sich die Materialien infolgedessen unterschiedlich stark ausdehnen. Hierfür gilt folgender mathematischer Zusammenhang:

$$\Delta l = l_0 \cdot \alpha \cdot \Delta T \quad (3.4)$$

Δl entspricht der Längendifferenz zur Ausgangslänge l_0 ; ΔT entspricht der Temperaturdifferenz und α dem thermischen Längenausdehnungskoeffizienten. Wie aus Gleichung 3.4 ersichtlich, ist der Ausdehnungsunterschied, und damit auch die Spannung, sowohl vom Temperaturunterschied ΔT als auch vom Längenausdehnungskoeffizienten α abhängig.

Die Distanz, um welche sich Volumenelemente eines Körpers gegenüber ihrer ursprünglichen Lage verschieben, nimmt mit ihrem Abstand zu einer ortsfesten Mitte des Körpers zu. Aus diesem Grund steigen die thermomechanischen Spannungen in den Flip-Chip-Bumps mit der Kantenlänge des kontaktierten Chips an, wodurch die Temperaturwechselbeständigkeit des Flip-Chip-Packages sinkt (vgl. Abbildung 3.18) [37].

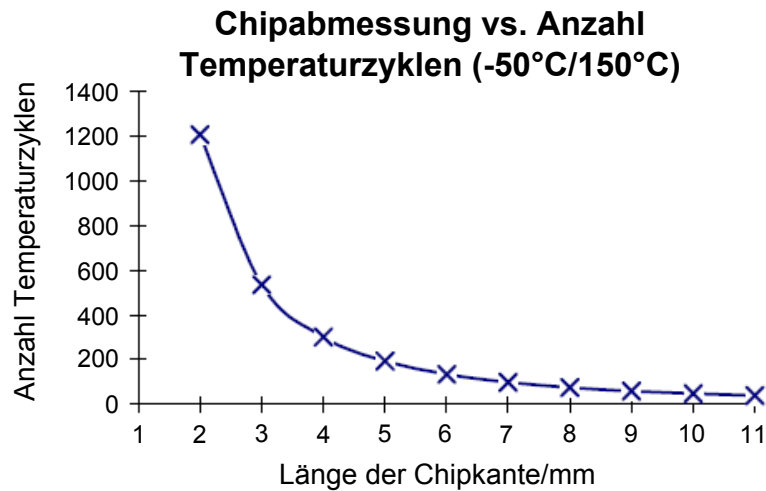


Abbildung 3.18: Maximale Temperaturwechselbeständigkeit (-50 °C/150 °C) quadratischer Flip-Chip-Packages auf Al_2O_3 -Substraten ohne Underfill nach [33]

Grundlegend bestehen folgende Möglichkeiten, thermomechanische Spannungen in Flip-Chip-Bumps zu reduzieren.

- **Reduzierung des CTE-Mismatches zwischen Chip und Substrat:**

In Abbildung 3.19 sind die elektrischen Widerstände von Flip-Chip-Bumps in Abhängigkeit von der Anzahl der durchlaufenen Temperaturwechselzyklen (-50 °C/150 °C) aufgetragen. Es ist zu erkennen, dass der elektrische Widerstand von Bumps auf FR4-Platinen (CTE: 17 ppm/°C) in Abhängigkeit von der durchlaufenen Zyklenanzahl schneller ansteigt als der Widerstand von Flip-Chip-Bumps auf Al_2O_3 -Substraten (CTE: 6 ppm/°C). Die Substrate mit dem geringsten CTE-Mismatch zu Silizium bestehen aus Aluminiumnitrid (AlN) bzw. Siliziumnitrid (Si_3N_4). Ihre thermischen Ausdehnungskoeffizienten betragen jeweils 4,6 ppm/°C bzw. 3 ppm/°C [38].

- **Kontaktierungsverfahren mit geringen Prozesstemperaturen:**

Wie in Abschnitt 3.2.4 erläutert bieten SLID-Verfahren den Vorteil geringer Prozesstemperaturen bei gleichzeitig hoher Schmelztemperatur der Bumps.

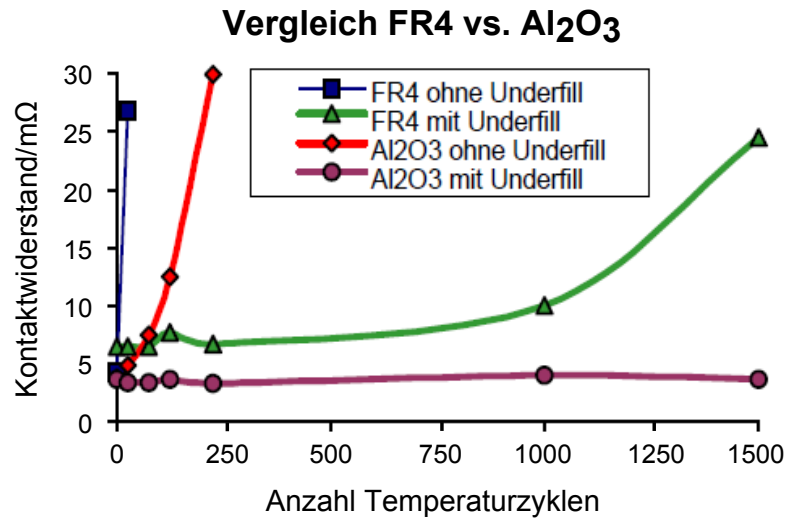


Abbildung 3.19: Kontaktwiderstand von Flip-Chip-Bumps verschiedener Package-Varianten nach [33], in Abhängigkeit von der Anzahl durchlaufener Temperaturwechselzyklen (-50 °C/150 °C); die Kantenlänge der getesteten Flip-Chip-Packages betrug 10 mm.

- **Verteilung thermomechanischer Spannungen auf das Gesamtsystem:**
Dieser Effekt kann durch eine zusätzliche Kontaktierung mit nicht stromführenden Stützstrukturen, oder durch die Applikation eines Underfills erreicht werden.

3.2.6 Funktionsweise von Underfills

Die Hauptaufgabe eines Underfills besteht darin, thermomechanische Spannungen in den Bumps abzufangen und somit die Lebensdauer der Kontakte zu erhöhen. Ferner wirken sie als Schmutz- und Feuchtigkeitsbarriere.

Underfill-Materialien bestehen üblicherweise aus einer Epoxid- bzw. Polyesterharz-Matrix [39]. Die Applikation erfolgt mit Hilfe einer Dosiernadel, welche an den Kanten des Chips entlang geführt wird. Bei Kontakt des Underfills mit der Chipkante wird dieser durch die Kapillarwirkung in den Spalt zwischen Chip und Substrat gezogen. Zur Verringerung seiner Viskosität wird der Underfill entweder durch Aufheizen des gesamten Flip-Chip-Packages oder der Dosiernadel auf ca. 80 °C erhitzt

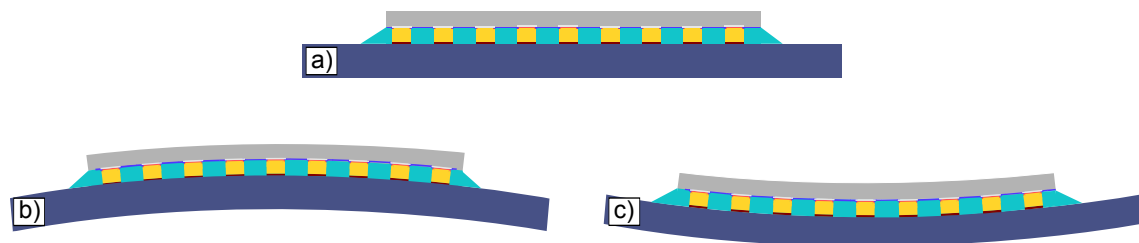


Abbildung 3.20: Wirkungsweise eines Underfills: a) planare Geometrie während der Aushärtung des Underfills, b) Einsatztemperatur $<$ Aushärtungstemperatur, konvexe Geometrie, c) Einsatztemperatur $>$ Aushärtungstemperatur, konkave Geometrie

[39]. Nach seiner Applikation wird er bei einer Temperatur zwischen $90\text{ }^{\circ}\text{C}$ und $135\text{ }^{\circ}\text{C}$ ausgehärtet.

In Abbildung 3.20 ist die Funktionsweise von Underfills veranschaulicht. Zunächst liegt während der Aushärtung ein relaxierter, planarer Zustand des Packages vor (vgl. Abbildung 3.20a). Kühlt das Flip-Chip-Package nach abgeschlossener Aushärtung ab, so können sich Chip und Substrat aufgrund ihrer flächigen Kontaktierung miteinander nicht voneinander unabhängig zusammenziehen. Statt dessen krümmt sich das Flip-Chip-Package aufgrund der im Verhältnis zum Chip größeren Kontraktion von Substrat und Underfill zu einer konvexen Geometrie (vgl. Abbildung 3.20b). In diesem Zustand bleiben die Bumps senkrecht zur Kontakt-Metallisierungen ausgerichtet, wodurch deren mechanische Belastung gering gehalten wird.

Wird das Flip-Chip-Package einer Temperatur oberhalb der Vernetzungstemperatur des Underfills ausgesetzt, so dehnen sich der Underfill und das Substrat stärker aus als der Chip. Infolgedessen verbiegt sich das Flip-Chip-Package zu einer konkaven Geometrie (vgl. Abbildung 3.20c). Die Bumps bleiben auch in diesem Fall senkrecht zu den Fügepartnern ausgerichtet.

Im Vergleich zu Flip-Chip-Packages mit Underfill ist die Temperaturwechselbeständigkeit von Flip-Chip-Packages ohne Underfill deutlich geringer (vgl. Abbildung 3.19 [33]). Grund hierfür sind die voneinander unabhängigen Ausdehnungen von Chip und Substrat, wenn diese nicht durch einen Underfill miteinander kontaktiert sind. Hier-

durch werden die Bumps in horizontaler Ebene gesichert und mechanisch so stark belastet, dass sie reißen.

Es bleibt jedoch zu beachten, dass die Applikation von Underfill zwar die Lebensdauer der Bumps erhöht, die generierte Verbiegungen des Flip-Chip-Packages jedoch Spannungen in den Halbleiter-Chips erzeugen, wodurch deren Funktionsfähigkeit beeinträchtigt werden kann [36].

4. Mikro-Kontakte in der Hochtemperatur-Elektronik

Als Hochtemperatur-Elektronik bezeichnet man Schaltungen, welche bei Einsatztemperaturen oberhalb von 125 °C, der Grenztemperatur für Standardanwendungen, dauerhaft betrieben werden können [3]. Ein Betrieb standardmäßiger Drahtbond- und Flip-Chip-Kontakte bei diesen Temperaturen führt in der Regel zur Erhöhung ihrer Kontaktwiderstände oder zu einem kompletten Verlust ihrer Haftfestigkeiten. Die Hauptursachen hierfür sind:

- Bildung spröder intermetallischer Phasen
- Chemische Korrosion z.B. durch galvanische Degradationsprozesse
- Rissbildung aufgrund unterschiedlicher thermischer Ausdehnungskoeffizienten
- Bildung von Kirkendall-Voids durch Diffusion

Unter Kirkendall-Voids versteht man Poren in Metallen, welche sich durch unausgeglichene Diffusions-Flüsse zwischen unterschiedlichen intermetallischen Phasen bilden [40]. Auf diese Weise bildet sich in einer der reagierenden Metall-Phasen ein Überschuss an Leerstellen, welche zu Kirkendall-Voids agglomerieren.

4.1 Bonddraht-Verbindungen unter hohen Temperaturanforderungen

In diesem Kapitel wird der aktuelle Technologiestand zum Thema Hochtemperatur-Zuverlässigkeit von Drahtbond-Verbindungen vorgestellt. Hierzu wurde eine Recherche über die thermische Stabilität von Aluminium-, Kupfer- und Gold-Pads in Kombination mit Aluminium-, Kupfer-, Gold- und Palladiumdrähten angefertigt.

4.1.1 Draht-Bonds auf Aluminium-Pads

Aluminium ist in der Mikrosystemtechnik das am weitesten verbreitete Metall zur Herstellung von Leiterbahnen und Chip-Pads. Es ist preisgünstig, lässt sich mittels Trockenätzverfahren anisotrop strukturieren und eignet sich aufgrund seiner guten Haftung auf Silizium und Siliziumoxid optimal zur Herstellung von Mehrlagenverdrahtungen [32]. Aluminium-Metallisierungen besitzen jedoch, insbesondere für den Einsatz in rauen Umgebungen, gravierende Nachteile. Aufgrund ihrer Sensitivität gegenüber Korrosionen ist die Lebensdauer exponierter Aluminium-Pads beschränkt. Des Weiteren können Aluminium-Leiterbahnen infolge von Elektromigration (Materialtransport) unterbrochen werden. Elektromigration entsteht, wenn Elektronen ihre kinetische Energie auf Aluminium-Atome übertragen, wodurch sich diese in Richtung des Elektronenflusses bewegen. Stromdichten über $100\text{--}200\text{ kA/cm}^2$ sind aus diesem Grund zu vermeiden. Mit steigender Betriebstemperatur wird der Materialfluss zusätzlich verstärkt. Als Gegenmaßnahme kann durch die Zugabe von Kupfer (ca. 2 %) die Lebensdauer von Aluminium-Leiterbahnen um eine Zehnerpotenz erhöht werden [32]. Eine weitere Maßnahme zur Reduzierung von Elektromigration ist die Vergrößerung der Leiterbahn-Querschnitte.

Golddraht

Im Jahr 2009 wurden schätzungsweise 95 % der weltweit produzierten Halbleiterchips mit Aluminium-Pads metallisiert und anschließend mit Golddrähten kontak-

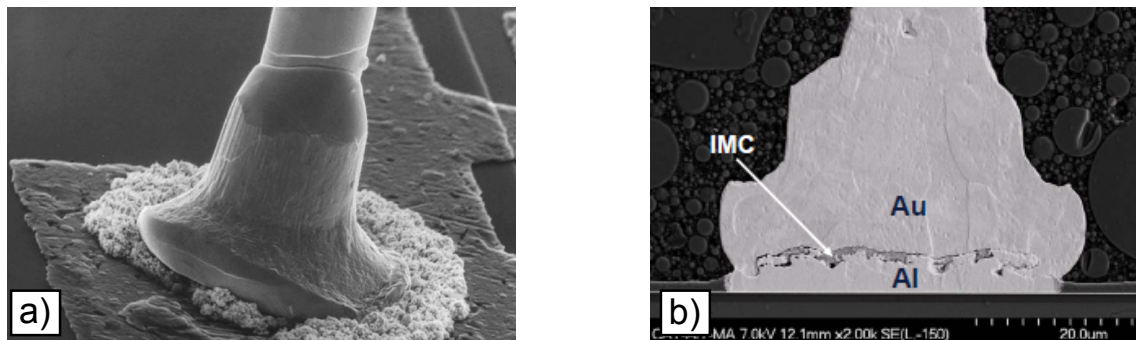


Abbildung 4.1: a) Phasenbildung in der Peripherie eines Gold-Bonds verschweißt mit einem Aluminium-Pad [9], b) Phasenwachstum zwischen einem Gold-Bond und einem Aluminium-Pad nach 1000 Stunden Temperaturlagerung bei 150 °C [43]

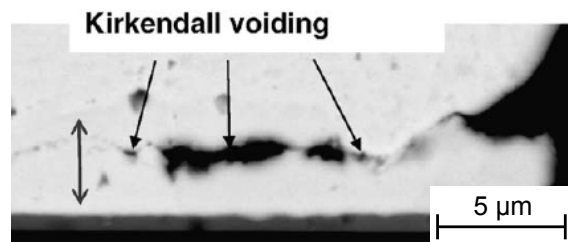


Abbildung 4.2: Gold-Bond auf einem Aluminium-Pad nach 120 Tagen Temperaturbelastung bei 150 °C nach [42]; der vertikale Pfeil kennzeichnet die Dicke der intermetallischen Schicht.

tiert [9]. Diese Materialkombination stellt jedoch keine Lösung für Hochtemperatur-Anwendungen dar. Aluminium und Gold reagieren miteinander zu einem System unterschiedlicher intermetallischer Phasen (vgl. Abbildung 4.1) [41]. Abhängig davon, welche Phasen im einzelnen ineinander diffundierten, sind die Materialflüsse innerhalb dieses Metall-Systems stark unterschiedlich. Insgesamt können für den Stofftransport innerhalb dieses intermetallischen Systems sieben Diffusionskonstanten unterschieden werden [41]. Durch den unausgeglichene Materialtransport zwischen den Phasen entstehen bei einer Temperatur von 150 °C bereits nach 150 Stunden Kirkendall-Voids auf der goldreichen Seite [9]. In Abbildung 4.2 ist ein Querschnitt durch einen Gold-Bond nach fortgeschrittenem Kirkendall-Wachstum dargestellt [42].

Das Wachstum von Poren wird zusätzlich durch die mechanischen Spannungen zwischen Phasen mit sich verändernden Volumen beschleunigt. Insbesondere mit der Bildung von Au_5Al_2 - und Au_2Al -Phasen ist eine signifikante Verringerung des Materialvolumens verbunden. Die Auswirkung auf die Bond-Performance sind sowohl ein Anstieg des Kontaktwiderstandes, als auch ein Verlust mechanischer Stabilität. Aufgrund der violetten Phase der vorherrschenden AuAl_2 -Verbindung wird der Degradationsmechanismus in der Halbleiterindustrie auch als „Purpurpest“ (purple plague) bezeichnet.

Kupferdraht

Steigende Goldpreise haben innerhalb der letzten zehn Jahre zur Etablierung von Kupferdrähten in der Massenproduktion mikroelektronischer Systeme geführt [21, 23]. Gegenwärtig beträgt der Anteil an Kupferdrähten am weltweiten Verbrauch von Bonddrähten 10 % [20]. Die hohe Steifigkeit von Kupferdrähten wirkt sich vorteilhaft auf die Stabilität langer, dünner Drahtverbindungen aus. Aufgrund ihrer Härte ist für die Kontaktierung jedoch ein hoher Bonddruck erforderlich, wodurch sich das Cratering-Risiko erhöht. Kupferdrähte besitzen eine Vickershärte von 77-89 HV. Die Vickershärte von Golddrähten beträgt im Vergleich hierzu 66-68 HV [9].

Während des Bondprozesses von Kupferdrähten muss neben einem höheren Bonddruck zusätzlich eine im Vergleich zu Gold-Bondprozessen höhere Ultraschallenergie angewandt werden [25]. Hierdurch wird eine Erweichung des Kupfers erzielt (vgl. Abschnitt 3.1.2, Seite 25). Durch die erhöhte Ultraschallamplitude wird jedoch weiches Pad-Material aus dem Bond-Pad-Interface heraus geschoben. Wird durch diesen Effekt eine zu dicke Schicht von der Aluminium-Metallisierung abgetragen, so können sich intermetallische Phasen über die gesamte verbleibende Aluminium-Dicke bis zur darunter liegenden Metallisierungs-Ebene ausbreiten. Hierdurch kann die Haftung des Aluminium-Pads stark reduziert werden [20].

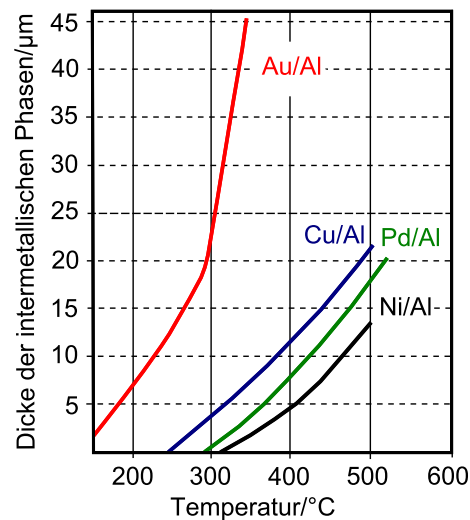


Abbildung 4.3: Intermetallischer Phasenwachstum nach 5 Stunden Temperaturbelastung; Diagramm gemäß A. Bischoff et al. [7]

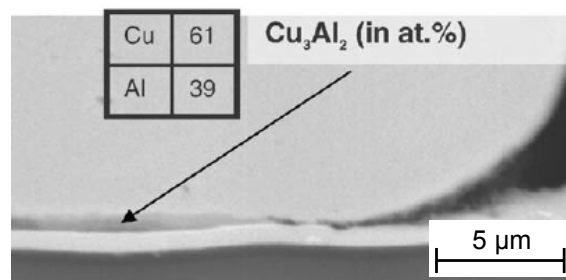


Abbildung 4.4: Kupfer-Bond auf einem Aluminium-Pad nach 120 Tagen Temperaturbelastung bei 150 $^{\circ}\text{C}$ nach [42]

Kupfer reagiert mit Aluminium zu fünf unterschiedlichen intermetallischen Phasen [44]. In Abbildung 4.3 ist, gemäß den Daten von A. Bischoff et al., die Dicke von intermetallischen Kupfer/Aluminium-Phasen nach 5 Stunden Temperaturbelastung dargestellt [7]. Unterhalb einer Temperatur von 250 $^{\circ}\text{C}$ bildet sich zwischen Kupfer und Aluminium innerhalb dieser Zeitspanne keine nachweisbare Interdiffusionszone. Die Wachstumsgeschwindigkeit von Gold/Aluminium-Phasen ist im Vergleich hierzu wesentlich größer (vgl. Abbildung 4.2, 4.4 und 4.3). Für eine Temperaturbelastung von 90 $^{\circ}\text{C}$ wiesen S. L. Khoury et al. zwischen Kupfer-Bonds auf Aluminium-Pads nach 279 Stunden eine 0,2 μm dicke Schicht intermetallischer Phasen nach [45]. Im

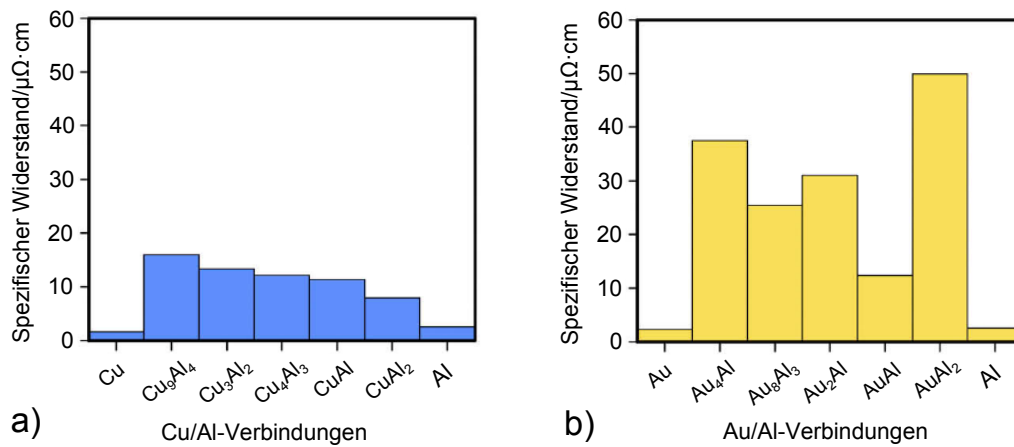


Abbildung 4.5: Spezifischer elektrischer Widerstand intermetallischer Phasen von a) Cu/Al-Verbindungen, b) Au/Al-Verbindungen nach [25]

Vergleich hierzu betrug die Dicke intermetallischer Phasen unter Gold-Bonds auf Aluminium-Pads nach identischer Temperaturbelastung $5,7 \mu\text{m}$ [45]. Grund für die stark unterschiedlichen Wachstumsgeschwindigkeiten sind voneinander abweichende Aktivierungsenergien. Diese beträgt für die Bildung von CuAl_2 - und CuAl -Phasen 1,2 eV [9]. Die Aktivierungsenergie für die Bildung von Gold/Aluminium-Phasen liegt im Vergleich hierzu zwischen 0,69 eV und 0,88 eV [9].

Ein weiterer Vorteil von Kupfer/Aluminium-Kontakten, neben der langsamen Wachstumsgeschwindigkeit intermetallischer Verbindungen, ist der geringe elektrische Widerstand der entstehenden Phasen (vgl. Abbildung 4.5).

Ein wesentlich größeres Ausfall-Risiko als die Phasenbildung und Diffusionsprozesse stellen für Kupfer-Bonds auf Aluminium-Pads galvanische Korrosionsprozesse dar. Grundvoraussetzung für diese Reaktionen sind unterschiedliche elektrochemische Potentiale der intermetallischen Phasen, sowie die Anwesenheit von Ionen in einer wässrigen Lösung (Elektrolyt). Chlorid-Ionen können durch Verkapselungsmaterial, den Bauteilträger oder unsachgemäßes Handling eingebracht werden [23]. Die kupferreichen CuAl - und Cu_9Al_4 -Phasen, welche sich in direkter Nachbarschaft zum

Kupfer-Bond befinden, wirken als Anode, da sie ein geringeres elektrochemisches Potential als Kupfer besitzen [21]. Zudem bilden diese Phasen keine selbstpassivierende Oxidschicht. Cu_9Al_4 korrodiert gemäß den folgenden Reaktionsgleichungen [20]:



Da der Korrosionsmechanismus von einer Fülle von Faktoren abhängig ist, gibt es keine einheitlichen Aussagen über die Zuverlässigkeit von Kupfer-Bonds auf Aluminium-Metallisierungen. Neben dem Konzentrationsgrad von Halogeniden sind in erster Linie das Material des Bauteilträgers, die Größe der Anoden- bzw. Kathoden-Fläche sowie die Drahtbond-Prozessparameter entscheidend für die Lebensdauer der Kontakte. T. Boettcher et al. berichten über eine vergleichbare Lebensdauer von Kupfer- und Gold-Bonds auf $1,4 \mu\text{m}$ dicken Aluminium-Metallisierungen [21]. F. W. Wulff et al. hingegen untersuchten Kupfer-Bonds auf Aluminium-Metallisierungen nach einer Temperaturbelastung von 250°C [44]. Sie stellten fest, dass durch Vermeidung von Halogenid-Kontaminationen der Start von Korrosionsmechanismen auf über 500 Stunden hinausgezögert werden kann.

Palladiumdraht

In Abbildung 4.3 ist, gemäß den Daten von A. Bischoff et al., die Dicke intermetallischer Palladium(Pd)/Aluminium(Al)-Phasen nach 5 Stunden Temperaturbelastung dargestellt [7]. Unterhalb einer Temperatur von 300°C bildet sich zwischen Palladium und Aluminium innerhalb dieser Zeitspanne keine nachweisbare Interdiffusionszone. Die Aktivierungsenergie für die Bildung intermetallischer Palladium/Aluminium-Phasen beträgt $1,25 \text{ eV}$ [9].

E. Tijssen untersuchte die Zuverlässigkeit von Palladium-Ball-Bonds auf $1,5\ \mu\text{m}$ dicken Aluminium-Metallisierungen [10]. Er stellte fest, dass eine Umgebungstemperatur von $200\ ^\circ\text{C}$ innerhalb von 1000 Stunden nur einen geringfügigen Anstieg des Kontaktwiderstandes bewirkt. Im Unterschied zu Gold-Bonds entstanden unterhalb der Palladium-Bonds keine Kirkendall-Voids.

Aluminiumdraht

Die zuverlässigste Kontakt-Variante von Aluminium-Pads sind Ultraschall-Bonds mit Aluminiumdrähten. Nach einer Temperaturbelastung von $300\ ^\circ\text{C}$ ist selbst nach 1000 Stunden kein Anstieg des elektrischen Widerstandes feststellbar [9]. Die maximale Einsatztemperatur und Lebensdauer von Aluminiumdraht-Verbindungen wird jedoch nicht durch Degradationsmechanismen in den Schweißverbindungen, sondern durch die mechanische Stabilität der Drahtes limitiert. Besonders fehleranfällig sind Aluminiumdrähte, die zu 1 % mit Silizium-Atomen dotiert sind [46]. Für Umgebungstemperaturen bis $125\ ^\circ\text{C}$ wird durch diese Dotierung eine Erhöhung der Reißfestigkeit erzielt. Bei höheren Temperaturbelastungen agglomerieren die Silizium-Atome jedoch zu groben Kristalliten, an welchen sich bevorzugt Risse bilden [18]. Für Aluminiumdraht-Dotierungen mit Mangan (Mn) wurde dieser Effekt bisher noch nicht beobachtet. Bisher mangelt es jedoch an aussagekräftigen Studien über die Zuverlässigkeit solcher Drähte.

J. M. Li stellte fest, dass in einer Umgebungstemperatur von $300\ ^\circ\text{C}$ die Zugfestigkeit bereits nach 24 Stunden von ursprünglich 13 cN auf 6 cN sinkt [47]. Diese Degradation schreitet mit anhaltender Temperaturbelastung weiter voran. R. Grzybowski et al. schätzten die maximale Einsatztemperatur von Aluminiumdraht auf $200\ ^\circ\text{C}$ [48]. R. Johannessen et al. halten sogar einen zuverlässigen Dauerbetrieb von Aluminiumdrähten bei Temperaturen bis zu $250\ ^\circ\text{C}$ für möglich [49].

4.1.2 Draht-Bonds auf Kupfer-Pads

Kupfer-Leiterbahnen und Kupfer-Pads werden aufgrund ihres geringen elektrischen Widerstandes bevorzugt im Bereich der Hochleistungselektronik eingesetzt. Für dieses Anwendungs-Feld konzipierte Schaltkreise und Aufbau-Komponenten müssen hohe Temperatur-Belastungen überstehen, welche durch Verlustleistungen erzeugt werden. Als Bauteilträger für Hochleistungsbauelemente werden typischerweise DCB-Substrate (engl. Direct Copper Bonded) verwendet. Diese bestehen aus Aluminiumoxid (Al_2O_3) oder Aluminiumnitrid (AlN) Grundkörpern, auf welchen durch Diffusionsprozesse Kupferfolien aufgebracht werden. Die Strukturierung dieser Folien erfolgt durch Nassätzverfahren, welche eine maximale Strukturauflösung von $800\text{ }\mu\text{m}$ gewährleisten. Da Hochleistungsbauelemente aufgrund der Verwendung dicker Bonddrähte auf breite Pads angewiesen sind, wirkt sich die grobe Strukturauflösung der DCB-Substrate nicht nachteilig aus.

Zur Erzielung hoher Integrationsdichten bieten sich elektrochemische Abscheidungsverfahren für die Metallisierung von Substraten an. Durch diese Verfahren können problemlos Pad-Abstände unter $100\text{ }\mu\text{m}$ realisiert werden.

Ein gravierender Nachteil von Kupfer-Pads ist deren Oxid-Bildung. Im Gegensatz zu Aluminiumoxid kann Kupferoxid nur schwer durch die Einwirkung von Ultraschall während eines Thermosonic-Bondprozesses entfernt werden [9]. Ein Bedeckungsgrad der Kupfer-Pad-Oberflächen mit 10 % bis 20 % Kupferoxid verhindert bereits den Bondprozess [50].

Durch Plasma-Reinigungsprozesse kann die Oxidschicht zwar entfernt werden, sie bildet sich jedoch zügig nach. Selbst wenn der Zeitabstand zwischen dem Reinigungsprozess und dem Bondprozess so kurz wie möglich gehalten wird, oxidiert die Kupferoberfläche spätestens während des Aufheizens auf der Substrataufnahme des Drahtbonders. Eine effektivere Vorgehensweise, Kupfer-Pads für die Kontaktierung mit Bonddrähten vorzubereiten, ist die Abscheidung einer dünnen Passivierungsschicht. Eine 3,7 nm dicke Titan-Metallisierung kann bereits die Nachbildung von

Kupferoxid verhindern [9]. Ist die Titan-Schicht jedoch zu dick, so wirkt sie als Diffusionsbarriere zwischen dem Pad und dem Draht und behindert damit den Schweißprozess.

Eine weitere Methode zur Vermeidung von Kupfer-Oxidationen besteht in der Abscheidung einer 2 nm dicken selbstorganisierenden, organischen Monolage (SAM) im Anschluss eines chemischen Reinigungsschrittes. Es wurde nachgewiesen, dass eine SAM selbst nach der Vereinzelung des Wafers und darauf folgender Chip-Montage, durchgeführt bei Prozesstemperaturen von 150 °C, intakt bleibt [50].

Golddraht

Kupfer und Gold reagieren miteinander zu drei duktilen Phasen, für deren Bildung eine durchschnittliche Aktivierungsenergie zwischen 0,8 eV und 1 eV erforderlich ist [9]. Die Lebensdauer von Golddraht-Bonds auf Kupfer-Pads beträgt in einer Umgebungstemperatur von 100 °C ungefähr 5 Jahre. In diesem Zeitraum sinkt die Zugfestigkeit aufgrund der Entstehung von Kirkendall-Voids gegenüber dem ursprünglichen Wert um 40 %. In einer Umgebungstemperatur von 250 °C beträgt die maximale Lebensdauer dieser Verbindung 3000 Stunden [9].

Die Haftfestigkeit von Gold-Bonds hängt empfindlich von der Mikrostruktur der Kupfer-Pads und deren Reinheit ab. Daher sind Ausgasungen von Materialien so gering wie möglich zu halten.

Kupferdraht

Der gravierende Vorteil monometallischer Kontakte zwischen Bonddrähten und Pads ist deren homogenes Interface, welches frei von intermetallischen Phasen ist. Bisher ist jedoch nur wenig Literatur über Hochtemperatur-Untersuchungen von Kupferdraht-Bonds auf Kupfer-Pads verfügbar. H. M. Ho et al. untersuchten die Scherfestigkeit von Kupfer-Bonds auf SAM-versiegelten Kupfer-Pads [50]. Die maximal mögliche Belastungsdauer dieser Verbindungen wurde für Einsatztemperaturen von 150 °C auf 1440 Stunden bestimmt.

Aluminiumdraht

Die Materialkombination von Kupferdrähten auf Aluminium-Pads wurde bereits im vorherigen Abschnitt betrachtet. Im Vergleich hierzu verfügen Kontakte mit umgekehrter Zuordnung der Materialien zu den Komponenten, d.h. mit Drähten aus Aluminium und Pads aus Kupfer, über eine wesentlich höhere Hochtemperatur-Zuverlässigkeit. Die Lebensdauer dieser Kontakte ist jedoch signifikant vom Sauerstoffgehalt des Einsatzortes abhängig. Werden sie im Vakuum bei einer Temperatur von 150 °C betrieben, so tritt ein Verlust der Bond-Haftfestigkeit innerhalb von 1600 Stunden ein [9]. Für eine identische Temperaturbelastung unter Sauerstoffatmosphäre verläuft der Haftfestigkeitsverlust deutlich langsamer. Grund für die bessere Hochtemperatur-Zuverlässigkeit in Sauerstoffatmosphäre ist nicht ein verringertes Phasenwachstum, dieses ist für beide Bedingungen identisch. Vielmehr bildet sich in Sauerstoffatmosphäre Kupferoxid, welches als Diffusionsbarriere zwischen Aluminium und Kupfer wirkt und das Wachstum von Kirkendall-Voids verzögert.

4.1.3 Draht-Bonds auf Gold-Pads

Gold ist das am häufigsten genutzte Metall für Pad-Metallisierungen von Keramikgehäusen und Keramiksubstraten. Aufgrund ihrer hohen Korrosionsbeständigkeit werden Gold-Metallisierungen immer dann gegenüber günstigeren Metallen bevorzugt, wenn erhöhte Anforderungen an Zuverlässigkeit und Lebensdauer gestellt werden. Auf Chips werden Gold-Metallisierungen typischerweise selektiv nur an den Pad-Positionen aufgetragen. Die Leiterbahnen bestehen aus Kostengründen meist aus Kupfer oder Aluminium. Aufgrund der hohen Reaktivität von Gold mit Aluminium und Kupfer müssen Gold-Pads von den darunter befindlichen Metallisierungen durch eine Diffusionsbarriere getrennt werden.

Eine unkomplizierte Lösung hierfür stellt die Prozessierung von Kupfer/Nickel/Gold-Schichtsystemen durch sukzessives elektrochemisches Abscheiden der Metalle dar. Die Nickel-Schicht dient als Diffusionsbarriere zwischen dem Kupfer und der zuletzt abgeschiedenen Gold-Schicht. In einer Umgebungstemperatur von 300 °C kann eine

3 μm dicke stromlos aufgetragene Nickel-Barriere zwischen Aluminium und Gold die Pad-Degradation auf mindestens 10.000 Stunden hinaus zögern [51].

Auf einem Kupfer/Nickel/Gold-Pad wird die Stabilität von Drahtbondprozessen und die Qualität der Bonds entscheidend durch die Dicke der Gold-Schicht beeinflusst. Gold-Schichten dünner als 0,1 μm bieten eine unzureichende Barriere gegen Nickel-Diffusionen in Richtung Bond-Oberfläche [9, 52]. In Kontakt mit Sauerstoff reagiert an die Oberfläche diffundiertes Nickel zu Nickeloxid, welches den Schweißprozess zwischen dem Draht und dem Pad stark beeinträchtigt. Grund hierfür ist die geringe Sprödigkeit von Nickeloxid, wodurch dieses während eines Thermosonicprozesses, im Gegensatz zum spröden Aluminiumoxid, nicht zum Rand des Bonds geschoben werden kann. Nickeloxid wirkt während des Bondprozesses wie ein Schmiermittel zwischen dem Draht und dem Pad. Hierdurch wird der Übertrag von Reibungsenergie verringert und der Schweißprozess zwischen dem Draht und dem Gold-Pad erfolgt nur unzureichend [9, 52]. Die Konzentration von Nickeloxid auf Gold-Oberflächen verhält sich invers zur Dicke der Gold-Schichten und darf die Oberflächen galvanisch prozessierter Gold-Pads zu einem Anteil von höchstens 0,8 % bedecken.

Ein weiteres Problem zu dünner Gold-Schichten ist deren harte Oberfläche. Das Drahtbonden ist in diesem Fall nur durch die Übertragung hoher Energien möglich, wodurch der Ball-Bond stark verformt und die Stabilität der Drähte geschwächt wird.

Das Ziel aktueller Prozessentwicklungen zur Herstellung von Gold-Pads besteht in der Einsparung von Materialkosten durch möglichst dünne Gold-Schichten [9]. Durch stromlose (autokatalytische) Metallisierungsverfahren kann die Dicke der Gold-Schicht von Nickel/Palladium/Gold-Pads auf 0,05 μm reduziert werden [43]. Abbildung 4.6a zeigt eine schematische Zeichnung einer solchen ENEPIG-Pad-Struktur (Electroless Nickel Electroless Palladium Immersion Gold). Der selbst limitierende Gold-Metallisierungsprozess stoppt sobald die Nickel-Schicht komplett bedeckt ist. Die 0,3 μm dicke Palladium-Schicht wirkt als Diffusionsbarriere zwischen der Nickel- und Gold-Schicht. Aufgrund der höheren Homogenität und geringeren Rau-

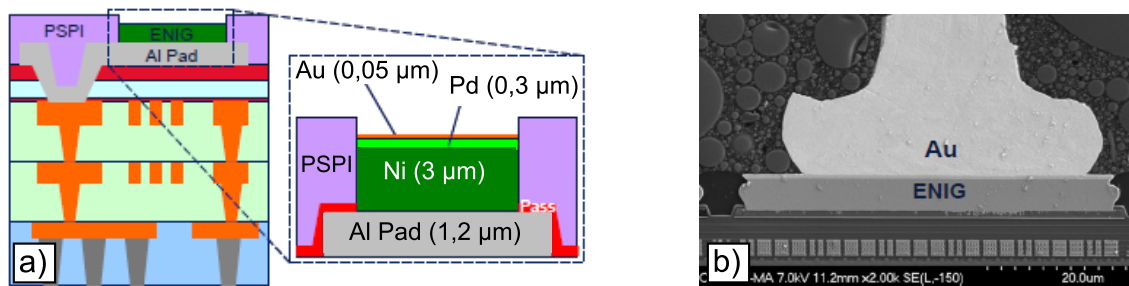


Abbildung 4.6: a) Schematische Zeichnung eines ENEPIG-Bondpads nach [43], b) Gold-Bond auf einem ENIG-Pad (Electroless Nickel Immersion Gold) nach 1000 Stunden Temperaturbelastung bei 150 °C nach [43]; das Interface zwischen dem Gold-Bond und dem ENIG-Pad ist frei von Defekten.

igkeit autokatalytisch abgeschiedener Schichten gegenüber galvanisch prozessierten Schichten, sind Drahtbondprozesse mit größeren Prozessfenstern möglich [52].

Aluminiumdraht

Die Materialkombination von Golddrähten auf Aluminium-Pads wurde bereits im vorherigen Abschnitt betrachtet. Im Vergleich hierzu verfügen Kontakte mit umgekehrter Zuordnung der Materialien zu den Komponenten, d.h. mit Drähten aus Aluminium und Pads aus Gold, über eine wesentlich höhere Hochtemperatur-Zuverlässigkeit. Grund hierfür ist die im Vergleich zu den Golddrähten geringfügig verarbeitete Menge Gold in den Pads. Da die Reaktion zwischen den Materialien bis zur Erschöpfung des Gold-Reservoirs andauert, stellt sich in Gold-Bond-Kontakten auf Aluminium-Pads erst nach langer Temperaturbelastung ein thermodynamisch stabiler Zustand ein. Innerhalb dieser Zeit reagieren fortwährend die intermetallischen Phasen miteinander, wodurch das System zerstört werden kann. R. Johannesen et al. wiesen nach, dass Gold-Pads mit einer Dicke von weniger als 1 µm bei Kontakt mit Aluminiumdrähten in einer Umgebungstemperatur von 250 °C bereits nach wenigen Stunden durchlegiert sind [49]. Ist dieser Zustand erreicht, so bleibt das System auch bei andauernder Temperaturbelastung weitgehend stabil. Beträgt die Dicke der Gold-Metallisierung jedoch mehr als 5 µm, so wirken die gleichen Degradationsmechanismen wie im Falle der Gold-Bonds auf Aluminium-Metallisierungen.

Das bedeutet, innerhalb der Gold-Schicht entsteht eine Ebene hoher Void-Dichte. Hierdurch sinkt die Zugfestigkeit von Aluminium-Bonds nach 6 Monaten Temperaturbelastung bei 250 °C auf 1 cN.

Golddraht

Gold-Bonds auf Gold-Pads besitzen eine hohe Korrosionsbeständigkeit, welche ihren Einsatz in Umgebungen mit erhöhten Temperaturen, Halogenid-Konzentrationen und Feuchtigkeit ermöglicht. Ihre hohe Zuverlässigkeit ist der Grund für ihre weite Verbreitung in Anwendungsfeldern mit erhöhten Sicherheitsanforderungen. Der Kontakt unzureichend verschweißter Gold-Bonds wird im Verlauf von Hochtemperatur-Auslagerungen durch Diffusionen zwischen den Pads und den Drähten sogar verbessert [9]. Im Interface zwischen Gold-Bonds und ENIG-Pads (Electroless Nickel Immersion Gold) konnte nach 1000 Stunden Temperaturlagerung bei 150 °C ein defektfreies Interface nachgewiesen werden (vgl. Abbildung 4.6b) [43]. Die maximale Einsatztemperatur von 25 μm dicken Golddrähten liegt bei über 500 °C. Nach 2000 Stunden Lagerung bei dieser Temperatur sinkt die Zugfestigkeit der gebondeten Golddrähte von ursprünglich 9 cN auf 7,6 cN [53].

Platindraht

Die maximale Einsatztemperatur von Platindrähten auf Gold-Metallisierungen liegt bei 500 °C. Bei dieser Temperatur sinkt die Zugfestigkeit von 25 μm dicken Platindrähten nach 2000 Stunden von ursprünglich 14,7 cN auf 12,3 cN [53]. Damit ist die Zuverlässigkeit von Platindrähten der von Golddrähten mindestens ebenbürtig.

In der Produktion werden Platindrähte in wesentlich geringerem Umfang verarbeitet als Golddrähte. Gründe hierfür sind die hohen Materialkosten, und der hohe Anpressdruck während des Bondprozesses, welcher das Cratering-Risiko erhöht. Des Weiteren können Platindrähte nicht mittels Thermosonic-Bondverfahren kontaktiert werden (vgl. Kapitel 2.1.4). Man ist auf das langsamere Ultraschall-Bondverfahren angewiesen.

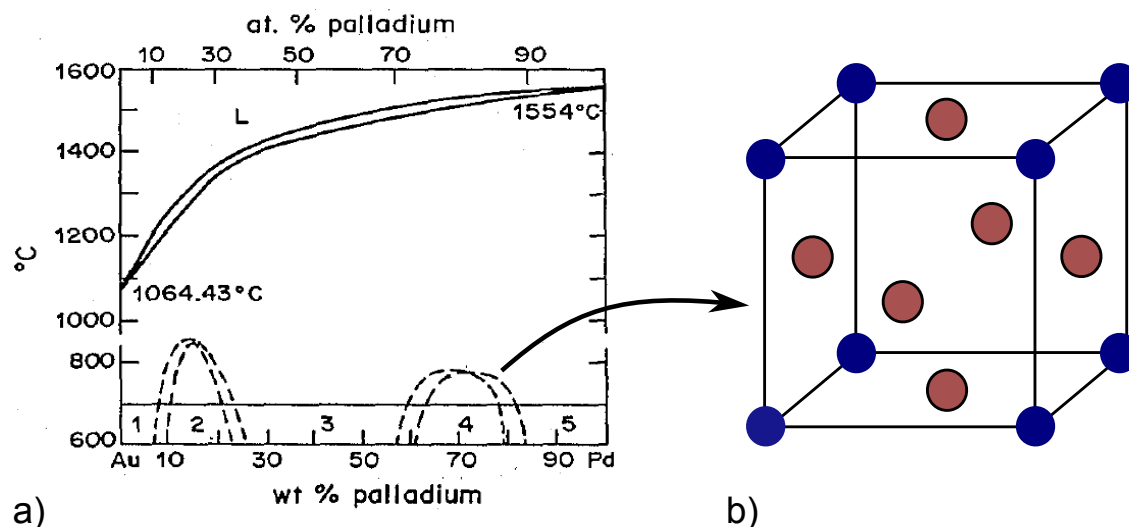


Abbildung 4.7: a) Gold(Au)/Palladium(Pd)-Phasendiagramm nach [54], 1. Goldreiche feste Lösung mit fcc-Gitterstruktur, 2. Au₃Pd-Phase mit L₁₂-Überstruktur, 3. fcc-Gitterstruktur mit 25 bis 75 at. % Pd, 4. AuPd₃-Phase mit L₁₂-Überstruktur, 5. Palladiumreiche feste Lösung mit fcc-Gitterstruktur, b) L₁₂-Überstruktur der Au₃Pd-Phase; die Pd-Atome sind in blauer Farbe dargestellt.

Palladiumdraht

Unter den zuverlässigsten Kontaktierungsmethoden von Gold-Pads stellt das Bonden von Palladiumdrähten die kostengünstigste Variante dar. Intermetallische Gold/Palladium-Phasen entstehen erst ab einer Temperatur zwischen 400 °C und 500 °C. Das ungeordnete Gold/Palladium-Gemisch reagiert zu einer geordneten Au₃Pd-Phase bzw. zu einer AuPd₃-Phase mit L₁₂-Überstruktur (vgl. Abbildung 4.7) [54]. Eine L₁₂-Überstruktur entspricht vier ineinander geschachtelten Untergittern, die jeweils nur aus einer Sorte von Atomen bestehen und die durch ihre Zusammenführung einen flächenzentrierten Kristall aufbauen. Im Falle binärer Legierungen beträgt das stöchiometrische Verhältnis der vier Untergitter 1:3. Die L₁₂-Überstrukturen aus Abbildung 4.7 besitzen einen typischen engen Homogenitätsbereich (Phasenbreite), zwischen dessen Grenzen das Mengenverhältnis variieren kann. Unterhalb von 400 °C, sowie innerhalb der im Phasendiagramm gekennzeichneten Regionen 1, 3, und 5, sind Palladium und Gold komplett ineinander löslich und bilden eine fcc-

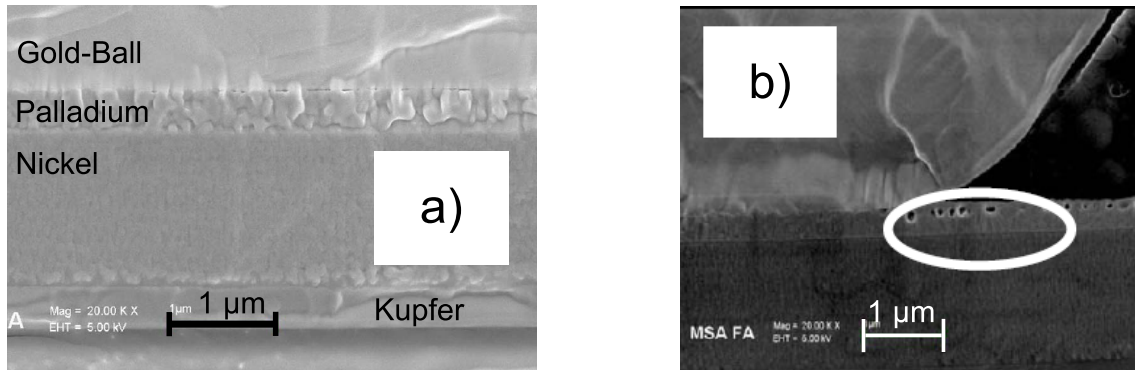


Abbildung 4.8: a) Querschnitt durch einen Gold-Bond auf einem Palladium-Pad nach 1008 Stunden Temperaturbelastung bei 175 °C nach [55], b) Querschnitt durch einen Gold-Bond auf einem Palladium-Pad nach 1008 Stunden Temperaturbelastung bei 175 °C und zusätzlicher Halogenid-Kontamination nach [55]

Gitterstruktur.

W. A. Sasangka et al. wiesen nach, dass sich im Interface zwischen Gold-Bonds und 0,4 μm dicken Palladium-Metallisierungen im Laufe einer 1008 Stunden andauernden Temperaturlagerung bei 175 °C keine Kirkendall-Voids bilden (vgl. Abbildung 4.8a) [55]. Des Weiteren wurde festgestellt, dass bei diesen Temperaturbedingungen Halogenid-Kontaminationen, eingebracht durch Verkapselungsmaterial, das Palladium-Pad zwar angreifen (vgl. Abbildung 4.8b), das Interface zwischen dem Bond und dem Pad jedoch unbeeinflusst bleibt.

J. Freytag et al. untersuchten den Einfluss hoher Temperaturen auf die Zugfestigkeit von 25 μm dicken Palladiumdrähten, gebondet auf Gold-Metallisierungen. Eine Temperaturbelastung von 1000 Stunden bei 300 °C bewirkte keinen Verlust der ursprünglichen Zugfestigkeit von 16 cN [8]. Aufgrund dieser Eigenschaften, 50 % geringerer Materialkosten im Vergleich zu Gold und der Prozessierbarkeit durch das schnelle Thermsonic-Bondverfahren, sind Palladiumdrähte hervorragend für den Einsatz in der industriellen Produktion von Hochtemperatur-Elektronik geeignet.

Eine Erklärung für die marginale industrielle Verbreitung von Palladiumdrähten könnte ein mangelnder Kenntnisstand über deren Prozessierbarkeit sein. So wurde bisher noch nicht untersucht, ob die große Härte von Palladiumdrähten einen hohen

Bonddruck erfordert und damit das Cratering-Risiko erhöht. Palladiumdrähte besitzen eine Vickershärte von 200 HV, Golddrähte nur eine Vickershärte von 90 HV [9].

4.2 Flip-Chip-Packages unter hohem Temperaturanforderungen

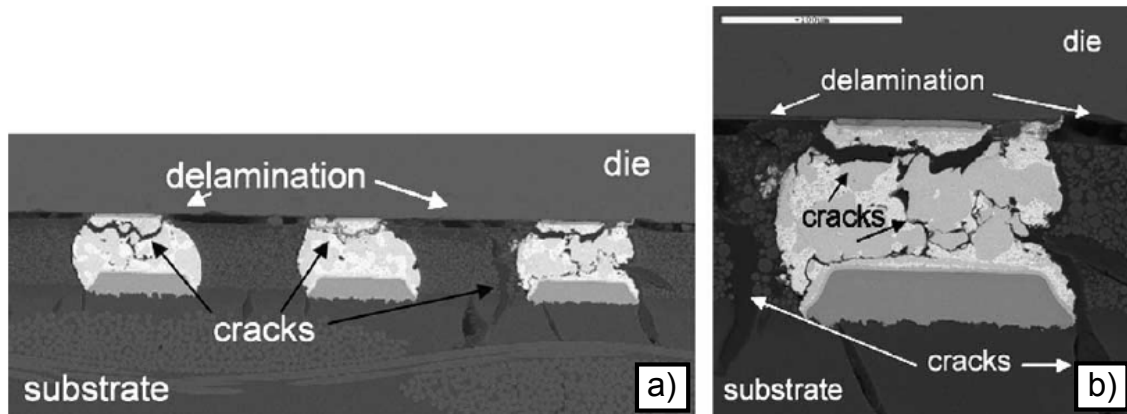


Abbildung 4.9: Querschnitte durch Blei(Pb)/Zinn(Sn)-Bumps nach 1500 Temperaturwechselzyklen ($-55\text{ °C}/175\text{ °C}$) nach [11]; es sind Delaminationen des Underfills, sowie Risse in den Bumps zu erkennen.

In Anwendungsgebieten mit hohen Temperaturanforderungen hat sich die Flip-Chip-Technologie bisher noch nicht durchgesetzt [11]. Hier ist die Drahtbondtechnologie wesentlich etablierter. Nur wenig Literatur beschäftigt sich mit der Entwicklung von Flip-Chip-Packages für Umgebungstemperaturen über 150 °C [11, 56]. Die größte Beschränkung in der Entwicklung preiswerter Packages mit hoher Temperaturbeständigkeit stellt die Verfügbarkeit thermisch stabiler, organischer Materialien dar [11, 30]. Die maximale Glasübergangstemperatur (T_g) handelsüblicher Underfill-Materialien beträgt 160 °C . Als eine Art Daumenregel gilt, dass die maximale Betriebstemperatur eines Underfills mindestens 15 °C unterhalb seiner Glasübergangstemperatur liegt [11]. Bei Temperaturen oberhalb von T_g ändert sich der thermische Ausdehnungskoeffizient und das Elastizitätsmodul von Underfill-Materialien in einem nicht linearen Zusammenhang zur Temperatur. So konnte bei Temperaturbelastungen oberhalb von T_g zwischen den Bumps und den Underfill-Materialien ein um das drei- bis vierfache angestiegener CTE-Mismatch nachgewiesen werden [11]. Zudem sinkt infolge zu hoher Temperaturbelastungen die Haftfestigkeit des Under-

fills und seine Sprödigkeit nimmt zu. Eine Delamination des Underfills vom Chip oder Substrat (vgl. Abbildung 4.9) bewirkt einen signifikanten Anstieg der thermomechanischen Spannungen in den Bumps.

Ein Beispiel für eine kostengünstige Flip-Chip-Technologie, ausgelegt für Betriebstemperaturen bis 150 °C, geht aus der Veröffentlichung von T. Braun et al. hervor [56]. In ihrer Arbeit wurden Silizium-Chips auf FR4-Substraten (T_g : 170 °C) kontaktiert. Die Glasübergangstemperatur der verwendeten Underfills betrug 130 °C, die thermischen Ausdehnungskoeffizienten betrugen: 28 ppm/°C bei $T < T_g$ bzw. 92 ppm/°C bei $T > T_g$. Die Flip-Chip-Bumps waren 65 μm hoch und bestanden aus einer Zinn(Sn)/Silber(Ag)-Legierung.

Nach 2000 Temperaturzyklen (-40 °C/150 °C) wurden erste technische Ausfälle dieser Packages beobachtet. Die häufigste Ausfallursache waren Risse in den Bumps. Ferner wurden Delaminationen des Underfills beobachtet.

In Umgebungstemperaturen über 200 °C stellt die Anwendung von Underfills keine Option mehr dar. Als Substrat bietet sich die Verwendung keramischer Materialien an. Diese garantieren neben einer hohen Temperaturbeständigkeit gleichzeitig einen geringen CTE-Mismatch zum Halbleiter-Chip [30]. Ohne zusätzliche Stützstrukturen können jedoch nur kleine Chip-Größen zuverlässig aufgebaut werden (vgl. Abbildung 3.18).

4.2.1 SLID-Kontaktierungen

Im Unterschied zu Reflow-Verfahren können mit Hilfe von SLID-Verfahren Flip-Chip-Kontakte hergestellt werden, deren Schmelztemperatur weit oberhalb der Löttemperatur liegt. Die Herstellung hochtemperaturbeständiger Reflow-Kontakte erfordert hingegen stets hohe Löttemperaturen oberhalb der Bump-Schmelztemperatur und oberhalb der späteren Betriebstemperatur. Hierbei ist zu beachten: Je höher die Löttemperatur, desto höher sind die thermomechanischen Spannungen, die in den Flip-Chip-Bumps nach Erstarren der Lötverbindung aufgebaut werden (vgl. Abschnitt 3.2.5, Seite 44).

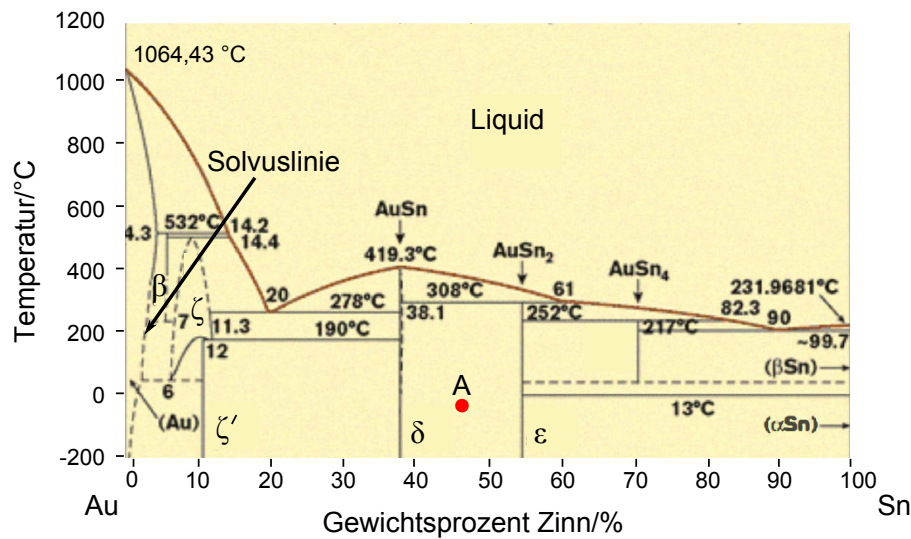


Abbildung 4.10: Phasendiagramm einer Gold(Au)/Zinn(Sn)-Legierung nach [16]

Die niedrigen Prozesstemperaturen von SLID-Verfahren ermöglichen die Herstellung von Flip-Chip-Kontaktierungen mit reduzierten Bump-Spannungen. In Kombination mit reaktionsträgen UBMs eignen sich SLID-Bumps für den Betrieb in Umgebungstemperaturen über 250 °C. Prinzipiell muss die Wachstumsrate intermetallischer Phasen zwischen den Bumps und der UBM so gering wie möglich sein. Nur auf diese Weise können Ausfallrisiken wie Kirkendall-Voiding und Metall-Delaminationen minimiert werden. Für steigende Temperaturanforderungen sind daher zunehmend reaktionsträge Metallkombinationen zu verwenden.

4.2.2 Gold/Zinn-SLID

In Abbildung 4.10 ist ein Gold(Au)/Zinn(Sn)-Phasendiagramm dargestellt. Von allen goldreichen Au/Sn-Phasen besitzt die Au_5Sn -Phase (ζ) das niedrigste Elastizitätsmodul (58 GPa) sowie das niedrigste Schermodul (20 GPa) [57]. Diese Materialeigenschaften sind vorteilhaft für die Absorption thermomechanischer Spannungen. Die Schmelztemperatur der ζ -Phase liegt bei 522 °C [57]. Das stöchiometrische Verhältnis dieser Phase beträgt 84 at. % Au bis 92 at. % Au.

K. E. Aasmundtveit et al. verwendeten für ganzflächige Kontaktierungen von Si-

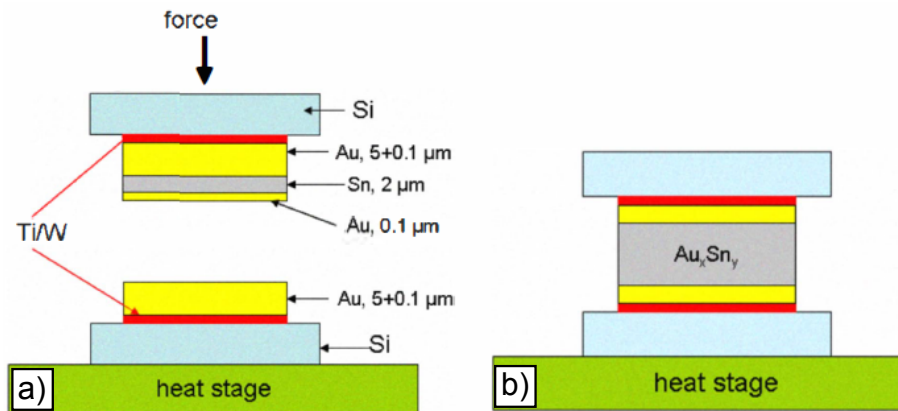


Abbildung 4.11: Metallstapel: a) vor dem Au/Sn-SLID-Lötprozess, b) nach dem SLID-Prozess nach [58]

litzium-Chips den in Abbildung 4.11 dargestellten Metallstapel [16, 57–59]. Die Haftschiicht zum Silizium bestand aus einer 60 nm dicken Titan/Wolfram(TiW)-Metallisierung, auf welche eine 100 nm dicke Gold-Metallisierung aufgetragen wurde, die als Saatschiicht für die folgenden Galvanikprozesse verwendet wurde.

Durch sukzessive elektrochemische Metallabscheidungen wurde ein Au (5 µm) / Sn (2 µm) / Au (0,1 µm)-Schichtstapel prozessiert. Die obere 0,1 µm dicke Gold-Metallisierung diente als Passivierungsschiicht für das darunter liegende Zinn. Auf diese Weise konnte die Bildung von Zinnoxid vermieden werden. Auf den zweiten Chip wurde elektrochemisch eine 5 µm dicke Gold-Metallisierung abgeschieden. Die Haftschiichten und Galvanik-Saatschiichten auf den beiden Chips waren zueinander identisch.

Die Parametereinstellungen für die Platzierung (vgl. Abschnitt 3.2.3, Seite 40) der quadratischen Chips mit 2 mm Kantenlänge wurden wie folgt gewählt: 120 °C Bondtemperatur, 35 N Anpressdruck, 30 Sekunden Bonddauer [57–59].

Der Lötprozess wurde in einer Vakuum-Kammer durchgeführt. Während der Verlötung bei einer Temperatur von 350 °C wurde ein konstanter Anpressdruck auf das Package ausgeübt. Nach einer Lötdauer von 30 Minuten bildete sich eine Au/ζ/Au-Struktur, deren maximale Temperaturstabilität über 400 °C liegt. Eine Verringerung

der Löt-dauer auf 20 Minuten bewirkte jedoch eine Reduzierung der maximalen Temperaturstabilität auf 350 °C [16].

Die Scherfestigkeit dieser Löt-Verbindungen betrug 26 MPa. Nach 500 Temperaturzyklen (10 °C/200 °C) stieg die Scherfestigkeit aufgrund fortschreitender Diffusion auf mehr als 80 MPa an [59].

Dauerbelastungen bei einer Temperatur von 250 °C über einen Zeitraum von 6 Monaten hatten ebenfalls einen Anstieg der Scherfestigkeit zur Folge. Als Ursache für diesen Anstieg kommen Diffusionsmechanismen in Frage.

Es bleibt zu berücksichtigen, dass diese Zuverlässigkeiten für zwei miteinander verlötete Silizium-Chips, d.h. Verbindungen zwischen Fügepartnern ohne CTE-Mismatch, erreicht wurden. Die thermomechanischen Spannungen in der Lötverbindung sind somit gering, wodurch sich die hohe Belastbarkeit erklären lässt.

Die Scherfestigkeit von Au/Sn-SLID-Verbindungen zwischen Silizium-Chips und Siliziumnitrid-Substraten (Si_3N_4) beträgt nach 1000 Temperaturzyklen (10 °C/200 °C) 78 MPa [59]. Der CTE-Mismatch zwischen diesen Fügepartnern beträgt 0,4 ppm/°C [38, 60]. Ist jedoch die Gold-Metallisierung auf den Proben zu gering, so sinkt die Scherfestigkeit in Abhängigkeit von der Anzahl der Temperaturwechselzyklen. Grund hierfür ist das Durchlegieren der Gold-Metallisierung bis zur Nickel-Diffusionsbarriere, an welcher sich spröde Au/Ni/Sn-Phasen bilden.

Es kann festgehalten werden, dass Au/Sn-SLID-Prozesse gut geeignet für ganzflächige Verbindungen sind, selbst wenn ein geringer CTE-Mismatch zwischen den Fügepartnern vorliegt. Trotz viel versprechender Zuverlässigkeiten von Au/Sn-SLID-Verbindungen existieren nur wenige aussagekräftige Studien. Des weiteren können Zuverlässigkeitssimulationen erst nach der Bestimmung von Materialeigenschaften beteiligter Au/Sn-Phasen aufgestellt werden [57].

Im Rahmen der vorliegenden Arbeit wurde sich zur Herstellung von Au/Sn-Lötverbindungen an den Prozessparametern orientiert, welche von den in diesem Abschnitt referenzierten Autoren verwendet wurden.



Abbildung 4.12: Querschnitt durch eine hochtemperaturbeständige Cu/Sn-SLID-Lötverbindung [61]

4.2.3 Kupfer/Zinn-SLID

Von allen SLID-Verbindungen ist Kupfer/Zinn das am häufigsten untersuchte Material-Paar [57]. Da beide Metalle Oxid-Schichten bilden, können Cu/Sn-SLID-Prozesse zwischen unpassivierten Oberflächen nur unter Zuführung von Flussmittel durchgeführt werden. Hochtemperaturbeständige Cu/Sn-SLID-Verbindungen sind typischerweise aus einer Cu/Cu₃Sn/Cu-Metallstruktur aufgebaut (vgl. Abbildung 4.12) [61]. Die Cu₃Sn-Phase (ϵ) besteht zu 38 wt. % aus Zinn [62]. Ihre Schmelztemperatur beträgt 675 °C [63]. Damit sind Cu/Sn-SLID-Verbindungen weit oberhalb ihrer Prozesstemperatur von 250 °C bis 300 °C stabil.

Für Hochtemperatur-Anwendungen eignen sich jedoch auch Phasen-Gemische aus Cu₆Sn₅-Phasen (η) und Cu₃Sn-Phasen mit insgesamt höchstens 61 wt. % Zinn-Konzentration. Die Schmelztemperatur dieses Gemisches liegt bei 415 °C. Eine solche Verbindung wurde im Rahmen der Arbeit von Y. C. Chen et al. hergestellt [62]. In ihrer Arbeit wurden Galliumarsenid-Chips (GaAs) mit 5 μm dicken Zinn-Metallisierungen und Glassubstrate mit 3,5 μm dicken Kupfer-Metallisierungen miteinander verlötet. Für einen flussmittelfreien Lötprozess wurde auf die Zinn-Oberfläche eine 0,5 μm dicke Kupfer-Schicht aufgetragen. Diese beiden Metalle reagierten zu einer passivierenden Cu₆Sn₅-Phase mit 69 wt. % Zinn-Konzentration. Die Kupfer-Metallisierung des Glassubstrates wurde mit einer 0,1 μm dicken Gold-Schicht passiviert.

Der Lötprozess wurde unter Zuführung von Wasserstoff bei einer Temperatur zwischen 240 °C und 250 °C durchgeführt. Die Lötdauer betrug 5 Minuten. Sobald das

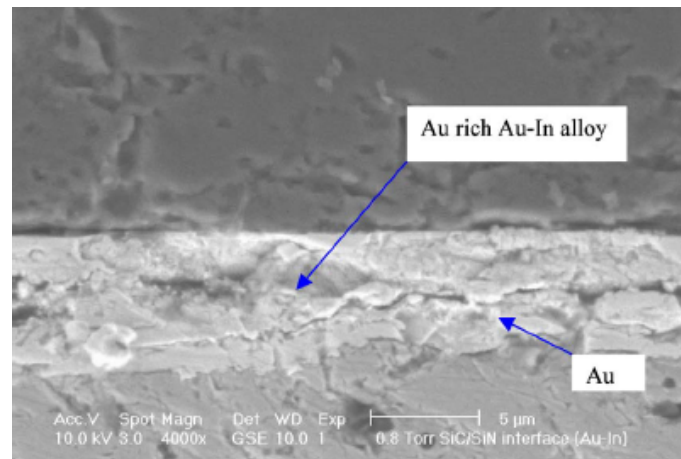


Abbildung 4.13: Querschnitt durch eine hochtemperaturbeständige Au/In-SLID-Verbindung nach 100 Stunden Temperung bei 400 °C [64]

Zinn ab einer Temperatur von 232 °C schmolz, wurde die passivierende Cu_6Sn -Phase aufgebrochen. Im weiteren Verlauf benetzte das aufgeschmolzene Zinn die Oberfläche des Substrates und die passivierende Gold-Schicht wurde gelöst. Das Zinn konnte nun mit dem Gold zu den Cu_6Sn_5 - und Cu_3Sn -Phasen reagieren.

4.2.4 Gold/Indium-SLID

Die Schmelztemperatur von Indium beträgt 157 °C. L. Bernstein schilderte bereits 1966, dass für Au/In-SLID-Prozesse, im Vergleich zu anderen Indium-basierten SLID-Prozessen, die geringsten Löttemperaturen und Löt dauern erforderlich sind [34].

H. A. Mustain et al. untersuchten die Zuverlässigkeit von Au/In-SLID-Verbindungen zwischen Siliziumcarbid-Chips (SiC) und Siliziumnitrid-Substraten (Si_3N_4) [64]. Die Fügepartner wurden 10 Minuten bei einer Temperatur von 210 °C verlötet. Durch eine zusätzliche, 100 Stunden andauernde 400 °C-Temperung wurde eine Au/In-Legierung mit 70-75 wt. % Gold-Konzentration hergestellt (vgl. Abbildung 4.13). Nach der Temperung erfüllten die Verbindungen Schertest-Kriterien gemäß MIL-STD-883G, Methode 2019.7 und MIL-STD-883, Methode 1010.7, sowie Pulltest-Kriterien gemäß MIL-STD-883G, Methode 2027.2 [64].

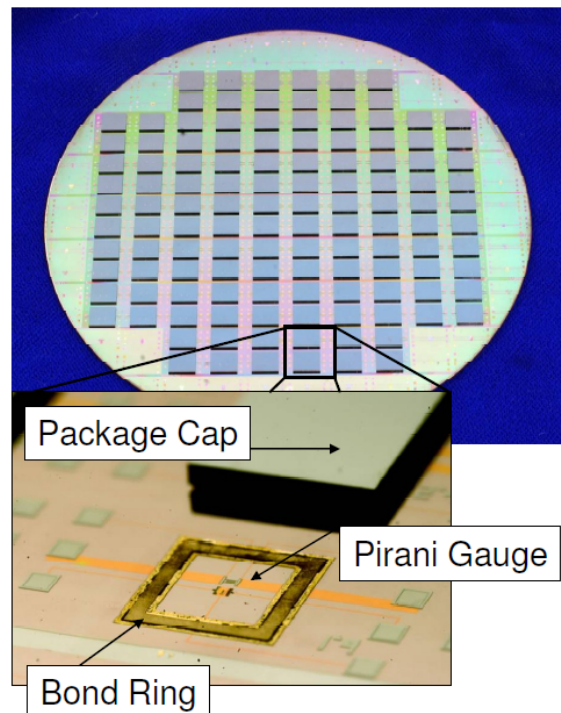


Abbildung 4.14: Chip-Scale Vakuum-Packages auf einem Silizium-Wafer und vergrößerter Ausschnitt eines Vakuum-Packages mit abgehobenem Deckel [35]

W. C. Welch et al. stellten mit Hilfe von Au/In-SLID-Verfahren Vakuum-Packages auf Wafer-Ebene her (vgl. Abbildung 4.14), welche mit Temperaturen bis zu 400 °C belastet werden konnten [35]. Die Packages wurden unter Vakuum eine Stunde bei einer Temperatur von 200 °C verlötet. Während des Lötprozesses wurde auf das Package ein konstanter Anpressdruck von 3000 N ausgeübt, wodurch das natürliche Indiumoxid aufbrach. Die Breite des Lötrahmens betrug 300 μm .

4.2.5 Silber/Indium-SLID

H. A. Mustain et al. untersuchten die Herstellung von Silber(Ag)/Indium(In)-SLID-Verbindungen zwischen SiC-Chips und Si_3N_4 -Substraten [64]. Die Fügepartner wurden 10 Minuten bei einer Temperatur von 200 °C verlötet. Ab einer Temperatur von 166 °C reagierte der gesamte Indium-Anteil zu einer Ag_2In -Phase. Hierbei stellte sich ein Mengenverhältnis von 74,2 wt. % Silber zu 25,8 wt. % Indium ein.

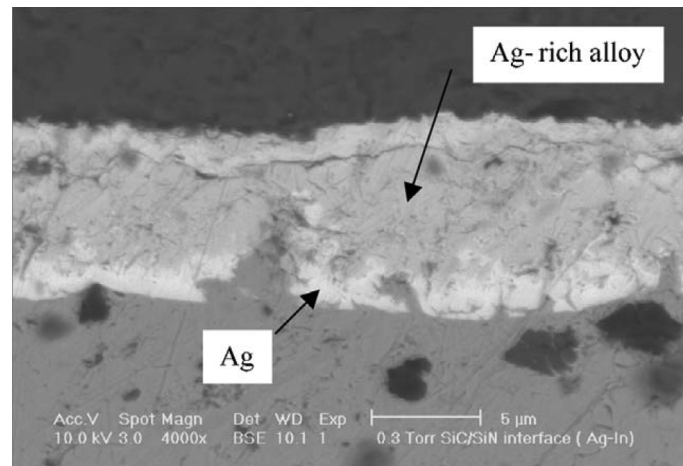


Abbildung 4.15: Querschnitt durch eine hochtemperaturbeständige Ag/In-SLID-Verbindung nach 100 Stunden Temperung bei 400 °C [64]

Durch eine 100 stündige 400 °C-Temperung bildete sich eine Bondverbindung mit 70-75 wt. % Silber-Konzentration (vgl. Abbildung 4.15).

Nach der Temperung erfüllten die Ag/In-SLID-Verbindungen Scherfestigkeit-Kriterien gemäß MIL-STD-883G, Methode 2019.7 und MIL-STD-883, Methode 1010.7, sowie Pulltest-Kriterien gemäß MIL-STD-883G, Methode 2027.2.

R. W. Chuang et al. lagerten Ag/In-SLID-Verbindungen 26 Stunden bei einer Temperatur von 145 °C [65]. Hierdurch bildete sich eine Lötverbindung mit 79,75 wt. % Silber-Konzentration. Zuverlässigkeitstests zeigten, dass diese Bondverbindungen 1000 Stunden in 500 °C heißer Sauerstoffatmosphäre betrieben werden können, ohne dass Kirkendall-Voids entstehen.

5. Entwicklung der Chip-Kontaktierungen

5.1 Entwicklung von Thermosonic-Bondverfahren für Palladiumdraht

Zur Herstellung hochtemperaturbeständiger Bonddraht-Verbindungen wurden, basierend auf den Erkenntnissen der Technologierecherche aus Kapitel 4.1, Palladiumdraht-Verbindungen auf Gold-Metallisierungen untersucht. Zusammenfassend sind folgende Eigenschaften dieser Kontaktierungs-Variante hervorzuheben:

- Die Verarbeitbarkeit durch schnelle Thermosonic-Bondverfahren ist gewährleistet [7, 10].
- Die Materialkosten von Palladium sind gegenüber Gold um 50 % geringer.
- Palladium und Gold sind mit Ausnahme von zwei Hochtemperatur-Phasen unbegrenzt miteinander mischbar [54]. Es entstehen keine spröden intermetallischen Phasen mit unterschiedlichen Diffusionskonstanten. Die Zugfestigkeit von 25 μm dicken Palladiumdrähten, gebondet auf Gold-Metallisierungen, be-

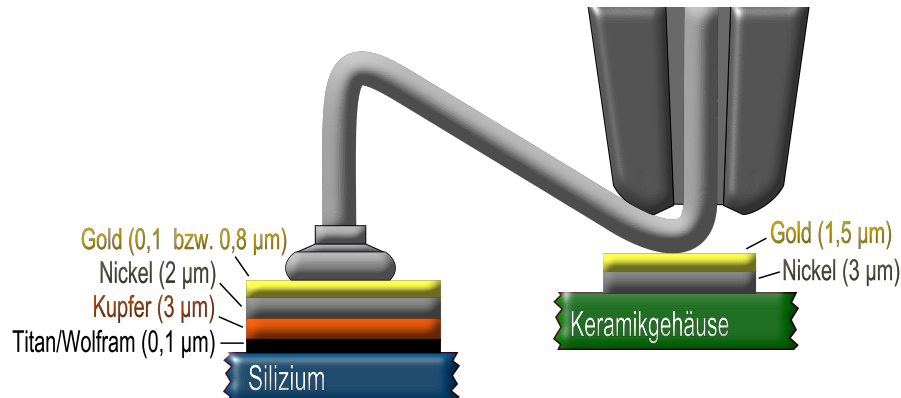


Abbildung 5.1: Pad-Metallisierungen

trägt in 300 °C heißer Umgebungstemperatur über eine Dauer von 1000 Stunden konstant 16 cN [8].

Abbildung 5.1 zeigt eine schematische Darstellung der prozessierten Pad-Struktur, deren Aufbau größtenteils durch die Ergebnisse der Literaturrecherche motiviert wurde. Im Folgenden wird die Wahl für die verschiedenen Metallisierungsebenen begründet:

- **TiW:** Die Haftmetallisierung zum Silizium bestand aus einer 100 nm dicken aufgesputterten Titan/Wolfram-Schicht (Ti10%/W90%). Sie wirkte als Diffusionsbarriere zwischen dem Kupfer und dem Silizium. Ziel war es, metallische Verunreinigungen des Siliziums zu vermeiden, durch welche Leckströme und Kurzschlüsse in Halbleiter-Chips verursacht werden können.
- **Kupfer:** Der untere 300 nm dicke Teil der 3 µm dicken Kupfer-Schicht wurde mittels Sputter-Technologie aufgetragen. Diese Metallisierung diente als Saatschicht für den Galvanikprozess. Kupfer bietet sich aufgrund seiner geringen Materialkosten und seines geringen elektrischen Widerstandes als Material für Galvanik-Saatschichten an. Je geringer der elektrische Widerstand ist, umso homogener kann die Galvanik-Abscheidung erfolgen. Der restliche, 2,7 µm

dicke Teil der Kupfer-Schicht wurde galvanisch abgeschieden, um eine optimale Haftgrundlage für die Nickel-Abscheidung bereit zu stellen.

- **Nickel:** Die 2 μm dicke Nickel-Schicht diene als Diffusionsbarriere zwischen dem Kupfer und der zuletzt abgeschiedenen Gold-Schicht [51].
- **Gold:** Im Rahmen der vorliegenden Arbeit wurden unter Anderem Bond-Versuche auf 0,8 μm dicken Gold-Metallisierungen durchgeführt. Diese Schicht sollte sowohl für Palladium- als auch für Golddrähte einen stabilen Bondprozess gewährleisten. Aus unterschiedlichen Arbeiten geht hervor, dass Palladiumdraht mit 25 μm Durchmesser auf Gold-Metallisierungen mit Dicken von 0,3 μm [7] und 1 μm [8] kontaktiert werden kann. Im Rahmen der vorliegenden Arbeit wurden Referenzmessungen an Golddrähten mit 25 μm Durchmesser durchgeführt. Für Golddrähte ist bekannt, dass sie optimal auf Gold-Metallisierungen ab einer Dicke von 0,7 μm gebondet werden können [52].

Zusätzlich wurden Proben mit 0,1 μm dünnen Gold-Metallisierungen hergestellt. Diese Schichten dienten der Evaluierung kostengünstigerer Pad-Metallisierungen. Es ist jedoch bekannt, dass durch Verwendung solch dünner Gold-Schichten die Pad-Härte ansteigt und die Nickeloxid-Konzentration auf der Oberfläche ansteigt (vgl. Abschnitt 4.1.3, Seite 60). Hierdurch werden Golddraht-Bondprozesse stark beeinträchtigt [9, 52]. Für Palladiumdraht-Bondprozesse lagen zu Beginn der vorliegenden Arbeit jedoch keine Informationen über deren Anwendbarkeit auf 0,1 μm dünnen Gold-Schichten vor.

In Tabelle 5.1 ist nochmals die Funktion der verschiedenen Metallschichten gemeinsam mit dem jeweils angewandten Herstellungsverfahren zusammengefasst.

Die Entwicklung eines Thermosonic-Bondprozesses für Palladiumdrähte auf dem beschriebenen Bond-Pads sollte Antworten auf folgende Fragen liefern:

- Sind zur Herstellung von Palladiumdraht-Kontakten im Vergleich zu Golddraht-Kontakten materialbelastendere Prozessparameter erforderlich?

Tabelle 5.1: Aufbau der Pad-Metallisierung

| Ebene | Metall | Dicke | Prozess | Funktion |
|-------|---------------------------------|---|----------------|---------------------------------------|
| 1 | Titan/Wolfram (Ti10 %/W90 %) | 100 nm | Sputtern (PVD) | Haftschicht und Diffusionsbarriere |
| 2 | Kupfer | 300 nm | Sputtern (PVD) | Saatschicht für Galvanik-Prozess |
| 3 | Kupfer | 2,7 μm | Galvanik | Haftschicht für Nickel-Galvanik |
| 4 | Nickel | 2 μm | Galvanik | Diffusionsbarriere |
| 5 | Gold | 0,1 μm bzw. 0,8 μm | Galvanik | Drahtbond-Schicht |

- Wie groß ist das Prozessfenster von Thermosonic-Bondprozessen für die Verarbeitung von Palladiumdrähten?
- Sind galvanisch abgeschiedene Bond-Pads, welche aus einem Kupfer/Nickel/Gold-Schichtsystem aufgebaut sind, auch nach Einwirkung hoher Prozesstemperaturen noch bondbar?

Zur Beantwortung dieser Fragen wird in den folgenden Abschnitten unter Variation aller signifikanter Prozessparameter der Bondprozess untersucht, sowie ein Prozessfenster aufgestellt. Nach Ermittlung optimaler Prozessparameter wurden Belastungstests in Umgebungstemperaturen bis zu 350 °C durchgeführt.

5.1.1 Probenherstellung

Kupfer-, Nickel-, Gold-Metallisierung mittels Galvanik-Technologie

Elektrochemische Abscheidungsverfahren bieten gegenüber alternativen Dünnschicht-Metallisierungsverfahren wie CVD (Chemical Vapour Deposition) oder PVD (Physical Vapour Deposition) eine Vielfalt von Vorteilen in der Prozessierung von Leiter-

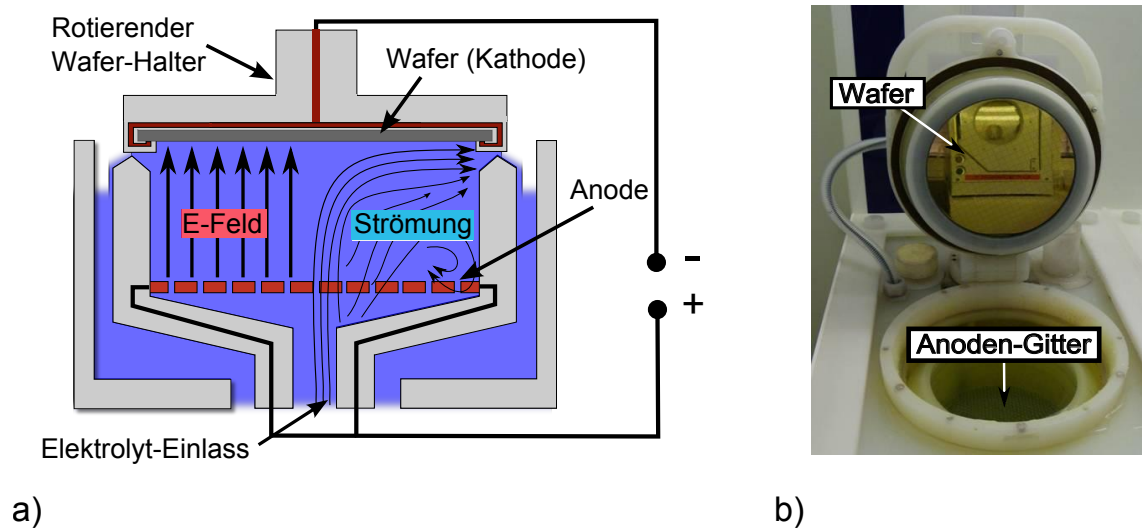


Abbildung 5.2: Fountain-Plater: a) schematische Darstellung, b) Fotografie

bahnen, die der Verdrahtung von Bauelementen dienen (Transistoren, Kondensatoren, Widerstände usw.). Mit nur geringem Kostenaufwand können Strukturen mit hohem Aspektverhältnis (Verhältnis von Tiefe zu Breite) gefüllt werden. Ohne hohen technischen Aufwand können Reinmetallabscheidungen wie Kupfer, Zinn, Gold, Nickel oder Silber, jedoch auch binäre Legierungsabscheidungen wie Zinn/Silber, Gold/Palladium oder Gold/Zinn erzeugt werden.

In der vorliegenden Arbeit wurden Kupfer-, Nickel-, Gold- und Zinn-Metallisierungen mit Hilfe identischer Fountain-Plater (vgl. Abbildung 5.2) auf Silizium-Wafer von 200 mm Durchmesser abgeschieden. In einem Fountain-Plater wird der Wafer in waagerechter Position prozessiert. Der Wafer wird von unten mit Elektrolyt angeströmt. In einem Klemmring fixiert wird der Wafer über seinen Rand elektrisch kontaktiert und rotiert während der Abscheidung in horizontaler Ebene. Die Rotation dient hierbei der Erhöhung der Schicht-Homogenität. Die Anoden der Kupfer-, Nickel- und Zinn-Galvanik liegen in löslicher Form vor, d.h. das abzuscheidende Metall wird von der Anode geliefert. Im Unterschied hierzu besteht die Anode der Gold-Galvanik aus unlöslichem, platinierter Titan. Das abzuscheidende Gold wird vom Elektrolyten geliefert.

Tabelle 5.2: Technische Angaben zu den Galvanik-Prozessen

| | Kupfer | Nickel |
|---------------|--|---|
| Elektrolyt | Kupfersulfat CuSO_4 in Schwefelsäure H_2SO_4 | Nickelsulfamat $\text{Ni}(\text{NH}_2\text{SO}_3)_2$ in Borsäure H_3BO_3 |
| Anode | fest | fest |
| Temperatur | 25 °C | 44 °C |
| pH-Wert | 3,3 | 3,4 |
| Strom | 2 A/dm ² | 1 A/dm ² |
| Abscheiderate | 0,45 µm/min | 0,5 µm/min |

| | Gold | Zinn |
|---------------|--|---|
| Elektrolyt | Gold(I)-Komplex in basischer Lösung | Zinn(II) in Methansulfonsäure $\text{CH}_3\text{SO}_3\text{H}$ |
| Anode | gelöst | fest |
| Temperatur | 30 °C | 25 °C |
| pH-Wert | 9,6 | 3,8 |
| Strom | 0,15 A/dm ² | 1 A/dm ² |
| Abscheiderate | 0,1 µm/min | 0,45 µm/min |

Weitere technische Angaben zu den verwendeten Galvanik-Prozessen sind in Tabelle 5.2 zusammengefasst.

Für eine qualitativ hochwertige Metallabscheidung ist neben dem angelegten elektrischen Potential eine optimale Konzentration von verschiedenen Additiven im Elektrolyten entscheidend. Hierdurch kann die Keimbildung während des Aufwachsens der Metall-Schicht so modifiziert werden, dass Strukturen mit hohem Aspektverhältnis homogen aufgefüllt werden (vgl. Abbildung 5.3). Bei der Kupfer-Abscheidung mittels schwefelsaurem Elektrolyten wird zwischen Netzmittel (Carrier), Einebner (Leveller) und Glanzbildner (Brightener) unterschieden. Carrier optimieren die Benetzung der zu beschichtenden Metall-Oberflächen mit Elektrolyt. Leveller, wel-

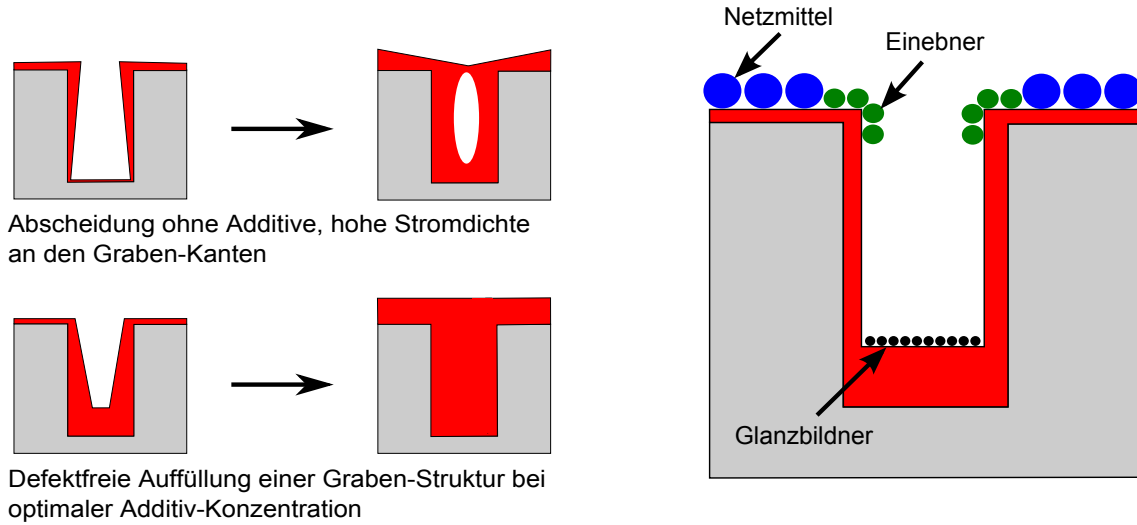


Abbildung 5.3: Wirkungsweise von Additiven zur Füllung mikroskopischer Gräben mit hohen Aspektverhältnissen (Tiefe/Breite)

che sich bevorzugt an den oberen Graben-Kanten anreichern, wirken stark unterdrückend auf die Kupfer-Abscheidung. Brightener, welche sich bevorzugt am Graben-Boden anreichern, wirken beschleunigend auf die Kupfer-Abscheidung. Bei optimaler Dosierung dieser Additive erfolgt eine defektfreie Auffüllung der Gräben (superfill).

Durch optimale Additiv-Konzentrationen in den verwendeten Elektrolyten wurden Galvanik-Schichtstapel mit einer mittleren Oberflächenrauheit R_a (Mittenrauwert) von 5 nm hergestellt. Dieser Wert wurde mit Hilfe interferometrischer Messungen bestimmt. Die Gleichung zur Berechnung der mittleren Oberflächenrauheit lautet:

$$R_a = \frac{1}{n} \sum_{i=1}^n |y_i| \quad (5.1)$$

In Gleichung 5.1 entspricht n der Anzahl der Datenpunkte, die auf der Messstrecke aufgenommen werden; $|y_i|$ sind die vertikalen Distanzen der einzelnen Messpunkte zur Mittellinie der Datenpunkte.

Eine Grundvoraussetzung für eine homogene Metallabscheidung ist eine gleichmä-

ßige Verteilung des Kathodenstroms über der Wafer-Oberfläche. Aus diesem Grund ist es nötig, vor dem Start der elektrochemischen Metallabscheidung auf die gesamte Wafer-Oberfläche eine Saatschicht mit geringem elektrischen Widerstand zu prozessieren. Über den Rand dieser Saatschicht wird der Wafer elektrisch kontaktiert. In der vorliegenden Arbeit wurde, wie bereits erläutert, mittels Sputter-Technologie eine 300 nm dicke Kupfer-Saatschicht abgeschieden. Die Verwendung von Kupfer ist für diesen Zweck vorteilhaft, da Kupfer einen geringen elektrischen Widerstand besitzt und darüber hinaus Kupferoxid bei Kontakt mit dem schwefelsauren Kupfer-Elektrolyten gelöst wird. Ein zusätzlicher Reinigungsschritt ist somit nicht erforderlich.

Die Verwendung einer Saatschicht aus Nickel ist aufgrund der nur mechanisch zu entfernenden, passivierenden Nickeloxid-Schicht unvorteilhaft. Eigene Erfahrungen haben gezeigt, dass auf Nickeloxid keine galvanische Metallabscheidung möglich ist. Zudem erhöht eine Nickeloxid-Schicht den elektrischen Widerstand des Bond-Pads. Eine Saatschicht aus Gold hätte den Vorteil, dass auf sie direkt die für den Drahtbondprozess notwendige Gold-Metallisierung galvanisch aufgetragen werden könnte. Die Kupfer- und Nickel-Metallisierungen wären in diesem Fall nicht erforderlich. Sollen jedoch anstatt ganzflächiger Metallisierungen selektive Pad-Strukturen hergestellt werden, so müssen die Pads nach ihrer Fertigstellung von der ganzflächig abgeschiedenen Saatschicht frei geätzt werden. Hierdurch wird der weitaus größte Teil der Saat-Metallisierung verworfen. Die Verwendung von Gold würde damit die Materialkosten in die Höhe treiben. Da im Rahmen der vorliegenden Arbeit Prozesse zur Produktion von ICs entwickelt werden sollten, für welche die Prozessierung selektiver Pad-Strukturen erforderlich ist, wurde kein Gold als Saatschicht-Material verwendet.

Aufbau von Test-Vehikeln

Nach Fertigstellung der Pad-Metallisierungen wurden die Wafer in $5 \times 5 \text{ mm}^2$ große Chips gesägt.

Zur Untersuchung der Fragestellung, ob die untersuchten Pad-Metallisierungen nach Einwirkung hoher Temperaturen noch bondbar sind, wurden die Chips bei einer Temperatur von $350 \text{ }^\circ\text{C}$ über eine Dauer von 30 Minuten getempert. Diese Temperatur entspricht der maximalen Temperaturbelastung während eines Gold/Zinn-SLID-Prozesses (vgl. Abschnitt 3.2.4, Seite 41). SLID-Verfahren werden vor den Drahtbondprozessen zur Herstellung hochtemperaturbeständiger Lötverbindungen zwischen den Chips und den Bauteil-Trägern durchgeführt.

Nach der dreißig minütigen Temperaturlagerung wurden die Chips mittels Epoxid-Kleber in DIL-28 (Dual-In-Line) Keramik-Gehäusen fixiert. Die Pad-Metallisierung dieser Gehäuse besteht aus einer $1,5 \text{ }\mu\text{m}$ dicken Gold-Schicht, aufgetragen auf einer $3 \text{ }\mu\text{m}$ dicken Nickel-Schicht.

5.1.2 Untersuchung des Bondprozesses

Bonddrähte und Equipment

Unter Verwendung eines vollautomatischen Thermosonicbonders, Modell 3018, hergestellt von der Firma ESEC, wurden Palladium- sowie Golddrähte mittels Thermosonic-Bondverfahren auf Gold-Schichten kontaktiert. Als Bondwerkzeug wurde eine handelsübliche Keramik-Kapillare mit einer Kontaktfläche von $58 \text{ }\mu\text{m}$ Durchmesser verwendet. Der Ultraschallgenerator des verwendeten Drahtbonders erzeugt Schwingungen mit einer Frequenz von 107 KHz . In der vorliegenden Arbeit wird die Ultraschallleistung, welche durch die Schwingungsamplitude der Transducer-Spitze variiert wird, in % angegeben. Hierbei entspricht 1 % einer Schwingungsamplitude von $26,6 \text{ nm}$. Die untersuchten Palladium- und Golddrähte haben zueinander identische Durchmesser von $25 \text{ }\mu\text{m}$. Ergänzende Informationen über die verwendeten Materialien sind Tabelle 5.3 zu entnehmen.

Tabelle 5.3: Verwendete Materialien und Equipment

| Equipment bzw. Material | Technische Daten |
|--|---|
| <i>Thermosonicbonder</i> Hersteller: ESEC Modell: 3018 | - Ultraschallfrequenz: 107 kHz - Min. Schwingungsamplitude: 0,5 μm - Max. Schwingungsamplitude: 1,58 μm |
| <i>Kapillare</i> Hersteller: Small Precision Tools Modell: SBNS-35GE-C-1/16-XL | - Material: Keramik - Durchmesser der Bohrung: 38 μm - Durchmesser der Kontaktfläche: 58 μm |
| <i>Palladiumdraht</i> Hersteller: W. C. Heraeus GmbH | - Durchmesser: 25 μm - Max. Dehnung: 3-10 % - Reißlast: > 9 mN |
| <i>Golddraht</i> Hersteller: Kulicke & Soffa, FWB AG | - Durchmesser: 25 μm - Max. Dehnung: 2-6 % - Reißlast: 9-14 mN |

Spezifikationsgrenzen der Ball-Bonds

Die Spezifikationsgrenzen der Ball-Bonds sind in Tabelle 5.4 zusammengefasst. Die maximal zulässige Größe des Bonddurchmessers wird im wesentlichen durch die Pad-Fläche vorgegeben. Die im Rahmen der vorliegenden Arbeit durchgeführten Entwicklungen wurden für Anwendungen auf einer Pad-Breite von 90 μm ausgerichtet. Unter Berücksichtigung der Positioniergenauigkeit und Verschiebungen des Bauteils während des Bondprozesses wurde der maximal zulässige Bonddurchmesser auf 80 μm festgelegt. Diese Spezifikationsgrenze ist konform zum Militärstandard MIL-STD-883E, Methode 2010.10, welcher besagt, dass der Bonddurchmesser um das zwei- bis fünffache größer als der Drahtdurchmesser sein muss [66]. Um dieses Spezifikationskriterium nicht zu verletzen musste zunächst die FAB-Größe eingestellt werden. Ihr Volumen bestimmt maßgeblich die Größe der Ball-Bonds. Für FABs liegen jedoch keinerlei Spezifikationen vor, welche auf Industriestandards zu-

Tabelle 5.4: Verwendete Spezifikationsgrenzen für Draht-Bonds

| Merkmal | Spezifikationsgrenze |
|-----------------|--|
| FAB-Durchmesser | 55 μm \pm 2 μm |
| Bonddurchmesser | Maximal 80 μm |
| Scherfestigkeit | Minimal 67 MPa |

rückgeführt werden können. Aus diesem Grund wurden zur Definition der maximal zulässigen FAB-Größe eigene Erfahrungen aus der Herstellung von Gold-FABs berücksichtigt. So wurde in vorangegangenen Experimenten festgestellt, dass durch Gold-FABs mit 55 μm Durchmesser Bonds hergestellt werden können, deren Größe unterhalb der maximalen Spezifikationsgrenze von 80 μm liegen. Unter Einbezug herstellungsbedingter Schwankungen der FAB-Größe von \pm 2 μm , wurde dieser Erfahrungswert als Spezifikations-Größe für die Palladium-FABs übernommen. Zur Sicherstellung ausreichender mechanischer Festigkeit wurde eine untere Grenze für die Scherfestigkeit definiert. Für Palladiumdrähte liegen diesbezüglich keine Industriestandards vor. Die Spezifikationsgrenze für die Palladium-Scherfestigkeit wurde daher vom Industriestandard für Goldbond-Tests, JESD22-B116A übernommen und beträgt dementsprechend 67 MPa. Dieser Standard wird in der Literatur auch für die Qualifizierung von Kupfer-Bonds genutzt [67].

Durchführung der Prozessentwicklung

Vor der Untersuchung des Schweißprozesses wurde der FAB-Durchmesser durch Anpassung des EFO-Stroms, der Distanz zwischen Elektrode und Drahtende und der Anflamm-Dauer eingestellt.

Die Ultraschallleistung/%, die Bondkraft/mN, die Bonddauer/ms und die Bondtemperatur/ $^{\circ}\text{C}$ sind die einflussreichsten Schweißparameter von Thermosonic-Bondverfahren. Da zu Beginn der Experimente für Palladiumdrähte noch keinerlei Erfahrungen über den Einfluss dieser Parameter auf die Bondperformance bekannt waren, wurde ein breites Intervall von Parametereinstellungen untersucht. Um die Anzahl

Tabelle 5.5: Untersuchte Parametereinstellungen

| Prozessparameter | Einstellungen |
|----------------------|-------------------------|
| Ultraschalleistung/% | 15, 26, 37, 48, 59 |
| Bondkraft/mN | 150, 325, 500, 675, 850 |
| Bonddauer/ms | 9, 15 |
| Bondtemperatur/°C | 110, 160 |

Tabelle 5.6: Stitch-Bond Parametereinstellungen

| Prozessparameter | Einstellung |
|----------------------|-------------|
| Ultraschalleistung/% | 25,5 |
| Bondkraft/mN | 980 |
| Bonddauer/ms | 10 |

an Experimenten übersichtlich zu halten, wurde der Parameterraum verhältnismäßig grob mit den in Tabelle 5.5 aufgelisteten Einstellungen „abgetastet“. Jede der 100 möglichen Permutationen aufgeführter Parameter wurde untersucht.

Für jede Parametereinstellung wurden 10 Drähte mit jeweils 2 mm Länge hergestellt. Der Bonddurchmesser sowie die Scher- und Zugfestigkeit wurden jeweils an 5 Drähten gemessen. Parametereinstellungen, welche die aufgeführten Spezifikationen erfüllten, wurden in einem Prozessfenster zusammengefasst.

Es stellte sich heraus, dass die Herstellung der Stitch-Bonds auf den 1,5 μm dicken Gold-Metallisierungen der Gehäuse kein Problem darstellt und hierfür ein breites Prozessfenster vorliegt. Die zugehörigen Parametereinstellungen wurden für sämtliche untersuchten Draht-Bonds konstant gehalten. Sie können Tabelle 5.6 entnommen werden.

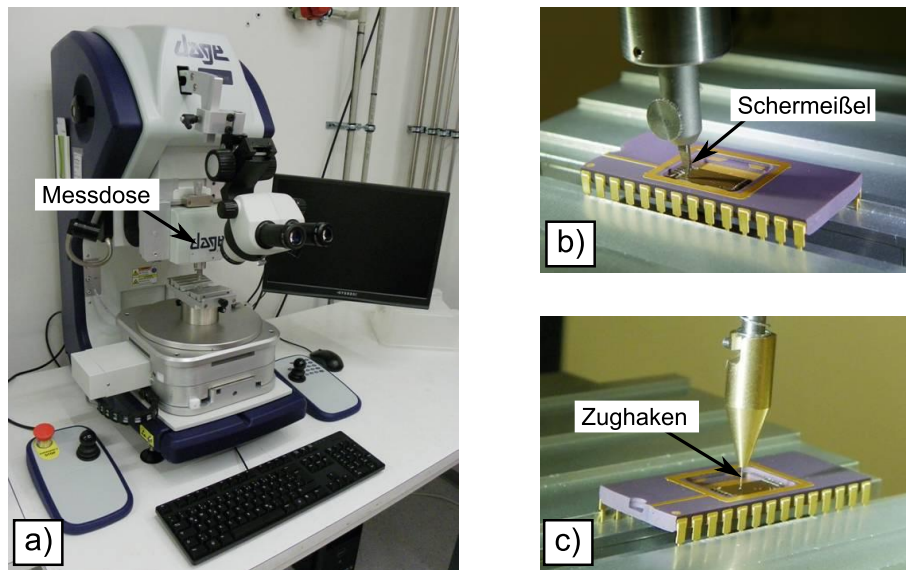


Abbildung 5.4: a) Multifunktions-Bondtester, b) Schertest, c) Zugfestigkeitstest

5.1.3 Test- und Charakterisierungsmethoden

Zugfestigkeitstests und Schertests

Die Zugfestigkeitstests und Schertests wurden mit einem Multifunktions-Bondtester durchgeführt (vgl. Abbildung 5.4). Der Aufbau dieser Anlage beinhaltet als grundlegende Funktionskomponenten einen in horizontaler Ebene steuerbaren Probentisch und eine am Grundgerüst befestigte Messdose. Die Messdose ist eine Funktionseinheit, in welcher der Kraftsensor und das Testwerkzeug (Schermeißel bzw. Zughaken) integriert sind. Ein Wechsel zwischen den beiden angewandten Testmethoden konnte ohne großen Aufwand durch einen Wechsel der Messdosen durchgeführt werden.

Zugfestigkeitstests wurden gemäß Militärstandard MIL-STD-833H, Methode 2011.8 durchgeführt (vgl. Kapitel 3.1.5) [28].

Die Schertests wurden gemäß Industriestandard JESD22-B116 A durchgeführt (vgl. Kapitel 3.1.5) [29].

Tabelle 5.7: Einstellungen für mechanische Drahtbond-Tests

| Testmethode | Einstellung |
|---------------------|--|
| Schertests | <ul style="list-style-type: none"> - Schermeißel-Breite: 100 μm - Scherhöhe: 2 μm - Schergeschwindigkeit: 19,2 $\mu\text{m/s}$ |
| Zugfestigkeitstests | <ul style="list-style-type: none"> - Hakendurchmesser: 75 μm - Zuggeschwindigkeit: 240 $\mu\text{m/s}$ |

Focused Ion Beam-Untersuchungen (FIB)

Zur Charakterisierung des Material-Gefüges wurden Querschnitte mittels Focused Ion Beam-Technologie (FIB) präpariert. In einer FIB-Anlage wird ein fokussierter Ionenstrahl erzeugt, durch welchen Materialien hoch präzise abgetragen werden können. Auf diese Weise können Schnitte durch Mikrosysteme präpariert werden, ohne dass das Materialsystem verfälscht wird. Materialübergänge bleiben scharf voneinander getrennt und werden nicht miteinander vermischt. Aufgrund der Vermeidung derartiger Präparationsartefakte können Mikrosysteme durch Charakterisierungsmethoden wie Rasterelektronenmikroskopie (REM), Röntgenspektroskopie (EDX) oder Atomkraftmikroskopie (AFM) besser untersucht und bewertet werden.

5.1.4 Hochtemperatur-Belastungstests

Für die Hochtemperatur-Untersuchungen wurden Drahtverbindungen unter Verwendung der zuvor ermittelten optimalen Parametereinstellungen hergestellt. Informationen zu den Test-Parametern sind in Tabelle 5.7 zusammengefasst. Die Drahtverbindungen wurden unter Sauerstoffatmosphäre Temperaturen von 250 °C und 350 °C ausgesetzt. Die maximale Dauer der 250 °C Auslagerung betrug 5000 Stunden. Auslagerungen bei 350 °C wurden bis zu einer Dauer von 2500 Stunden durchgeführt. In festgelegten Auslagerungsintervallen wurden die Drahtverbindungen durch Scher- und Zugfestigkeitstests qualifiziert. Ergänzend liefern Aufnahmen mittels Raster-

elektronenmikroskopie (REM) an Bond-Querschnitten Informationen über das Mikrogefüge der Verschweißung zwischen Draht und Pad, sowie über die Beschaffenheit der einzelnen Metallebenen im Pad. Die Bond-Querschnitte wurden mit Hilfe von FIB-Technologie präpariert.

5.2 Entwicklung von Flip-Chip-Verfahren

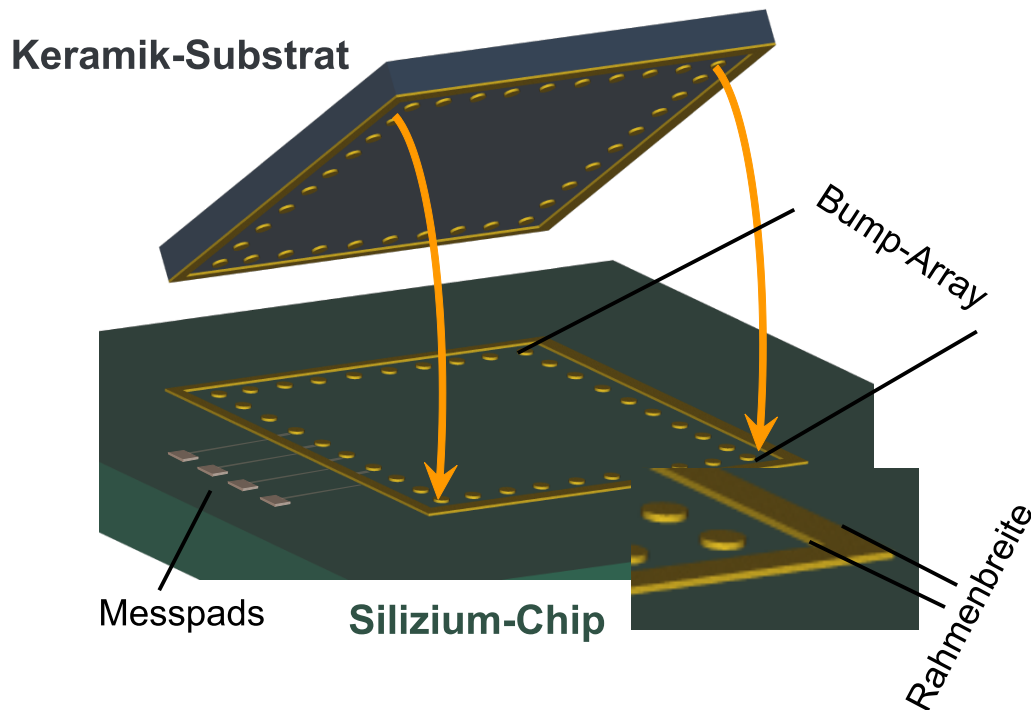


Abbildung 5.5: Schematischer Aufbau der entwickelten Flip-Chip-Packages mit integrierten Lötrahmen (nicht maßstabgetreu)

Teilziel der vorliegenden Arbeit war die Entwicklung einer Methode zur Herstellung hochtemperaturfester Flip-Chip-Kontaktierungen von Silizium-Chips mit 10 mm Kantenlänge. Eine zusätzliche Anforderung an diese Kontaktierungen war eine hohe Beständigkeit gegen Temperaturwechselzyklen.

Abbildung 5.5 zeigt den schematischen Aufbau der entwickelten Flip-Chip-Packages. Das wesentliche Merkmal dieser Packages ist die Verlotung mit einem Rahmen entlang der Chip-Außenkanten, durch welchen analog zu kommerziellen Flip-Chip-Packages, eine Krümmung über das gesamte Flip-Chip-Package erzeugt werden soll. Durch eine solche Deformation, welche üblicherweise durch die Verwendung von Underfills erzeugt wird, konnten thermomechanische Spannungen in den Bumps reduziert werden. Ein zusätzlicher positiver Effekt des Lötrahmens ist der Schutz des

Chips vor schädlichen Umwelteinflüssen.

Die Widerstandsmessung der integrierten Teststrukturen (vgl. Abschnitt 5.2.6, Seite 104) erfolgt über Metall-Pads, welche sich am Rand des Chips auf dessen Oberfläche befinden. Damit diese Pads problemlos mit Messnadeln kontaktiert werden können, muss die Grundfläche des Chips die Fläche des Substrates überlappen. Im Abschnitt 5.2.2 wird der Aufbau nochmals im Detail illustriert und beschrieben.

Wahl des Substratmaterials

Als Substratmaterial wurde Aluminiumoxid (Al_2O_3) verwendet. Dieses Material kann problemlos bei Temperaturen über 300 °C dauerhaft betrieben werden. Der CTE-Mismatch zwischen Aluminiumoxid und Silizium beträgt bei 20 °C Umgebungstemperatur 3,4 ppm/°C [38, 60]. Im Vergleich hierzu noch besser angepasst an den Ausdehnungskoeffizienten von Silizium sind Aluminiumnitrid (AlN) und Siliziumnitrid (Si_3N_4), mit CTE-Mismatches von jeweils 2 ppm/°C bzw. 0,4 ppm/°C [38]. Die Materialkosten von Aluminiumnitrid übersteigen die von Aluminiumoxid jedoch um das Zehnfache [33]. Für einen Nachweis der Funktionalität der geplanten Aufbau-Methode war jedoch eine Anpassung der Ausdehnungskoeffizienten an das Silizium im Maße von AlN-Substraten nicht erforderlich. Der Funktionsnachweis erfolgte vielmehr durch den Vergleich der Zuverlässigkeiten zwischen Flip-Chip-Packages mit und ohne Lötrahmen. Sollten sich Flip-Chip-Packages mit Lötrahmen als zuverlässiger erweisen als Flip-Chip-Packages ohne Lötrahmen, so könnten die untersuchten Strukturen zukünftig für konkrete Anwendungen problemlos auf AlN-Substrate übertragen werden, wodurch die Zuverlässigkeit noch weiter zunehmen würde. Ist jedoch die Zuverlässigkeit der auf Al_2O_3 -Substraten aufgebauten Flip-Chip-Packages bereits zufriedenstellend, so wurde ein Verfahren gefunden, welches eine Reduzierung der Materialkosten durch Verwendung von Al_2O_3 -Keramik statt AlN-Keramik ermöglicht.

Wahl der Kontaktierungstechnologie

Durch SLID-Verfahren konnten Flip-Chip-Kontakte hergestellt werden, deren Schmelztemperatur weit oberhalb der Löttemperatur lag [34]. Die hierfür notwendigen Bumps konnten kostengünstig und zeiteffizient mit Hilfe elektrochemischer Abscheidungsverfahren hergestellt werden.

Da im Bereich galvanischer Zinn-Abscheidungen bereits Erfahrungen vorlagen und die hierfür notwendigen Materialien und Anlagen direkt zur Verfügung standen, beschränkte sich die Materialwahl auf Zinn-basierte SLID-Verfahren.

Allgemein können Zinn-basierte SLID-Verfahren auf Gold- sowie Kupfer-Anschlussmetallisierungen durchgeführt werden. Die hohe Korrosionsbeständigkeit von Gold, sowie die Verfügbarkeit von Al_2O_3 -Substraten mit einer breiten Palette unterschiedlicher Arten von Gold-Metallisierungen motivierten die Entscheidung für einen Au/Sn-SLID-Prozess. Die theoretische Aufschmelztemperatur der hergestellten SLID-Kontakte liegt bei 522 °C [57].

Sollte sich das Funktionsprinzip der Lötrahmen als erfolgreich erweisen, so könnte für zukünftige Anwendungen mit Hilfe von Indium-basierten SLID-Prozessen die Prozesstemperatur, und damit thermomechanische Spannungen in den Bumps, zusätzlich reduziert werden.

5.2.1 FEM-Simulationen (Finite Elemente Methode)

Zur Untersuchung, ob die zusätzliche Kontaktierung durch Lötrahmen thermomechanische Spannungen in Flip-Chip-Bumps reduziert, wurden die von Mises Spannungen mit Hilfe von FEM-Simulationen (Finite Elemente Methode) berechnet. Hierfür wurde die Simulationssoftware COMSOL verwendet. Die von Mises Spannung ist eine einachsige Vergleichsspannung, welche in vereinfachter Form die realen mehrachsigen Spannungszustände beschreibt. Die von Mises Spannung wird aus den Einträgen des Spannungstensors (2. Ordnung) berechnet, welcher die Höhe der Spannungen entlang der Raumachsen beschreibt.

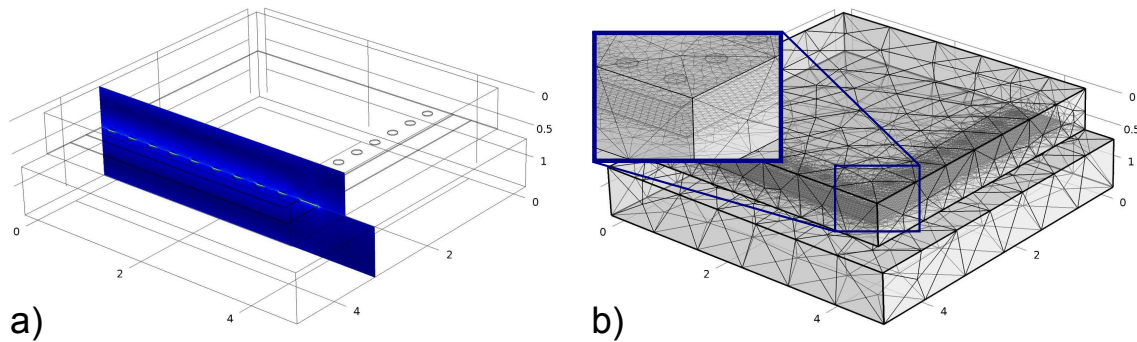


Abbildung 5.6: FEM-Modell eines Flip-Chip-Packages: a) Schnitt durch eine Bump-Reihe zur Ermittlung thermomechanischer Spannungen, b) Diskretisierung in Tetraederelemente

Tabelle 5.8: Materialparameter

| Matereialeigenschaft | Si-Chip | Al ₂ O ₃ -Substrat | Au ₅ Sn-Bump |
|---------------------------------|-----------|--|-------------------------|
| Ausdehnungskoeffizient / ppm/°C | 3,4 [60] | 6 [38] | 20 [57] |
| Elastizitätsmodul / GPa | 170 [60] | 350 [38, 68] | 58 [57] |
| Poissonzahl | 0,42 [60] | 0,3 [38] | 0,4 [57] |

Der Rechenaufwand konnte durch Entwürfe geometrischer Modelle reduziert werden, welche lediglich ein Viertel der gesamten Package-Geometrien abdecken. Abbildung 5.6a zeigt einen Schnitt durch ein solches Modell zur Berechnung thermomechanischer Spannungen in einer Bump-Reihe. Abbildung 5.6b zeigt eine FEM-typische Diskretisierung dieses Modells in vereinfachte Tetraederelemente (finite Elemente). Mit Hilfe des integrierten iterativen Gleichungslösers wurden thermomechanische Spannungen in Bumps und Deformationen der Flip-Chip-Packages simuliert, die entstehen, wenn die Packages von 350 °C Löttemperatur auf 20 °C abkühlen. In Tabelle 5.8 sind die verwendeten Materialparameter zusammengefasst.

Um den Rechenaufwand zu verringern wurden die FEM-Simulationen, zusätzlich zur erwähnten geometrischen Vereinfachung der Modelle, unter Verwendung folgender Näherungen durchgeführt.

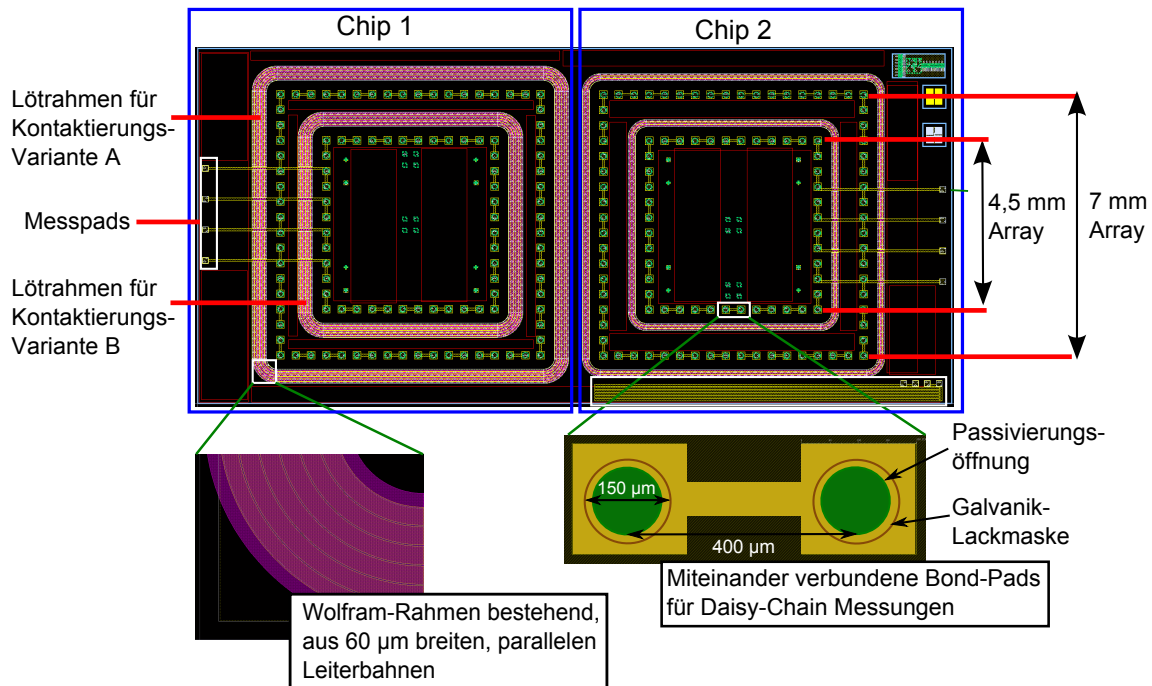


Abbildung 5.7: Design des Test-Chips

- Die Chips und die Al_2O_3 -Substrate wurden jeweils als homogene Materialien ohne Berücksichtigung von Leiterbahnen oder Passivierungs-Schichten betrachtet.
- Die Lötrahmen und Bumps wurden jeweils als homogene, einheitliche Materialien bestehend aus einer durchlegierten Au_5Sn -Phase (ζ) betrachtet. Die signifikant dünneren Titan/Wolfram-, Kupfer- und Nickel-Metallisierungen (vgl. Abschnitt 5.2.3, Seite 99), welche sich auf den Chips unterhalb der Gold-Bumps befinden, wurden in der Simulation nicht berücksichtigt.
- Die Chips, Substrate und Lötverbindungen wurden als elastische Materialien mit konstanten, temperaturunabhängigen thermomechanischen Eigenschaften betrachtet.

Tabelle 5.9: Abmessungen der untersuchten Flip-Chip-Packages

| Fügepartner | | Lötkontakte | |
|-----------------|--|---------------|---|
| Chip | - Dicke/mm: 0,75 - Kanten/mm: 10 x 10 | Bumps | - Durchmesser/ μm : 150 - Pitch/ μm : 400 |
| Substrat | - Dicke/mm: 0,63 - Kanten/mm: 6,5 x 6,5 bzw. 9 x 9 | Rahmen | - Breite/ μm : 170, 250, 320, 470 - Innenkanten/mm: 5 x 5 bzw. 7,5 x 7,5 |

5.2.2 Probendesign

Für eine hohe Versuchs-Flexibilität bei gleichzeitig geringem Platzbedarf wurde das in Abbildung 5.7 dargestellte Retikel entworfen. Auf einen Silizium-Wafer mit 200 mm Durchmesser können 104 dieser Retikel platziert werden.

Auf Chip 1 wurden zwei ineinander geschachtelte, jeweils $378\ \mu\text{m}$ breite Wolfram-Rahmen integriert. Chip 2 beinhaltet ein weitgehend identisches Design, jedoch mit $190\ \mu\text{m}$ breiten Wolfram-Rahmen. Neben den Rahmen wurden Wolfram-Metallstrukturen in Form von Bond-Pads, Messpads und Daisy-Chains prozessiert. Daisy-Chains dienen der elektrischen Funktionsprüfung von Bumps und bestehen aus kurzen Leiterbahnen, durch welche die Bumps in Reihe geschaltet werden (vgl. Abschnitt 5.2.6, Seite 104).

Lötrahmenbreite

Die Abmessungen der Fügepartner und Lötmetallisierungen sind in Tabelle 5.9 zusammengefasst. Die Breite der Lötrahmen wurde durch die Abscheidungen der Galvanik-Metallisierungen variiert. Da für Flip-Chip-Packages mit Lötrahmen keine Erfahrungen bezüglich Lötprozessen und Zuverlässigkeiten vorlagen, wurden Packages mit einem breiten Spektrum unterschiedlicher Lötrahmen mit Breiten zwischen $170\ \mu\text{m}$ und $470\ \mu\text{m}$ prozessiert.

Als Mindestanforderung an die mechanische Stabilität der Lötrahmen wurde sich

an der Stabilität der Flip-Chip-Bumps orientiert. Aus diesem Grund sollten die Rahmenbreiten nicht schmaler als die $150\ \mu\text{m}$ breiten Flip-Chip-Bumps sein. Die Anwendung von Lötrahmen mit einer Breite von $170\ \mu\text{m}$ zeigte in den Ergebnissen der vorab angefertigten FEM-Simulationen gegenüber Packages ohne Lötrahmen bereits eine signifikante Verringerung der thermomechanischen Bump-Spannung (vgl. Abschnitt 6.2.1, Seite 127). Nach diesem Ergebnis stand $170\ \mu\text{m}$ als untere Grenze für die zu prozessierenden Rahmenbreiten fest.

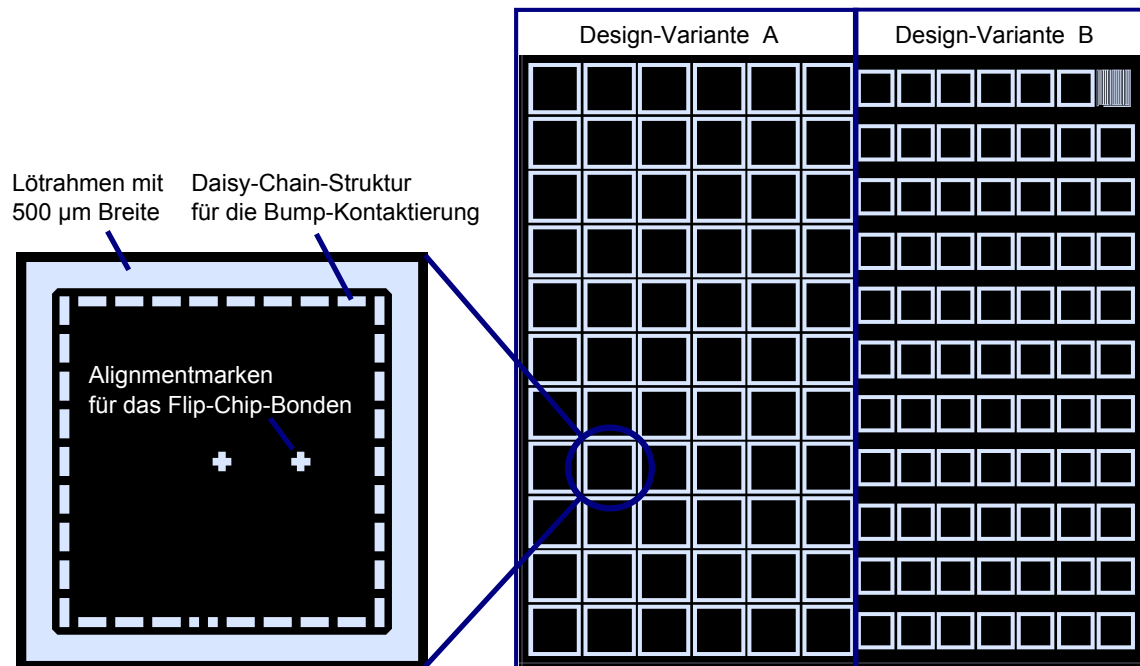
Als breiteste Variante wurden Lötrahmen prozessiert, welche $300\ \mu\text{m}$ breiter als die schmalste Lötrahmen-Variante waren. Diese $470\ \mu\text{m}$ breiten Rahmen lieferten reichlich Kontaktfläche zur Herstellung stabiler Lötverbindungen. Da gemäß der FEM-Ergebnisse die Krümmung von Flip-Chip-Packages mit $470\ \mu\text{m}$ breiten Lötrahmen bereits im Bereich einer Sättigung liegt (vgl. Abschnitt 6.2.1, Seite 126), sind oberhalb dieser Lötrahmenbreite theoretisch keine signifikanten Änderungen hinsichtlich der Zuverlässigkeit mehr zu erwarten. Nach diesem Ergebnis stand somit $470\ \mu\text{m}$ als obere Grenze für die zu prozessierenden Rahmenbreiten fest.

Neben den bereits erwähnten Lötrahmenbreiten von $170\ \mu\text{m}$ und $470\ \mu\text{m}$ wurden Rahmenbreiten von $250\ \mu\text{m}$ und $320\ \mu\text{m}$ abgeschieden. Ergänzend wurden für Vergleichsmessungen Proben hergestellt, auf welchen die Lötmetallisierung nur an den Stellen der Bumps, jedoch nicht über den Wolfram-Rahmen abgeschieden wurde. Die Lötmetallisierung der Bumps befand sich für alle Varianten in der Mitte der Wolfram-Pads.

Größe der Bump-Arrays und Lötrahmen

Es wurden Flip-Chip-Packages mit zwei unterschiedlich großen Bump-Array-Abmessungen hergestellt.

Auf Variante A wurde ein $7\ \text{mm}$ breites Bump-Array bestehend aus 68 Bumps prozessiert. Die Innenkanten der zugehörigen Lötrahmen waren $7,5\ \text{mm}$ lang. Variante A befand sich auf Chip 1 sowie auf Chip 2 in jeweils unterschiedlichen Rahmenbreiten. Zur Herstellung der Flip-Chip-Variante A wurden die Chips auf $9 \times 9\ \text{mm}^2$ große

Abbildung 5.8: Design der Al_2O_3 -Substrate

Al_2O_3 -Substrate gelötet (vgl. Abbildung 5.8).

Auf Variante B wurde ein 4,5 mm breites Bump-Array bestehend aus 44 Bumps prozessiert. Die Innenkanten der zugehörigen Lötrahmen waren 5 mm lang. Identisch zu Variante A wurde auch Variante B auf Chip 1 sowie auf Chip 2 mit jeweils unterschiedlichen Rahmenbreiten prozessiert. Zur Herstellung der Flip-Chip-Variante B wurden die Chips auf $6,5 \times 6,5 \text{ mm}^2$ große Al_2O_3 -Substrate gelötet (vgl. Abbildung 5.8).

5.2.3 Probenherstellung

Die Wolfram-Metallisierung wurde mittels CVD-Technologie (Chemical Vapour Deposition) abgeschieden. Die Strukturierung erfolgte mit Hilfe eines Plasmaätz-Verfahrens unter Verwendung von Schwefelhexafluorid (SF_6).

Im darauf folgenden Prozessschritt wurden die Chips durch die sukzessive Abscheidung von 700 nm Phosphorsilikatglas (PSG) und 650 nm Siliziumnitrid (Si_3N_4) passiviert. Diese Passivierung dient dem Schutz der Wolfram-Leiterbahnen vor che-

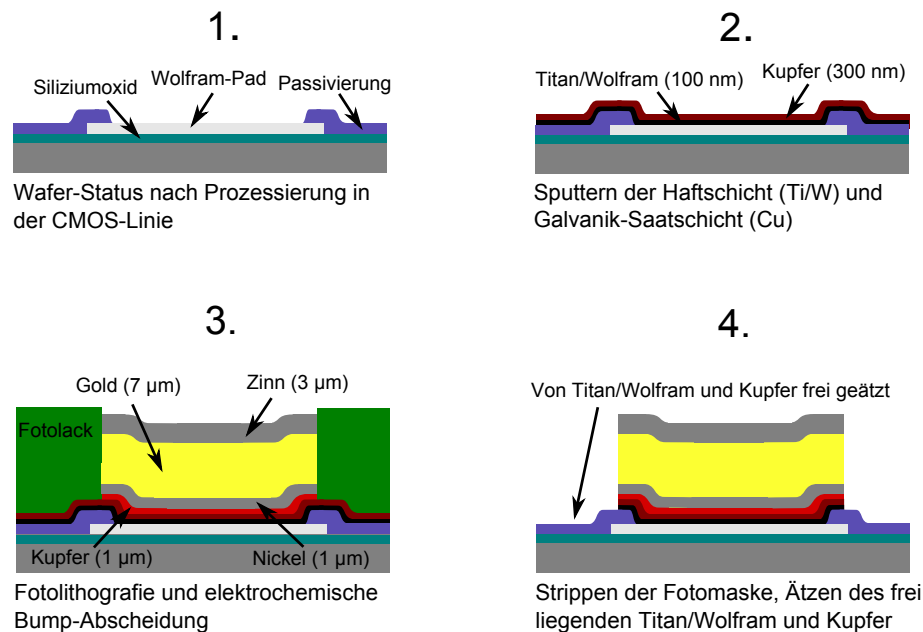


Abbildung 5.9: Schematische Darstellung des Prozessflusses für die Herstellung von Flip-Chip-Bumps

mischer und mechanischer Beschädigung. Zur Kontakt-Herstellung zwischen den Wolfram-Strukturen und den darüber befindlichen Lötmetallisierungen wurde die Passivierung über den Bond-Pads und Wolfram-Rahmen geöffnet. Vor dem Abscheiden der UBM wurden die freiliegenden Wolfram-Oberflächen mit Hilfe eines Rückspalter-Prozesses von Wolframoxid befreit.

Nach abgeschlossener Strukturierung der Passivierung wurde, analog zur Herstellung der Drahtbond-Proben, eine 100 nm dicke Titan/Wolfram-Schicht, gefolgt von einer 300 nm dicken Kupfer-Schicht, ganzflächig auf die Wafer abgeschieden (vgl. Abbildung 5.9, Schritt 1 und 2). Die Titan/Wolfram-Schicht diente als UBM, die Kupfer-Metallisierung als Saatschicht für die Galvanik-Prozesse.

Für die strukturierte elektrochemische Abscheidung der Lötmetallisierung wurde auf der Kupfer-Saatschicht eine Fotolack-Maske strukturiert (vgl. Abbildung 5.9, Schritt 3). Die hierfür erforderliche Lithographie umfasst folgende Einzelschritte:

1. Aufdampfen des Haftvermittlers Hexamethyl-Disilazan (HMDS)
2. Aufschleudern einer 15 μm dicken Fotolack-Schicht bei 850 Umdrehungen/min
3. Wärmebehandlung (Prebake), 4 Minuten bei 150 °C
4. Belichtung des Lacks unter Verwendung einer mit Chrom bedampften Quarzglas-Maske; Strukturen, die nicht durch Chrom abgedunkelt sind, werden im folgenden Entwickler-Schritt gelöst (Positiv-Prozess).
5. Lösen der belichteten Strukturen (Öffnen der Lackfenster) in einer alkalischen Entwickler-Lösung bestehend aus Tetra-Methyl-Ammonium-Hydroxid (TMAH)

Die Galvanik-Prozesse zur Abscheidung der Lötmetallisierung wurden identisch zu den bereits geschilderten Galvanik-Prozessen durchgeführt, die zur Herstellung der Drahtbond-Proben verwendet wurden (vgl. Abschnitt 5.1.1, Seite 79). Zusätzlich wurde auf die Gold-Schicht der Flip-Chip-Proben eine 3 μm dicke Zinn-Schicht abgeschieden. Die Gesamthöhe der Lötmetallisierung betrug 12 μm . Die Dicken der einzelnen Schichten betrugen Cu(1 μm)/Ni(1 μm)/Au(7 μm)/Sn(3 μm). Für die Herstellung hochtemperaturbeständiger Au₅Sn-Phasen (ζ) ist im Verhältnis zum Zinn eine Gold-Konzentration zwischen 84 at. % und 92 at. % erforderlich. Umgerechnet in Schichtdicken entspricht dies bei einer defektfreien Metallabscheidung einem Au/Sn-Schichtdickenverhältnis von mindestens 3,14 : 1. Für die 3 μm dick abgeschiedene Zinn-Metallisierung waren somit sowohl auf den Chips als auch auf den Substraten jeweils 4,7 μm dicke Gold-Metallisierungen erforderlich. Durch die 7 μm dick abgeschiedene Gold-Metallisierung auf den Silizium-Chips konnte somit ein Durchlegieren bis zur darunter befindlichen Nickel-Schicht vermieden werden (vgl. Abschnitt 4.2.2, Seite 70).

Die Gold-Metallisierung der Al₂O₃-Substrate besaß im Vergleich zur galvanisch abgeschiedenen Metallisierung der Chips eine wesentlich inhomogenere Schichtdicke

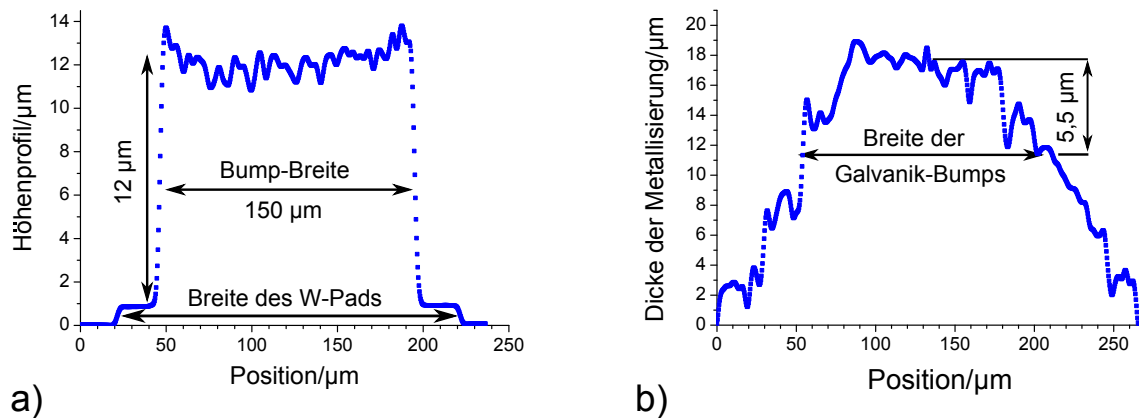


Abbildung 5.10: Interferometrisch gemessene Höhenprofile eines a) 150 µm breiten Galvanik-Bumps auf dem Chip, b) einer 250 µm breiten Gold-Dickschicht Metallisierung auf dem Al_2O_3 -Substrat

(vgl. Abbildung 5.10). Über eine Strecke von 150 µm, welche dem Durchmesser der Galvanik-Bumps entsprach, wurde auf der Gold-Metallisierung der Substrate ein Schichtdicken-Unterschied von 5,5 µm gemessen. Unebenheiten dieser Größenordnung können während eines Lötprozesses nicht durch das Fließen einer aufgeschmolzenen 3 µm dicken Zinn-Schicht ausgeglichen werden. Zudem hatten die verhältnismäßig flach ansteigenden Flanken der Al_2O_3 -Metallisierung zur Folge, dass deren Ränder über eine Breite von 80 µm nicht verlötet werden konnten. Von den 250 µm breiten Kontakt-Metallisierungen blieb somit eine Breite von nur 90 µm für die Kontaktierung der Bumps übrig.

Neben den Bumps konnten auch die Lötrahmen nicht über ihre gesamte Breite verlötet werden. In Abbildung 5.11 ist eine schematische Zeichnung der zugrunde liegenden Geometrie dargestellt. Wie bereits erläutert konnten die Metallisierungen der Al_2O_3 -Substrate entlang ihrer Ränder über eine Breite von 80 µm nicht kontaktiert werden. Da die Innenkanten der Galvanik-Lötrahmen 80 µm länger als die Innenkanten der Rahmen auf den Al_2O_3 -Substraten waren, saßen die Galvanik-Lötrahmen 40 µm außerhalb der Innenkanten der Kontaktmetallisierungen auf. Die effektiv verlöteten Lötrahmenbreiten waren damit 40 µm kleiner als die zugehörigen Breiten der Galvanik-Lötrahmen auf den Chips (vgl. Tabelle 5.10).

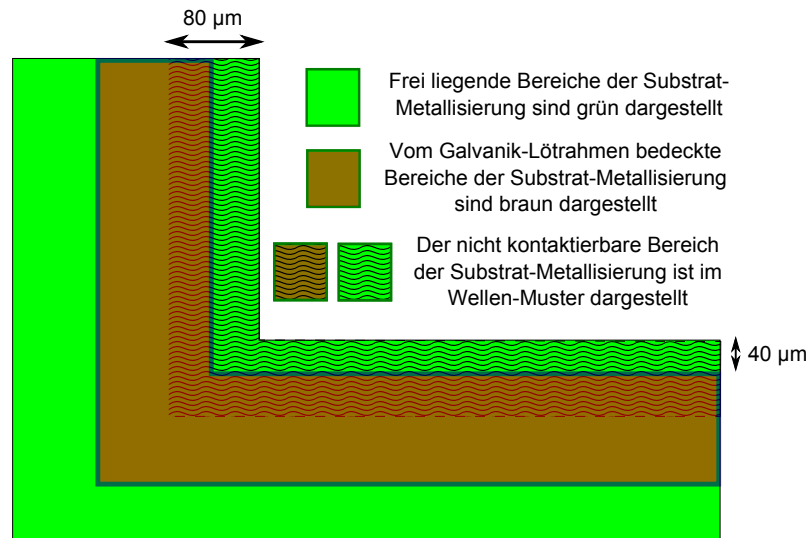


Abbildung 5.11: Nicht maßstabsgetreue, schematische Zeichnung zur effektiv kontaktierbaren Lötahmenbreite

Tabelle 5.10: Zuordnung der effektiv kontaktierten Lötahmenbreiten zu den galvanisch abgeschiedenen Lötahmenbreiten

| Lötahmenbreite/ μm | Effektiv verlötete Breite/ μm |
|-------------------------------|--|
| 170 | 130 |
| 250 | 210 |
| 320 | 280 |
| 470 | 430 |

Neben den reduzierten Rahmenbreiten waren aufgrund der rauen Oberflächen der Al_2O_3 -Metallisierungen Einschlüsse von Poren in den Lötkontakten zu erwarten. Zinn-Metallisierungen mit Dicken, welche ein vollständiges Ausfüllen der Unebenheiten gewährleisten, hätten ein erhöhtes Maß an Lotauspressung bewirkt, wodurch das Risiko von Kurzschlüssen zwischen den Flip-Chip-Bumps erhöht worden wäre. Des Weiteren musste zur Herstellung der (ζ)-Phase das Au/Sn-Schichtdickenverhältnis von 3,14 : 1 eingehalten werden. Mit dickeren Zinn-Metallisierungen wäre daher die Gesamthöhe des Metall-Schichtsystems signifikant angestiegen. Im Rahmen der

durchgeführten Experimente war die Gesamtdicke aufgrund der aufgetragenen Schichtdicke des verwendeten Fotolacks jedoch auf 15 μm limitiert.

Freiätzen der Lötmetallisierung

Nach Fertigstellung der elektrochemischen Abscheidungen wurde die Fotolack-Maske unter Verwendung eines Amin-Lösemittels entfernt. An den Stellen, die zuvor mit Fotolack bedeckt waren, lag nun die Saatschicht frei. Um einen Kurzschluss der galvanischen Strukturen zu vermeiden, wurde die zuvor ganzflächig abgeschiedene Saatschicht mit Hilfe eines nasschemischen Ätzschrittes in einer Lösung bestehend aus Wasser (1 l), 25%iger Ammoniak-Lösung (20 ml) und Ammoniumperoxodisulfat (10 gr.) entfernt (vgl. Abbildung 5.9, Schritt 4). Die Ätzdauer betrug 2 Minuten und 30 Sekunden.

Nach der Entfernung der Kupfer-Saatschicht lag die Titan/Wolfram-Schicht frei. Diese wurde durch Ätzen in einer Lösung bestehend aus Wasser (1 l), 25%iger Ammoniak-Lösung (20 ml) und 30%iger Wasserstoffperoxid-Lösung (20 ml) entfernt. Die Ätzdauer betrug 3 Minuten und 15 Sekunden. Der Wafer konnte nun vereinzelt werden.

5.2.4 Flip-Chip-Bonden

Zur Durchführung der Chip-Platzierung (vgl. Abschnitt 3.2.3, Seite 40) wurde ein Fineplacer der Firma Finetech genutzt. Die Prozessparameter können Tabelle 5.11 entnommen werden. Die während der Chip-Platzierung hergestellten Verbindungen waren bereits so stabil, dass die Flip-Chip-Packages problemlos zum Lötoven transportiert werden konnten, ohne dass sich die Chips von den Substraten ablösten.

Der SLID-Lötprozess wurde unter Stickstoffatmosphäre bei einer Temperatur von 350 °C durchgeführt. Die Haltezeit dieser Temperatur betrug 30 Minuten. Die Prozessparameter des SLID-Lötprozesses sind ebenfalls in Tabelle 5.11 zusammengefasst.

Unter Verwendung von Klammern wurden die Chips mit einer konstanten Kraft von

Tabelle 5.11: Prozessparameter für die Chip-Platzierung und den SLID-Lötprozess

| Prozessschritt | Parameter |
|------------------|---|
| Chip-Platzierung | <ul style="list-style-type: none"> - Anpress-Kraft: 30 N - Temperatur: 175 °C - Dauer: 30 s |
| SLID-Lötprozess | <ul style="list-style-type: none"> - Temperatur: 350 °C - Schutzgas: N₂ - Dauer: 30 min - Anpress-Kraft: 9 N |

9 N auf die Substrate gepresst.

Der Anpressdruck sollte nach dem Aufschmelzen des Zinns ein Aufbrechen der natürlichen Zinnoxid-Schicht bewirken. Hierdurch sollte die Benetzungsgeschwindigkeit zwischen dem flüssigen Zinn und den Gold-Metallisierungen erhöht werden (vgl. Abschnitt 3.2.4, Seite 43). Auf die Zuführung von Ameisensäure (HCOOH) zur Reduzierung von Zinnoxid konnte somit verzichtet werden.

Es ist zu beachten, dass aufgrund der Rauheit der Al₂O₃-Metallisierung (vgl. Abbildung 5.10b) ein erhöhtes Risiko bestand, dass sich eine Vielzahl von Poren in den Lötverbindungen bilden.

5.2.5 Test- und Charakterisierungsmethoden

Scherfestigkeitstests

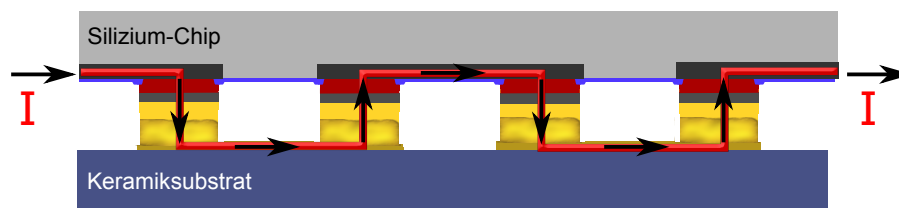
Die Haftfestigkeit der Lötverbindungen zwischen den Chips und Substraten wurde unter Verwendung des in Abschnitt 5.1.3, Seite 87 beschriebenen Schertesters ermittelt. Hierfür wurden die Flip-Chip-Packages über die Außenkanten der Silizium-Chips in einem Schraubstock fixiert. Die Unterkante des Schermeißels wurde ausgehend von der Chip-Oberfläche in 100 µm Höhe in geringer Entfernung zur Substratkante positioniert. Die Testparameter sind in Tabelle 5.12 zusammengefasst.

Tabelle 5.12: Einstellungen für Flip-Chip-Schertests

| Parameter | Einstellungen |
|----------------------|---------------------|
| Schermeißel-Breite | 10 mm |
| Scherhöhe | 100 μm |
| Schergeschwindigkeit | 150 $\mu\text{m/s}$ |

Analog zu den Drahtbond-Tests kann durch Division der Scherkraft durch die Kontaktfläche die Scherfestigkeit der Lötverbindungen ermittelt werden. Im Rahmen der vorliegenden Arbeit wurden folgende Bruchkodierungen beobachtet:

- Abheben der Gold-Metallisierung vom Al_2O_3 -Substrat
- Bruch der Lötverbindung
- Bruch im Interface zwischen der Wolfram-Metallisierung und der UBM

**Abbildung 5.12:** Schematische Darstellung einer Daisy-Chain-Struktur

Elektrische Widerstandsmessungen

Eine Standardmethode zur Funktionsprüfung von Flip-Chip-Bumps ist die Messung des elektrischen Widerstandes von Daisy-Chains (vgl. Abbildung 5.12). Durch elektrische Messungen an diesen Strukturen können Degradationen der Bumps, zum Beispiel nach Temperaturbelastungen, ohne großen materiellen und zeitlichen Aufwand festgestellt werden. Im Rahmen der vorliegenden Arbeit galten Flip-Chip-Packages, deren Daisy-Chain-Widerstand nach Belastungstests um 50 % gegenüber dem ursprünglichen Wert angestiegen war, als defekt.

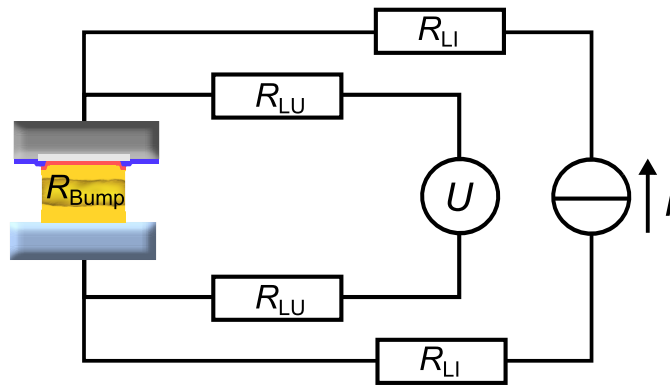


Abbildung 5.13: Ersatzschaltbild einer Kelvin-Struktur zur isolierten Messung des Bump-Widerstandes

Der elektrische Widerstand einer Daisy-Chain-Struktur entspricht der Summe aus den Bump- und Leiterbahn-Widerständen. Gemäß dem Ohmschen Gesetz fällt die Spannung $V = R \cdot I$ ab.

Die isolierte Messung des elektrischen Widerstandes eines Bumps ist mit Hilfe von Vierpunktmessungen, auch Vierpunkt-Kelvin-Messungen genannt, möglich (vgl. Abbildung 5.13). Um zu vermeiden, dass der elektrische Spannungsabfall der stromführenden Leiterbahnen in die Spannungsmessung des Bumps einfließt, wird in Kelvin-Strukturen der Bump zusätzlich mit einem Paar Leiterbahnen verbunden, die allein der Messung der am Bump abfallenden Spannung dienen. Da im Spannungsmessgerät selbst vernachlässigbar wenig Strom fließt, fällt in den zuführenden Leitungen eine elektrische Spannung vernachlässigbarer Größe ab.

5.2.6 Hochtemperatur-Belastung und Temperaturwechselzyklen

Für Hochtemperatur-Untersuchungen wurden die Flip-Chip-Packages 450 Stunden einer Temperatur von 250 °C ausgesetzt. Die Funktionalität der Flip-Chip-Kontakte wurde nach 100 und 450 Stunden durch elektrische Widerstandsmessungen an Daisy-Chains geprüft. Zusätzlich wurden Schertests nach 550 Stunden Temperaturlast-

gerung durchgeführt.

Zur Untersuchung der Temperaturwechselbeständigkeit wurden die Flip-Chip-Packages gemäß Automobilstandard AEC-Q100 (Automotive Electronics Council) durch Einwirkung von Temperaturwechselzyklen belastet. Mit Temperaturwechseln zwischen $-50\text{ }^{\circ}\text{C}$ und $175\text{ }^{\circ}\text{C}$ wurde der höchste Härtegrad (Grade 0) dieses Tests gewählt. Die Haltezeiten der Minimal- und Maximaltemperaturen betrugen jeweils 15 Minuten. Die Wechsel zwischen diesen Temperaturen dauerten 2 Minuten und 30 Sekunden. Zur Erfüllung des AEC-Q100 Automobilstandards müssen die Packages nach 1000 dieser Temperaturwechselzyklen noch funktionsfähig sein. Hierzu wurde die Funktionalität der Flip-Chip-Kontakte nach 50, 100, 200, 400, 550, 785 und 1000 Zyklen mit Hilfe elektrischer Widerstandsmessungen an Daisy-Chain-Strukturen geprüft.

6. Untersuchungsergebnisse

6.1 Palladiumdraht-Bondverfahren

6.1.1 Verarbeitungseigenschaften und Prozessfenster

Unter Verwendung der in Tabelle 6.1 aufgeführten Anflamm-Parameter wurden Palladium-FABs mit einer Größe von $55\text{ }\mu\text{m} \pm 2\text{ }\mu\text{m}$ und optimaler Kugelsymmetrie hergestellt (vgl. Abbildung 6.1). Optisch sind zwischen den Palladium-FABs und Gold-FABs keine Qualitätsunterschiede erkennbar. Die dunklen Flecken auf dem Gold-FAB sind nachträglich eingebrachte Verunreinigungen.

Tabelle 6.1: Anflamm-Parameter

| Parameter | Einstellungen |
|--------------------------------------|---------------|
| EFO-Strom/mA | 13 |
| Anflamm-Dauer/ms | 4,9 |
| Distanz EFO-Kapillare/ μm | 802 |



Abbildung 6.1: a) Palladium-FAB, b) Gold-FAB

Bondprozess auf 0,1 μm bzw. 0,8 μm dicken Gold-Metallisierungen

Zur Untersuchung der Fragestellung, ob die untersuchten Pad-Metallisierung nach Einwirkung hoher Temperaturen noch bondbar sind, wurden die Pads vor dem Drahtbondprozess über eine Dauer von 30 Minuten einer Temperatur von 350 °C ausgesetzt. Im Unterschied zu den 0,8 μm dicken Gold-Metallisierungen konnten die 0,1 μm dicken Gold-Metallisierungen nach dieser Temperaturbelastung mit keiner der angewandten Parametereinstellungen erfolgreich verschweißt werden. Sowohl für Palladium- als auch für Golddrähte brach der Prozess nach jedem erneuten Bondversuch aufgrund mangelnder Haftung der Drahtbonds ab.

Für Golddrähte ist bekannt, dass eine zu hohe Konzentration von Nickeloxid auf der Pad-Oberfläche, sowie eine zu hohe Härte des Pads den Schweißprozess stark beeinträchtigen (vgl. Abschnitt 4.1.3, Seite 60). Zur Überprüfung, ob die Temperung, und die damit verbundene verstärkte Nickel-Diffusion zur Gold-Oberfläche für die mangelhafte Verschweißung verantwortlich sind, wurden zum Gegencheck Bondversuche auf ungetemperten, 0,1 μm dicken Gold-Metallisierungen durchgeführt. Auf diesen Schichten reichte die Haftfestigkeit der Draht-Bonds aus, um im Vergleich zu den getemperten Schichten seltener Prozessabbrüche zu verursachen. Die Scherfestigkeit dieser Bonds lag jedoch für alle untersuchten Parametereinstellungen unterhalb von 30 MPa und damit deutlich unterhalb der minimalen Spezifikationsgrenze von 67 MPa. Galvanisch abgeschiedene Gold-Schichten von 0,1 μm Dicke sind somit zu dünn für Palladiumdraht-Bondprozesse, auch wenn die Schichten vor dem Draht-

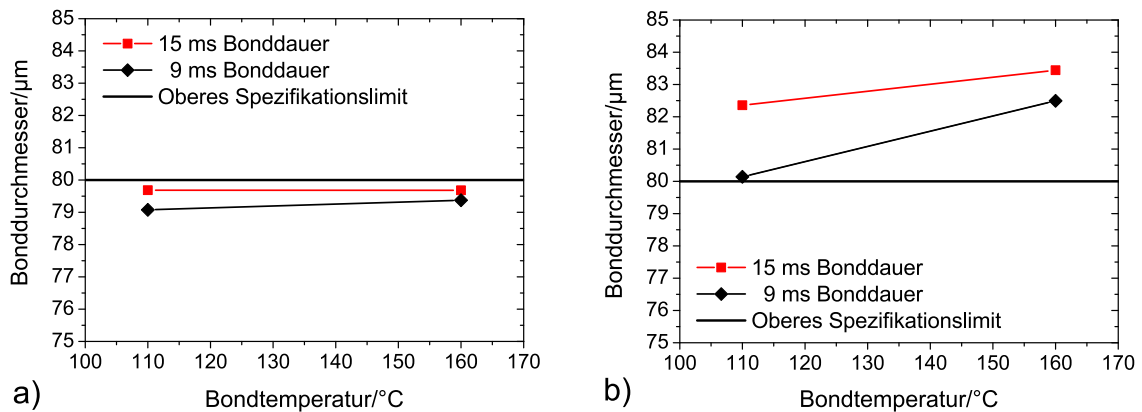


Abbildung 6.2: Bonddurchmesser in Abhängigkeit von der Bondtemperatur und der Bonddauer von a) Palladium-Bonds, b) Gold-Bonds

bondprozess keinen hohen Prozesstemperaturen ausgesetzt wurden.

Die folgenden Ergebnisse umfassen ausschließlich Drahtbond-Experimente auf $0,8\ \mu\text{m}$ dicken Gold-Metallisierungen, welche bei $350\ ^\circ\text{C}$ getempert wurden. Diese Schichten konnten problemlos gebondet werden.

Einfluss der Bondtemperatur und der Bonddauer

In diesem Abschnitt werden die Ergebnisse der Drahtbond-Prozessentwicklung präsentiert, in welcher der Einfluss der Bondtemperatur und der Bonddauer auf die Draht-Performance untersucht wurde. Es wurde beobachtet, dass der Durchmesser der Palladium-Bonds nur geringfügig durch die Bondtemperatur und die Bonddauer beeinflusst wird (vgl. Abbildung 6.2a). Die Scherfestigkeit hingegen ist signifikant von diesen Parametern abhängig (vgl. Abbildung 6.3a). Eine Erhöhung der Bondtemperatur von $110\ ^\circ\text{C}$ auf $160\ ^\circ\text{C}$ bewirkt einen Anstieg der Palladium-Scherfestigkeit um 10 %. Eine Verlängerung der Bonddauer von 9 ms auf 15 ms bewirkt einen Anstieg der Scherfestigkeit um 8 %.

Im Unterschied zu Palladiumdrähten ist der Bonddurchmesser von Golddrähten von der Bondtemperatur und der Bonddauer abhängig (vgl. Abbildung 6.2b), die Scherfestigkeit wird hingegen nur geringfügig beeinflusst (vgl. Abbildung 6.3b).

Es ist deutlich zu erkennen, dass Palladium-Bonds im Vergleich zu Gold-Bonds, für alle untersuchten Parametereinstellungen höhere Scherfestigkeiten und geringe

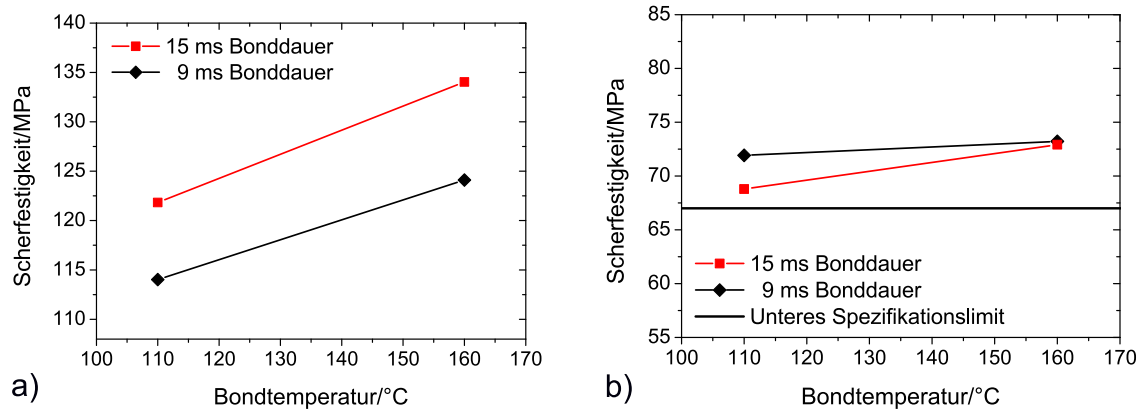


Abbildung 6.3: Scherfestigkeit in Abhängigkeit von der Bondtemperatur und der Bonddauer von a) Palladium-Bonds, b) Gold-Bonds

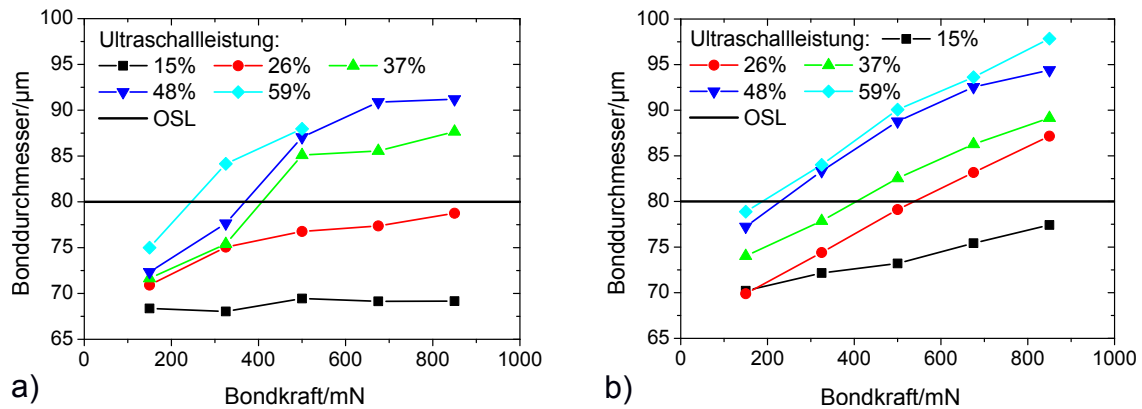


Abbildung 6.4: Bonddurchmesser in Abhängigkeit von der Bondkraft und der Ultraschalleistung von a) Palladium-Bonds, b) Gold-Bonds

Bonddurchmesser besitzen.

Anhand der gemessenen Ergebnisse lassen sich die am besten geeigneten Bondparameter ableiten. Für Palladiumdrähte ist eine Bonddauer von 15 ms bei einer Bondtemperatur von 160 °C vorteilhaft. Für Golddrähte hingegen sollten wegen des signifikanten Anstiegs des Bonddurchmessers und der geringen Veränderung der Scherfestigkeit kleinere Parameter-Werte verwendet werden. Im Rahmen des untersuchten Intervalls ist daher für Golddrähte eine Bonddauer von 9 ms bei einer Bondtemperatur von 110 °C empfehlenswert.

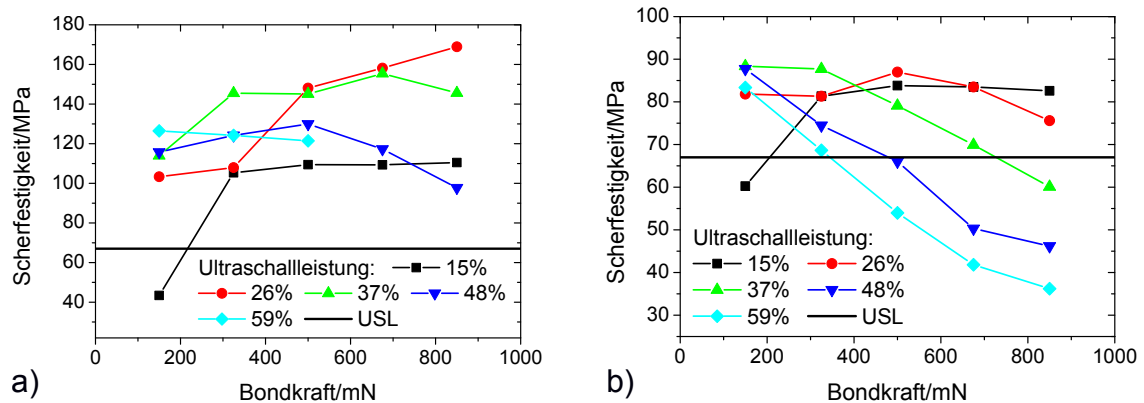


Abbildung 6.5: Scherfestigkeit in Abhängigkeit von der Bondkraft und der Ultraschalleistung von a) Palladium-Bonds, b) Gold-Bonds

Prozessperformance bei 15 % Ultraschalleistung

In diesem Abschnitt werden die Ergebnisse der Drahtbond-Prozessentwicklung präsentiert, in welcher der Einfluss unterschiedlicher Bonddrücke auf die Draht-Performance bei konstant gehaltener Ultraschalleistung von 15 % untersucht wurde. In den darauf folgenden Abschnitten werden die Ergebnisse in Reihenfolge aufsteigender Ultraschalleistungen präsentiert.

Bei konstant gehaltener Ultraschalleistung von 15 % nimmt die Bondkraft nur geringen Einfluss auf den Durchmesser der Palladium-Bonds (vgl. Abbildung 6.4a). Im Unterschied hierzu steigt der Durchmesser der Gold-Bonds bei dieser Ultraschalleistung mit ansteigender Bondkraft signifikant an (vgl. Abbildung 6.4b). Eine Erhöhung der Bondkraft von 150 mN auf 850 mN bewirkt eine Zunahme des Goldbond-Durchmessers um 10 %. Die obere Spezifikationsgrenze wird jedoch nicht überschritten. Alle bei 15 % Ultraschalleistung hergestellten Bonds, ob Palladium- oder Golddraht, besitzen Bonddurchmesser, welche unterhalb der oberen Spezifikationsgrenze von 80 μm liegen.

Für die Herstellung mechanisch stabiler Schweißverbindungen ist eine Ultraschalleistung von 15 % in Kombination mit einer Bondkraft von 150 mN zu gering. Palladium- sowie Gold-Bonds weisen für diese Parametereinstellungen eine Scherfestigkeit unterhalb der Mindestanforderung von 67 MPa auf (vgl. Abbildung 6.5a und

b). Eine Erhöhung der Bondkraft von 150 mN auf 325 mN bewirkt einen Anstieg der Scherfestigkeit über diese untere Spezifikationsgrenze hinaus. Für Gold-Bonds ist dieser Anstieg mit einem Wechsel von Ball-Lift-Bruchkodierungen zu Ball-Shear-Bruchkodierungen verbunden (vgl. Abschnitt 3.1.5, Seite 32). Im Unterschied hierzu wurden für Palladium-Bonds, hergestellt bei 15 % Ultraschallleistung, trotz ihrer Scherfestigkeit weit oberhalb der unteren Spezifikationsgrenze, ausschließlich Ball-Lift-Bruchkodierungen beobachtet.

Die präsentierten Ergebnisse zeigen, dass für eine Ultraschallleistung von 15 % und Bonddrücke zwischen 325 mN und 850 mN sowohl Palladium- als auch Gold-Bonds die Spezifikationskriterien erfüllen. Die entsprechenden Prozessparameter wurden im Prozessfenster eingetragen (vgl. Abbildung 6.7).

Prozessperformance bei 26 % Ultraschallleistung

Im Unterschied zu 15 % Ultraschallleistung nimmt der Palladium-Bonddurchmesser bei 26 % Ultraschallleistung mit anwachsender Bondkraft signifikant zu (vgl. Abbildung 6.4a). Die obere Spezifikationsgrenze wird jedoch für keinen der untersuchten Bonddrücke überschritten. Die Durchmesser der Gold-Bonds hingegen übersteigen diese Spezifikationsgrenze, sobald die Bondkraft größer als 500 mN ist (vgl. Abbildung 6.4b).

Die Scherfestigkeit der Palladium-Bonds, hergestellt bei 26 % Ultraschallleistung, steigt durch eine Erhöhung der Bondkraft von 325 mN auf 500 mN um 37 % an (vgl. Abbildung 6.5a). Mit dieser Erhöhung der mechanischen Haftfestigkeit geht ein Wechsel von Ball-Lift-Bruchkodierungen zu Ball-Shear-Bruchkodierungen einher.

Im Unterschied hierzu reagieren Golddrähte auf Veränderungen der Bondkraft nur mit geringfügigen Schwankungen ihrer Scherfestigkeit (vgl. Abbildung 6.5b).

In Kombination mit einer Ultraschallleistung von 26 % erfüllen die Palladium-Bonds für alle untersuchten Bonddrücke die Spezifikationskriterien. Für die Verarbeitung von Golddrähten hingegen verursachen Bonddrücke über 500 mN zu große Bond-

durchmesser, weshalb diese Parameter vom Prozessfenster der Golddrähte ausgeschlossen werden müssen.

Prozessperformance bei 37 % bzw. 48 % Ultraschalleistung

Durch Anwendung von 37 % bzw. 48 % Ultraschalleistung steigt der Durchmesser der Palladium- und Gold-Bonds während des Verschweißungsvorganges so stark an, dass die obere Spezifikationsgrenze nur für geringe Bonddrücke eingehalten wird (vgl. Abbildung 6.4a und b).

Wie bereits präsentiert steigt für niedrigere Ultraschalleistungen die Scherfestigkeit mit der Erhöhung der Bondkraft an. Dieser Zusammenhang ist ab 37 % Ultraschalleistung nicht mehr bedingungslos erfüllt. Bei einer Ultraschalleistung von 37 % sinkt die Scherfestigkeit der Palladium-Bonds ab einer Bondkraft von 675 mN (vgl. Abbildung 6.5a). Bei einer Ultraschalleistung von 47 % kann eine Verringerung der Scherfestigkeit bereits ab einer Bondkraft von 500 mN beobachtet werden. Hierbei unterschreitet jedoch die Scherfestigkeit der Palladium-Bonds für keinen der untersuchten Bonddrücke die minimale Spezifikationsgrenze.

Dies gilt nicht für die Gold-Bonds. Bei einer Ultraschalleistung von 37 % sinkt die Scherfestigkeit der Gold-Bonds ab einer Bondkraft von 675 mN unter die minimale Spezifikationsgrenze (vgl. Abbildung 6.5b). Bei einer Ultraschalleistung von 47 % wird dieser Effekt ab 500 mN Bondkraft beobachtet.

Prozessperformance bei 59 % Ultraschalleistung

Bei 59 % Ultraschalleistung erfüllen nur noch Palladium- und Gold-Bonds, hergestellt mit der geringsten Bondkraft von 150 mN, das Spezifikationskriterium des Bonddurchmessers (vgl. Abbildung 6.4a und b). Während der Herstellung der Drahtbonds wurden bei dieser Ultraschalleistung für beide Drahtmaterialien vermehrt Prozessabbrüche beobachtet. Bei Bonddrücken über 500 mN konnten Palladiumdrähte nicht mehr verarbeitet werden.

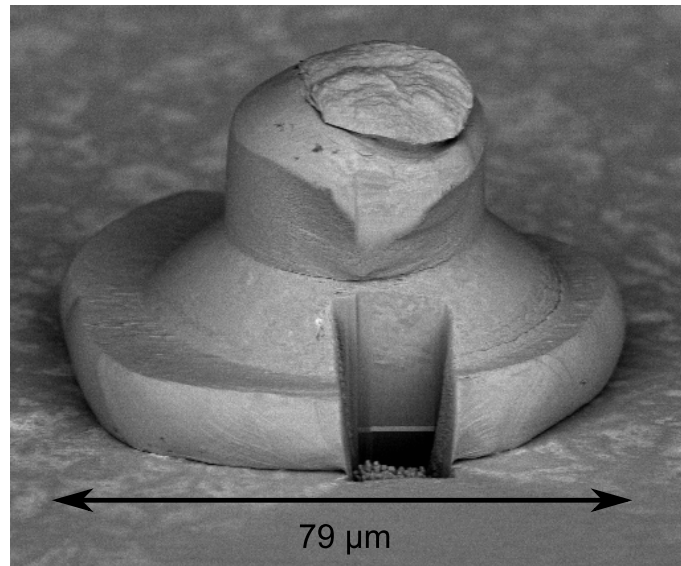


Abbildung 6.6: REM-Aufnahme eines Palladium-Bonds, hergestellt mit optimalen Parametereinstellungen

Zusammenfassung der Drahtbond-Prozessentwicklung: Optimale Parametereinstellungen und Prozessfenster für Hochtemperatur-Anwendungen

Für die Herstellung qualitativ hochwertiger Drahtbonds haben sich die in Tabelle 6.2 ersichtlichen Parametersätze als vorteilhaft erwiesen. Für diese Einstellungen wurden hohe Scherfestigkeiten bei gleichzeitig geringen Bonddurchmessern beobachtet. Ein Palladium-Bond, hergestellt bei diesen Einstellungen, ist in Abbildung 6.6 dargestellt. Seine typische Ball-Bond-Geometrie (vgl. Kapitel 3.1.2, Abbildung 3.5)

Tabelle 6.2: Optimale Schweißparameter

| Parameter | Palladiumdraht | Golddraht |
|--------------------|----------------|-----------|
| Bondtemperatur | 160 °C | 110 °C |
| Bonddauer | 15 ms | 9 ms |
| Ultraschalleistung | 26 % | 26 % |
| Bondkraft | 500 mN | 325 mN |

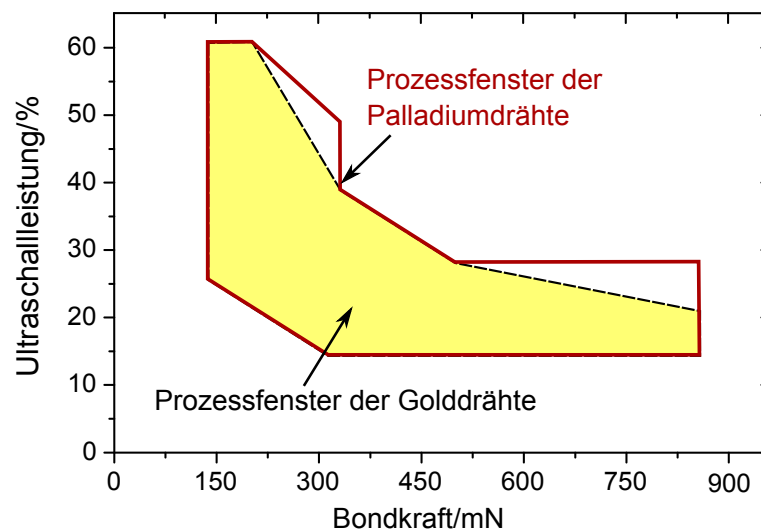


Abbildung 6.7: Prozessfenster von Palladium- und Golddrähten

mit ausgeprägter Ball-Höhe und hoher Symmetrie lässt darauf schließen, dass ein optimales Maß an Ultraschalleistung und Bondkraft ermittelt wurde.

Die Prozessfenster der Palladium- und Gold-Drähte sind in Abbildung 6.7 dargestellt. Sie beinhalten alle untersuchten Ultraschall- und Bondkraft-Einstellungen, welche die Spezifikationsgrenzen erfüllen. Das Prozessfenster des Palladiumdrahtes überlappt komplett das Prozessfenster des Golddrahtes und ist zusätzlich in Richtung hoher Ultraschalleistungen aufgeweitet.

Prinzipiell wurde nachgewiesen, dass Palladiumdraht problemlos mit den gleichen Parametereinstellungen wie Golddraht gebondet werden kann, zudem jedoch höhere Scherfestigkeiten besitzt.

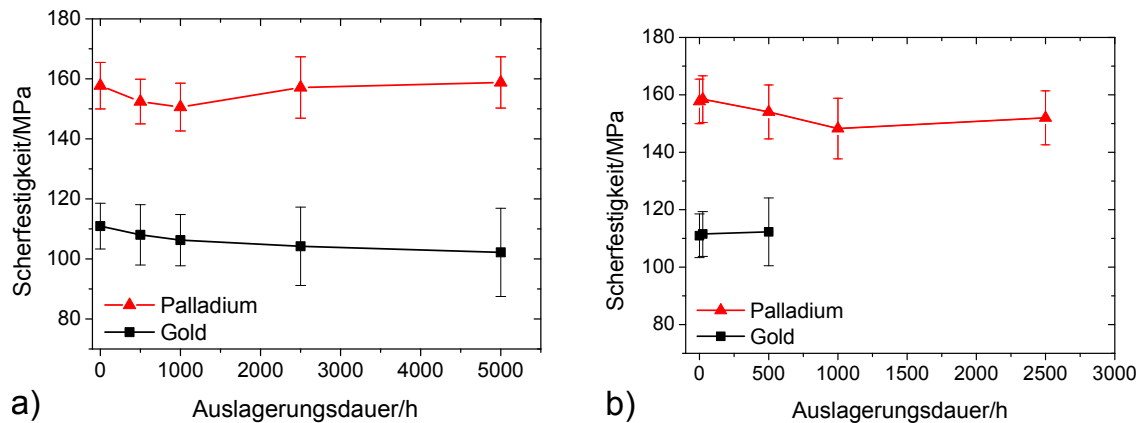


Abbildung 6.8: Scherfestigkeit von Palladium- und Gold-Bonds in Abhängigkeit von der Belastungsdauer bei a) 250 °C Auslagerungstemperatur, b) 350 °C Auslagerungstemperatur

6.1.2 Zuverlässigkeit von Palladiumdraht-Verbindungen

Scherfestigkeitstests

In Abbildung 6.8a ist die Scherfestigkeit von Palladium- und Gold-Bonds in Abhängigkeit von der Belastungsdauer in 250 °C heißer Umgebungstemperatur dargestellt. Unter Berücksichtigung von Schwankungen im Bereich der Standardabweichungen bleiben die mittleren Scherfestigkeiten der Palladium- und Gold-Bonds über die gesamte Auslagerungsdauer konstant.

Auch nach einer Temperaturbelastung von 350 °C liegen die zeitabhängigen Schwankungen der mittleren Scherfestigkeit beider Drahtmaterialien im Rahmen der Standardabweichungen (vgl. Abbildung 6.8b). Nach 500 Stunden Temperaturbelastung ist die Scherfestigkeit der Palladium-Bonds mit durchschnittlich 154,1 MPa um 37,3 % höher als die Scherfestigkeit der Gold-Bonds mit durchschnittlich 112,3 MPa. Die Scherfestigkeit der Gold-Bonds wurde nur bis zu 500 Stunden Auslagerungsdauer in 350 °C Umgebungstemperatur untersucht. Proben, die ursprünglich für höhere Auslagerungsdauern hergestellt wurden, hatten im Vergleich zu den sonstigen getesteten Gold-Bonds einen um 10 % größeren Bonddurchmesser. Sie wurden daher von der Messreihe ausgeschlossen. Die fehlerhafte Prozessierung dieser Proben hat damit keinen Einfluss auf die im Rahmen dieser Arbeit präsentierten Ergebnisse.

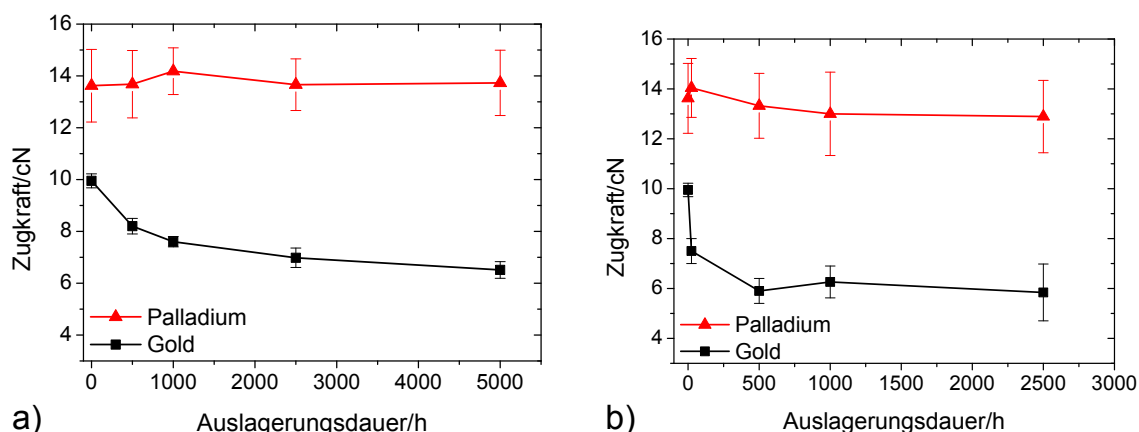


Abbildung 6.9: Zugfestigkeit von gebondeten Palladium- und Golddrähten in Abhängigkeit von der Belastungsdauer bei a) 250 °C Auslagerungstemperatur, b) 350 °C Auslagerungstemperatur

Im Rahmen der Scherfestigkeitstests wurden sowohl für Palladium- als auch für Gold-Bonds nach allen angewandten Temperaturbelastungen ausschließlich Ball-Shear-Bruchkodierungen beobachtet.

Zugfestigkeitstests

In Abbildung 6.9a ist die Zugfestigkeit von gebondeten Palladium- und Golddrähten in Abhängigkeit von der Belastungsdauer in 250 °C heißer Umgebungstemperatur dargestellt. Im Unterschied zu den zuvor präsentierten nahezu konstanten Scherfestigkeiten wird die Zugfestigkeit der Golddrähte signifikant durch die Temperaturbelastung geschwächt. Nach 500 Stunden Temperaturbelastung bei 250 °C sinkt die Zugfestigkeit der Golddrähte von ursprünglich 9,9 cN auf 8,2 cN. Dies entspricht einem mechanischen Stabilitätsverlust von 17,2%. Nach 5000 Stunden beträgt die Zugfestigkeit nur noch 6,5 cN, was einem Zugfestigkeits-Verlust von 34,3% entspricht.

Der Verlust an Golddraht-Stabilität wird noch größer, wenn die Temperaturbelastung auf 350 °C erhöht wird (vgl. Abbildung 6.9b). Nach 500 Stunden Auslagerung sinkt die Zugfestigkeit der Golddrähte gegenüber dem ursprünglichen Wert um 40,4% auf 5,9 cN. Im weiteren Verlauf dieser Temperaturbelastung sinkt die Zugfestigkeit nur noch geringfügig ab. Sie beträgt nach 2500 Stunden 5,84 cN.

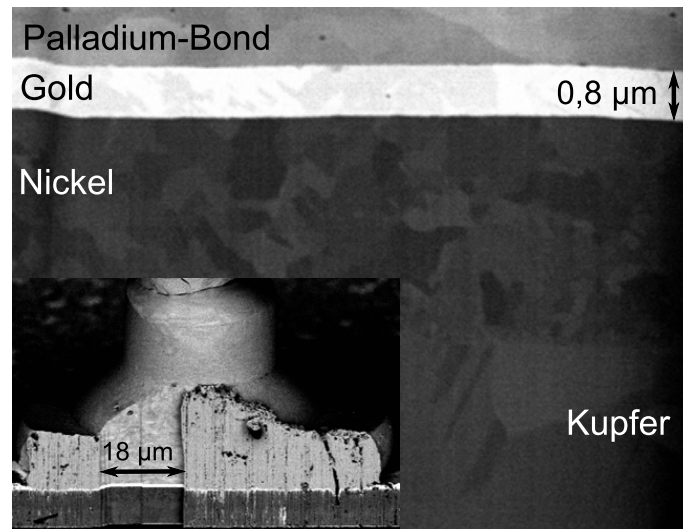


Abbildung 6.10: Querschnitt durch einen Palladium-Bond nach 2500 Stunden Auslagerung in 250 °C Umgebungstemperatur

Im Unterschied zur sinkenden Zugfestigkeit der Golddrähte bleibt die Stabilität der Palladiumdrähte, abgesehen von Schwankungen im Rahmen der Standardabweichung, sowohl in 250 °C als auch in 350 °C heißer Umgebungstemperatur über die gesamten Auslagerungsdauern hinweg konstant. Nach 2500 Stunden Auslagerung in 350 °C Umgebungstemperatur beträgt die Zugfestigkeit der Palladiumdrähte im Durchschnitt 12,9 cN. Dieser Wert ist im Vergleich zur Golddraht-Zugfestigkeit, nach entsprechender Temperaturbelastung, um mehr als das Zweifache größer.

Unabhängig vom Drahtmaterial und der Belastung, wurden im Rahmen der Zugfestigkeitstests ausschließlich Brüche in der Drahtmitte oder am Ball-Neck beobachtet. Diese Bruchkodierung ist ein weiteres Indiz für eine hohe mechanische Stabilität der Schweißverbindungen zwischen den Drähten und den Pads (vgl. Kapitel 3.1.5).

REM-Untersuchungen

In Abbildung 6.10 ist eine REM-Aufnahme eines FIB-präparierten Palladium-Bonds dargestellt, welcher über einen Zeitraum von 2500 Stunden in 250 °C Umgebungstemperatur ausgelagert wurde. Vor der FIB-Präparation wurde dieser Bond zunächst einer Zugfestigkeitsprüfung unterzogen und danach mechanisch poliert. Das Bond-

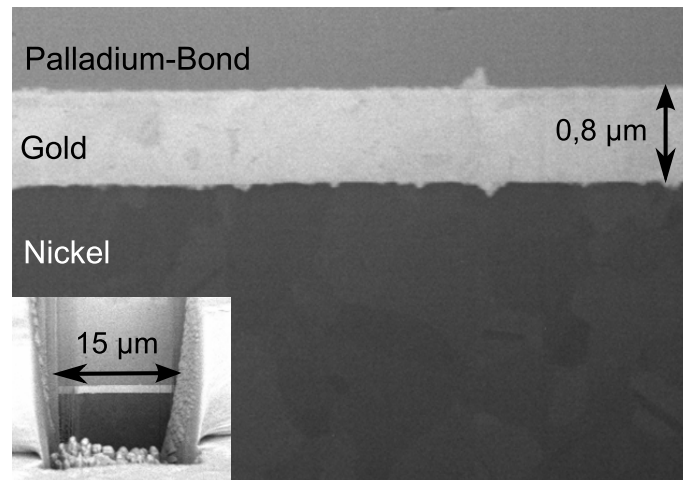


Abbildung 6.11: Querschnitt durch einen Palladium-Bond nach 120 Stunden Auslagerung in 350 °C Umgebungstemperatur

Interface ist jedoch trotz dieser materialbelastenden Präparationsschritte und der vorangegangenen Temperaturbelastung frei von Defekten. Die Aufnahme zeigt keine Hinweise auf Degradationen wie Mikrorisse oder Kirkendall-Voids innerhalb des Bond-Interfaces. Auch die Metall-Interfaces des Bond-Pads weisen keinerlei Defekte auf.

Vergleichbare Ergebnisse liegen für die REM-Untersuchung an einem Palladium-Bond vor, welcher über einen Zeitraum von 120 Stunden hinweg in 350 °C heißer Umgebungstemperatur ausgelagert wurde (vgl. Abbildung 6.11).

6.1.3 Diskussion

Prozessentwicklung

Die Experimente haben gezeigt, dass Chips mit Cu(3 μm)/Ni(2 μm)/Au(0,8 μm) Bond-Pads durch Hochtemperatur-Lötprozesse mit Prozesstemperaturen von 350 °C fixiert werden können, ohne dass sich die Pad-Eigenschaften nachteilig für den Bondprozess verändern. In Tabelle 6.3 werden die im Rahmen der vorliegenden Arbeit ermittelten optimalen Prozessparameter der Palladium- und Golddrähte mit Werten aus der Arbeit von E. Tijssen verglichen [10]. Unabhängig vom verwendeten

Tabelle 6.3: Literaturvergleich der Prozessparameter von Palladium- und Golddraht

| Parameter | E. Tijssen [10] Bond-Pad: Aluminium Bondfrequenz: 60 kHz | | W. Heiermann Bond-Pad: Gold Bondfrequenz: 107 kHz | |
|-------------------|--|----------|---|----------|
| | Pd-Draht | Au-Draht | Pd-Draht | Au-Draht |
| Bonddauer/ms | 40 | 25 | 15 | 9 |
| Bondtemperatur/°C | 200 | 200 | 160 | 110 |
| Bondkraft/N | 1 | 0,4 | 0,5 | 0,325 |

Drahtmaterial sind für die Kontaktierung von Aluminium-Pads im Vergleich zu Cu/Ni/Au-Pads höhere Bonddrücke erforderlich. Ein Wechsel von Gold- zu Palladiumdrähten bedeutet für Aluminium-Pads eine 150 % höhere Druckbelastung, während dieser Druckunterschied für Cu/Ni/Au-Pads lediglich 54 % beträgt.

Im Rahmen der vorliegenden Arbeit wurde beobachtet, dass die Deformation der Palladiumdrähte während des Thermosonicprozesses verhältnismäßig groß ist (vgl. Abbildung 6.4). So beträgt der Durchmesser von Palladium- und Gold-Bonds, hergestellt bei 26 % Ultraschallenergie und 500 mN Bonddruck jeweils 76,7 μm bzw. 79,1 μm . Unter Berücksichtigung der Vickershärte von Palladiumdraht, welcher mit 200 HV um das 2,2-fache härter als Golddraht ist, fällt der Unterschied zwischen den Bonddurchmessern beider Drahtmaterialien gering aus.

Eine mögliche Ursache für ausgeprägte Drahtverformungen ist eine hohe Dichte von Versetzungen und Materialspannungen in den FABs, bevor diese mit dem Bond-Pad verschweißt werden [25, 69]. Wie aus der Arbeit von A. Pequegant et al. hervor geht, wird die Härte, und damit die Mikrostruktur der FABs, durch die EFO-Parameter bestimmt [69]. Zur Untersuchung dieses Effektes stellten A. Pequegant et al. Kupfer-FABs unter Verwendung unterschiedlicher EFO-Ströme und EFO-Zeiten her. Die zitierten Autoren stellten fest, dass Kupfer-FABs, welche bei hohen Strömen angeflammt wurden, sich während des Verschweißungsprozesses stärker verformen als

Kupfer-FABs, welche bei kleinen Strömen angeflammt wurden. Laut der Autoren ist die Ursache dieses Effektes die mit anwachsenden EFO-Strömen steigende Temperatur in den geschmolzenen FABs, sowie die darauf folgende steile Abkühlrate, die entsteht wenn die Wärme über den ungeschmolzenen Teil des Drahtes abfließt. Hierdurch entsteht im Material eine hohe Defektdichte in Form von Versetzungen sowie mechanische Spannungen, welche die Spannungs-Dehnungs-Kurve verändern [70]. Das Zusammendrücken des FABs während des Bond-Prozesses stellt eine Lastumkehr zur ursprünglichen Kugelbildung dar, infolgedessen bereits bei verhältnismäßig geringer Verformung eine plastische Deformation des „vorgespannten“ FABs eintritt (Bauschinger Effekt). Es liegt die Vermutung nahe, dass die in dieser Arbeit hergestellten Palladium-FABs, im Vergleich zu den Gold-FABs, eine höhere Dichte von Versetzungen sowie größere Spannungen besitzen und sich die Palladium-FABs aus diesem Grund während des Verschweißungsprozesses verhältnismäßig stark verformen.

Eine hohe Dichte von Versetzungen in den Palladium-FABs könnte zusätzlich eine Erklärung für die beobachtete hohe mechanische Stabilität der Palladiumdraht-Kontakte liefern. Innerhalb solcher Defekte liegen vergrößerte Diffusionskonstanten vor, wodurch die Verschweißung beschleunigt wird und homogen verschweißte Drahtverbindungen hergestellt werden können.

Temperaturstabilität

Die Ergebnisse der vorliegenden Arbeit zeigen in Übereinstimmung mit der Literatur, dass die Temperaturstabilität von Palladiumdraht-Verbindungen der von Golddraht-Verbindungen bei Weitem überlegen ist. Insbesondere unter einer Temperaturbelastung von 350 °C wird die höhere mechanische Stabilität der Palladiumdrähte deutlich. Golddrähte verlieren bei dieser Temperatur innerhalb der ersten 500 Stunden 40,4 % ihrer Zugfestigkeit (Reduzierung von 9,9 cN auf 5,9 cN). Im Unterschied hierzu bleibt die Zugfestigkeit der Palladiumdrähte in 350 °C Umgebungstemperatur über eine Dauer von 2500 Stunden im Rahmen der Standardabweichung

Tabelle 6.4: Literaturvergleich der Zugfestigkeit von Palladiumdraht

| Belastung | Zugfestigkeit/cN | | | |
|---------------|--|--|--|---|
| | J. Freytag [8] Ultrasonic auf 1 μm Au | A. Bischoff [7] Thermosonic auf 0,3 μm Au | A. Bischoff [7] Thermosonic auf 5-8 μm Au | W. Heiermann Thermosonic auf 0,8 μm Au |
| keine | 16,5 | 13 | 8,5 | 13,9 |
| 350 °C/2 h | | 11 | 5,5 | 13,9 bis 14,2 |
| 300 °C/1000 h | 16,5 | | | 12,9 (350 °C) |

konstant bei 12,9 cN. In 250 °C Umgebungstemperatur wurden über eine Dauer von 5000 Stunden konstante Zugfestigkeiten gemessen.

In Tabelle 6.4 werden die im Rahmen der vorliegenden Arbeit gemessenen Zugfestigkeiten von Palladiumdrähten mit Literaturwerten verglichen. Mit 13,9 cN liegt die gemessene Zugfestigkeit unbelasteter Palladiumdrähte im Rahmen der Literaturwerte, die zwischen 8,5 cN [7] und 16,5 cN [8] variieren. Hierbei muss jedoch berücksichtigt werden, dass die getesteten Drähte von J. Freytag et al. und A. Bischoff et al. unter Verwendung unterschiedlicher Drahtbondverfahren hergestellt wurden. Des Weiteren sind Zugfestigkeiten stets von der Positionierung des Zughakens als auch von der Geometrie der Draht-Verbindung abhängig (vgl. Abbildung 3.7, Seite 29). Diese Informationen gehen aus den zitierten Arbeiten nicht hervor. Eine direkte Vergleichbarkeit ist daher nur eingeschränkt möglich.

Hinsichtlich der Temperaturbeständigkeit gehen die Ergebnisse der zitierten Autoren auseinander. J. Freytag et al. beobachteten über eine Dauer von 1000 Stunden in 300 °C heißer Umgebungstemperatur eine konstante Zugfestigkeit der Palladiumdrähte von 16,5 cN [8].

Im Unterschied hierzu beobachteten A. Bischoff et al. bereits nach 2 Stunden Temperaturbelastung in 350 °C heißer Umgebungstemperatur einen signifikanten Verlust der Zugfestigkeit [7]. In der Arbeit von A. Bischoff et al. brachen Palladiumdrähte,

die auf einer $0,3\ \mu\text{m}$ dicken Gold-Metallisierung gebondet wurden, nach der Temperaturbelastung mit erhöhter Häufigkeit am Heel (vgl. Abschnitt 3.1.5, Seite 31). Diese Bruchkodierung lässt auf nicht optimale Bondparameter für die Herstellung des Stitch-Bonds schließen. Der Heel scheint bereits während des Bondprozesses zu sehr geschwächt worden zu sein. Im Vergleich hierzu brachen die Palladiumdrähte in der vorliegenden Arbeit ausschließlich im Bereich der Drahtmitte oder am Ball-Neck, was auf eine hohe Qualität der Ball-Bond- und Stitch-Bond-Verschweißungen schließen lässt.

In einer weiteren Versuchsreihe von A. Bischoff et al. wurden Palladiumdrähte auf $5\ \mu\text{m}$ bis $8\ \mu\text{m}$ dicken Gold-Dickschichtmetallisierungen gebondet. Auf diesen Schichten sank die Zugfestigkeit der Drähte nach 2 Stunden Temperaturbelastung bei $350\ ^\circ\text{C}$ von $8,5\ \text{cN}$ auf $5,5\ \text{cN}$. In mehr als 50 % aller Fälle lösten sich die Ball-Bonds von der Pad-Metallisierung ab (Ball-Lift). Diese Bruchkodierung lässt auf nicht optimale Ball-Bond-Parameter schließen.

Im Rahmen der vorliegenden Arbeit wurde neben einer konstant hohen Drahtstabilität eine hohe Temperaturbeständigkeit der Cu/Ni/Au-Pads nachgewiesen. Grund hierfür ist der Aufbau des Pad-Systems mit unbegrenzter Mischbarkeit jeweils benachbarter Metallisierungen. Zwischen folgenden Metallen bilden sich keine intermetallischen Phasen.

- Kupfer/Nickel (vgl. Abschnitt 2.2, Abbildung 2.1 [14])
- Nickel/Gold [71]
- Gold/Palladium (vgl. Abschnitt 4.1.3, Abbildung 4.7 [54])

Die miteinander reagierenden Kupfer- und Gold-Metallisierungen wurden durch die $2\ \mu\text{m}$ dicke Diffusionsbarriere aus Nickel voneinander getrennt. Wie die REM-Querschnitte zeigen, konnte diese Diffusionsbarriere über eine Dauer von 2500 Stunden in $250\ ^\circ\text{C}$ Umgebungstemperatur bzw. 120 Stunden in $350\ ^\circ\text{C}$ Umgebungstempe-

ratur eine Reaktion zwischen Gold und Kupfer, sowie die Entstehung von Defekten verhindern.

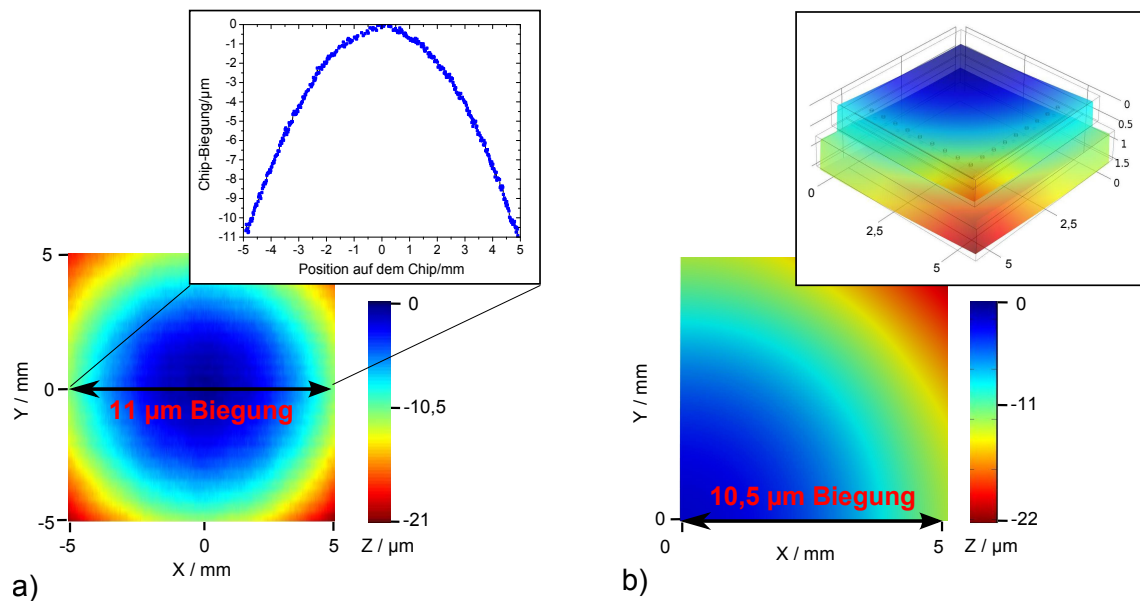


Abbildung 6.12: Verbiegung von Flip-Chip-Packages mit $7 \mu\text{m}$ breitem Bump-Array und $280 \mu\text{m}$ breiter Löttrahmen-Kontaktierung: a) interferometrische Messung, b) FEM-Simulation

6.2 Flip-Chip-Untersuchungen

6.2.1 FEM-Simulationen der thermomechanischen Spannungen und Deformationen

Mit Hilfe von FEM-Simulationen wurden die Deformationen (vgl. Abschnitt 3.2.6, Seite 47) der untersuchten Flip-Chip-Packages, sowie die thermomechanischen Spannungen (vgl. Abschnitt 3.2.5, Seite 45), die nach der Abkühlung von $350 \text{ }^{\circ}\text{C}$ Löttemperatur auf $20 \text{ }^{\circ}\text{C}$ in den Bumps entstehen, berechnet. Die experimentelle Validierung des Modells erfolgte durch den Vergleich mit interferometrisch gemessenen Package-Deformationen. In Abbildung 6.12 ist exemplarisch der Vergleich zwischen a) einer interferometrisch gemessenen und b) einer simulierten Deformation der Chip-Oberfläche dargestellt. Die Lötkontakte des abgebildeten Flip-Chip-Packages bestehen aus einem 7 mm breitem Bump-Array in Kombination mit einem Löttrahmen, der über eine Breite von $280 \mu\text{m}$ kontaktiert wurde. Sowohl die Simulationser-

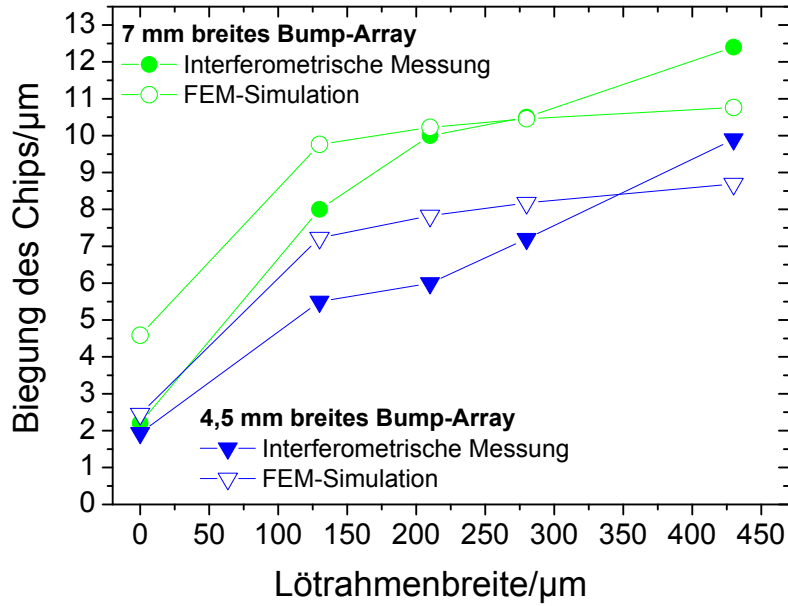


Abbildung 6.13: Vergleich zwischen simulierter und interferometrisch gemessener Verbiegung von Flip-Chip-Packages in Abhängigkeit von der Bump-Array-Breite und der kontaktierten Lötrahmenbreite

gebnisse, als auch die interferometrischen Messergebnisse beschreiben eine konvexe Krümmung der Chip-Oberfläche. Unter Berücksichtigung der im Vergleich zum Chip höheren Schrumpfung des Al_2O_3 -Substrates ist dieses Ergebnis konsistent mit den in Abschnitt 3.2.6, Seite 47 beschriebenen Effekten. Entlang der untersuchten Chip-Kantenlänge von 10 mm beträgt die simulierte Krümmung $10,5 \mu\text{m}$, die gemessene Krümmung $11 \mu\text{m}$. Ursachen für diese Abweichungen sind die in Abschnitt 5.2.1, Seite 94 festgehaltenen Näherungen, welche bei der Konzipierung des FEM-Modells verwendet wurden.

Abbildung 6.13 zeigt, dass die simulierte Verbiegung der untersuchten Packages mit der Breite der Lötrahmen und der Breite der Bump-Arrays zunimmt. Abbildung 6.13 zeigt zudem, dass dieser Effekt mit Hilfe interferometrischer Messungen validiert werden kann. Der Übergang der simulierten Kurve zu einer Sättigung konnte experimentell jedoch nicht bestätigt werden.

Gemittelt über die Ergebnisse unterschiedlicher Lötrahmenbreiten beträgt die simu-

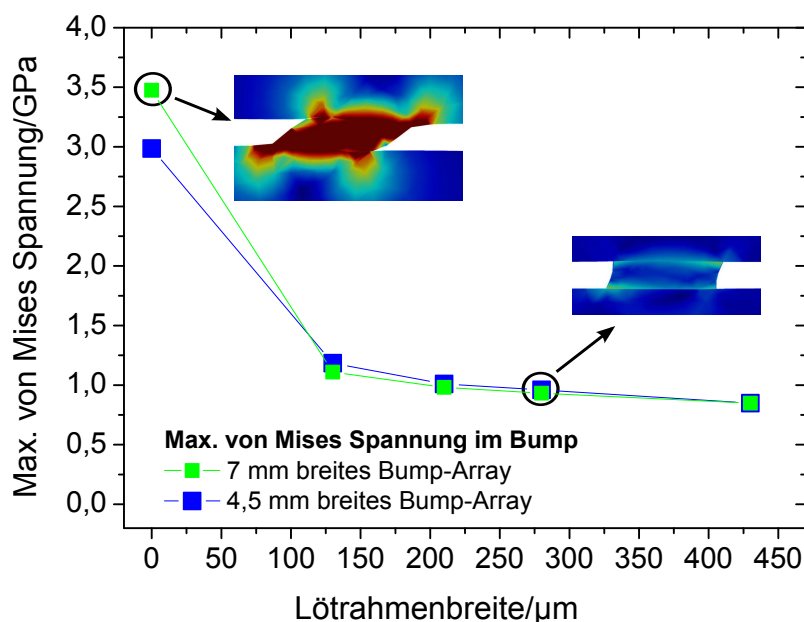


Abbildung 6.14: Simulierte, maximale von Mises Spannung im Bump mit der größten Entfernung zur Package-Mitte in Abhängigkeit von der Bump-Array-Breite und der kontaktierten Lötrahmenbreite; Bildausschnitte simulierter Bump-Scherungen für Flip-Chip-Packages ohne bzw. mit Lötrahmen

lierte Krümmung der Flip-Chip-Packages mit 4,5 mm breiten Bump-Arrays $6,87 \mu\text{m}$. Die gemessene Krümmung dieser Packages beträgt gemittelt über die Lötrahmenbreiten $6,11 \mu\text{m}$. Die simulierten Ergebnisse der Krümmung weichen damit durchschnittlich um 11,1 % von den experimentell ermittelten Ergebnissen ab.

Für Flip-Chip-Packages mit 7 mm breiten Bump-Arrays betragen die entsprechend gemittelten Ergebnisse der Simulation und der Messung jeweils $9,16 \mu\text{m}$ und $8,62 \mu\text{m}$ und weichen damit durchschnittlich um 5,9 % voneinander ab.

Abbildung 6.14 zeigt die simulierten von Mises Spannungen in den Bumps, die jeweils den größten Abstand zur Package-Mitte besitzen, in Abhängigkeit von der Bump-Array-Breite und der kontaktierten Lötrahmenbreite. In diesen Bumps ist, im Vergleich zu den restlichen Bumps, die höchste thermomechanische Spannung zu erwarten. Gemäß der Simulation kann diese Spannung mit Hilfe von Lötrahmen signifikant verringert werden. Eine kontaktierte Lötrahmenbreite von $130 \mu\text{m}$ be-

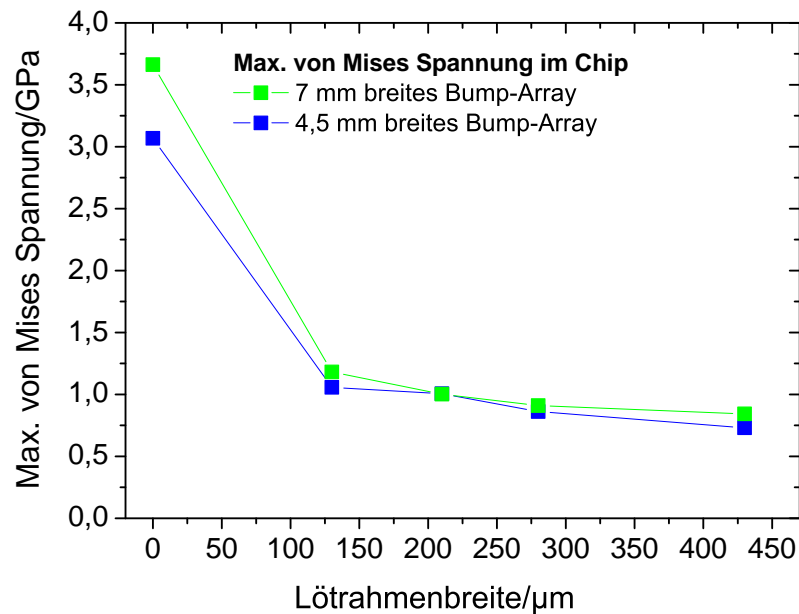


Abbildung 6.15: Simulierte, maximale von Mises Spannung im Chip in Abhängigkeit von der Bump-Array-Breite und der kontaktierten Lötahmenbreite

wirkt für 4,5 mm breite Bump-Arrays eine Reduzierung der von Mises Spannung um 65,5 % von 3,07 GPa auf 1,06 GPa. Für Flip-Chip-Packages mit 7 mm breiten Bump-Arrays bewirken Lötahmen dieser Breite eine Reduzierung der von Mises Spannung um 67,8 % von 3,66 GPa auf 1,18 GPa. Ein Anstieg der kontaktierten Lötahmenbreite von 130 μm auf 430 μm hat für beide untersuchten Bump-Array-Größen eine weniger signifikante Reduzierung der von Mises Spannung zur Folge. Die Bildausschnitte simulierter Bump-Deformationen in Abbildung 6.14 zeigen, dass durch Anwendung eines Lötrahmens die horizontale Scherung der Bumps signifikant reduziert wird.

In Abbildung 6.15 sind die maximal auftretenden von Mises Spannungen im Silizium-Chip dargestellt. Es sind keine signifikanten Unterschiede im Vergleich zu den maximalen von Mises Spannungen in den Bumps zu erkennen (vgl. Abbildung 6.14). Abbildung 6.16 zeigt die geometrische Verteilung der von Mises Spannungen in einem Flip-Chip-Package mit 7 mm breitem Bump-Array und 280 μm breiter Lötahmen-Kontaktierung. Die maximalen Spannungen befinden sich in unmittelbarer Nähe zu

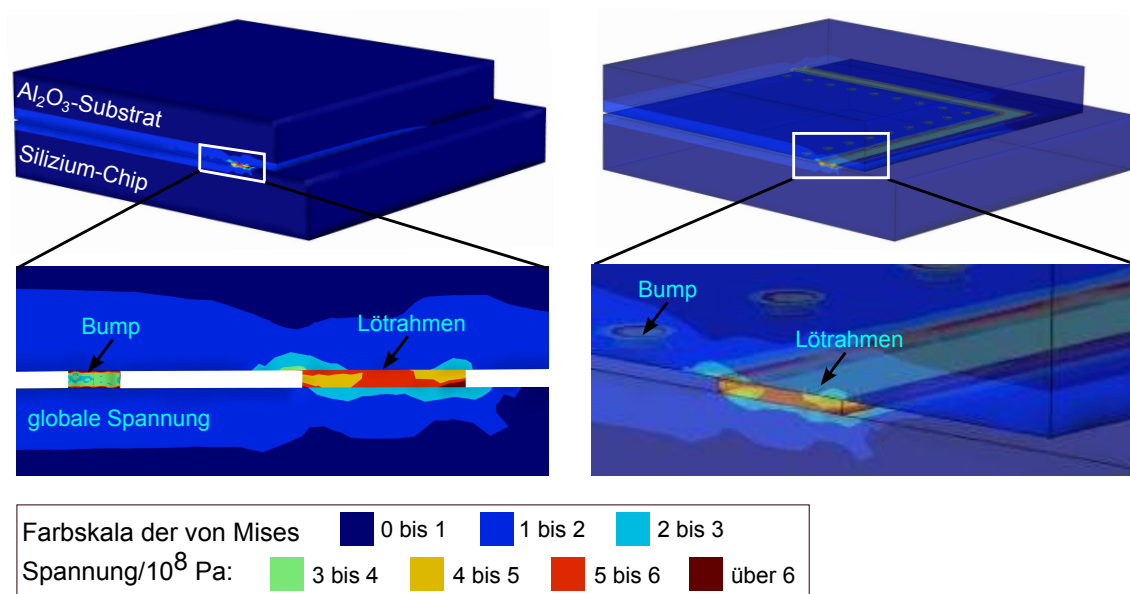


Abbildung 6.16: Intransparente und transparente Darstellung der von Mises Spannungen in einem Flip-Chip-Package mit 7 mm breitem Bump-Array; die kontaktierte Breite des Löttrahmens beträgt $280\text{ }\mu\text{m}$.

den verlöteten Strukturen. Außerhalb dieser Strukturen liegt eine global verteilte Spannung mit einer Größe zwischen $0,1\text{ GPa}$ und $0,2\text{ GPa}$ vor, welche bis zu einer Tiefe von $157\text{ }\mu\text{m}$ in den Chip reicht. Diese globale Spannung wurde ausschließlich in Simulationen von Packages mit Löttrahmen und signifikanter Verbiegung beobachtet. Es ist daher davon auszugehen, dass die globale Spannung weniger durch den Übertrag mechanischer Bump-Spannungen, als vielmehr durch die Krümmung des Flip-Chip-Packages hervorgerufen wird.

Gemäß der präsentierten Simulation wurde somit das Teilziel, thermomechanische Spannung in Flip-Chip-Bumps durch Anwendung von Löttrahmen zu reduzieren, erfüllt. Die Grundüberlegung, durch die Package-Krümmung die Bump-Scherung und damit die thermomechanische Spannung zu reduzieren, wurde Anhand des FEM-Modells verifiziert, welches mit Hilfe der gemessenen Package-Krümmung experimentell validiert wurde. Die experimentelle Untersuchung, ob die Anwendung von Löttrahmen die Lebensdauer erhöht, folgt im übernächsten Abschnitt 6.2.3.

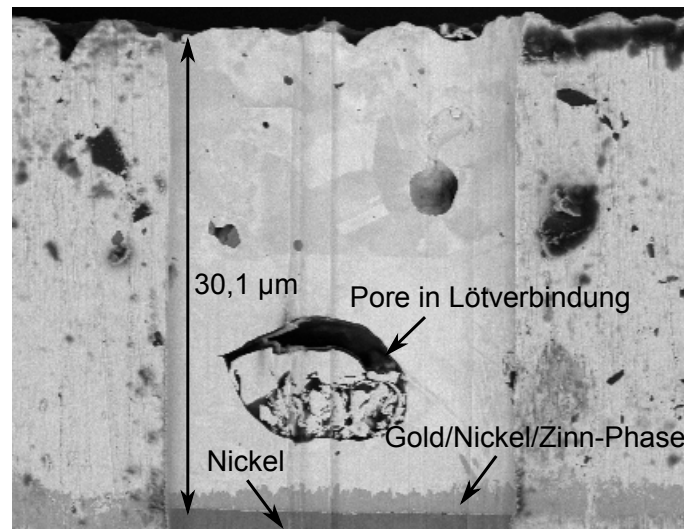


Abbildung 6.17: Querschnitt durch die Lötverbindung zwischen einem Flip-Chip-Bump und der Gold-Metallisierung des Al_2O_3 -Substrates

6.2.2 Mikrostruktur der Flip-Chip-Bumps

Mit Hilfe der Kelvin-Strukturen wurde an fünf Proben jeweils der elektrische Widerstand eines einzelnen Bumps bestimmt. Im Durchschnitt wurde ein elektrischer Bump-Widerstand von $7 \text{ m}\Omega$ gemessen.

Abbildung 6.17 zeigt einen Querschnitt durch eine Lötverbindung zwischen einem Bump und der Gold-Metallisierung des Al_2O_3 -Substrates. Die abgebildete Struktur stammt von einem Package, das mit Hilfe eines Schertests aufgebrochen wurde. Während des Schertests löste sich die Gold-Metallisierung vom Al_2O_3 -Substrat ab und blieb auf den Bumps haften. Auf diese Weise war es möglich, Proben herzustellen, die mit Hilfe von FIB-Technologie präpariert werden konnten.

Die Entstehung der Pore innerhalb der Lötverbindung wurde mit hoher Wahrscheinlichkeit durch die Rauheit der Gold-Metallisierung des Al_2O_3 -Substrates verursacht (vgl. Abbildung 5.10, Seite 102). Durch den Polier-Schritt, welcher der Vorpräparation der Probe diente, wurde abgeschliffenes Material in die Pore geschoben. EDX-Messungen haben gezeigt, dass durch die Diffusion von Zinn in Richtung Substrat

eine Gold/Nickel/Zinn-Phase an der Nickel-Grenzschicht entsteht. Bis auf die Poren sind keine Defekte in den Metallisierungen zu erkennen.

6.2.3 Zuverlässigkeit der entwickelten Flip-Chip-Packages

Daisy-Chain-Messungen nach Temperaturwechselzyklen (-50 °C/175 °C)

Eine Temperaturwechselbeständigkeit von mehr als 50 Zyklen (-50 °C/175 °C) wurde ausschließlich von Flip-Chip-Packages mit einer Bump-Array-Breite von 7 mm in Kombination mit Lötrahmen von 280 μm verlöteter Breite erfüllt. Zur Untersuchung der Temperaturwechselbeständigkeit wurde an Proben, die bis zu einer Anzahl von 1000 Temperaturwechselzyklen belastet wurden, die elektrischen Widerstände der Daisy-Chain-Strukturen gemessen. Jedes der fünf getesteten Packages bestand diesen Belastungstest. Der durchschnittliche Daisy-Chain-Widerstand dieser fünf Proben, mit jeweils 68 Bumps, stieg während der gesamten Zyklenanzahl von ursprünglich 33,4 Ω auf 35,7 Ω an.

Flip-Chip-Packages mit Rahmen, welche während der Temperaturwechselzyklen die Funktionalität ihrer Daisy-Chains verloren hatten, wurden mittels interferometrischer Messungen untersucht. Die Deformation dieser zerstörten Flip-Chip-Packages war im Vergleich zur ursprünglichen Deformation, wie sie vor den Temperaturwechselzyklen vorlag, signifikant verringert.

Daisy-Chain-Messungen nach 250 °C Dauerbelastung

Fünf Flip-Chip-Packages der Aufbauvariante mit der höchsten Temperaturwechselbeständigkeit (7 mm Bump-Array-Breite in Kombination mit Lötrahmen, die über eine Breite von 280 μm verlötet waren) wurden 620 Stunden in 250 °C heißer Umgebungstemperatur gelagert. Jedes der geprüften Flip-Chip-Packages bestand diesen Belastungstest. Über die gesamte Belastungsdauer stieg der durchschnittliche Daisy-Chain-Widerstand der fünf getesteten Flip-Chip-Packages von 33,7 Ω auf 35,8 Ω an. Diese Erhöhung des Widerstandes ist zum Teil auf einen erhöhten Kontaktwiderstand zwischen den Wolfram-Pads und den Messnadeln nach der Temperaturbelas-

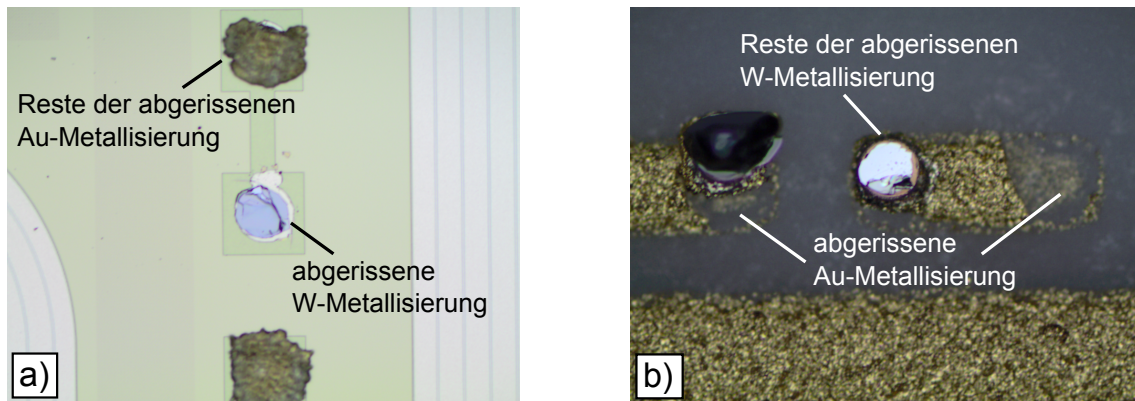


Abbildung 6.18: Mikroskopische Aufnahmen gescherter Flip-Chip-Packages: a) Chip, b) Substrat

stung zurück zu führen. In der sauerstoffhaltigen, 250 °C heißen Umgebung, waren die Oberflächen der Wolfram-Pads nach 620 Stunden deutlich sichtbar von einer Oxidschicht bedeckt, die nicht rückstandslos beseitigt werden konnte.

Schertests nach 250 °C Dauerbelastung

Zur Prüfung der mechanischen Stabilität wurden Schertests an fünf Proben durchgeführt, welche zuvor 550 Stunden in 250 °C Umgebungstemperatur gelagert wurden. An allen Proben lösten sich großflächig Teile der Gold-Metallisierung vom Al_2O_3 -Substrat ab (vgl. Abbildung 6.18). Vereinzelt wurden jedoch auch herausgebrochene Wolfram-Metallisierungen, sowie Brüche in der SLID-Lötverbindung beobachtet.

Die Scherfestigkeit der Flip-Chip-Packages betrug nach der Temperaturbelastung 47,6 MPa bis 139,8 MPa. Für Flip-Chip-Packages mit 7 mm breitem Bump-Array in Kombination mit Lötrahmen, die über eine Breite von 280 μm kontaktiert wurden, entspricht 139,8 MPa Scherfestigkeit einer Scherkraft von 840 N. Scherfestigkeiten von Flip-Chip-Packages, die keiner Temperaturbelastung unterzogen wurden, liegen ebenfalls in diesem Bereich.

Grund für die hohe Schwankung ist die gleichzeitige Scherung einer Vielzahl verlöteter Strukturen, sowie die Komplexität des Aufbaus. Im Unterschied hierzu wiesen Schertests an Drahtbonds wesentlich einheitlichere Scherfestigkeiten auf, da die

Drahtbonds isoliert getestet werden konnten. Die Scherung von Flip-Chip-Packages bewirkt hingegen stets das gleichzeitige Auftreten unterschiedlicher Bruchkodierungen, deren Verteilung und Häufigkeit zusätzlich von Probe zu Probe variiert.

6.2.4 Diskussion

Die präsentierten FEM-Simulationen zeigen, dass mit ansteigender Lötrahmenbreite die Krümmung der Flip-Chip-Packages ansteigt und gleichzeitig die thermomechanischen Spannungen in den Flip-Chip-Bumps sinken. Des Weiteren entsteht, bedingt durch die Krümmung, neben den lokal begrenzten Spannungen im Bereich der Bumps eine globale Spannung, welche sich über das gesamte Package verteilt. Diese globale Spannung reicht bis zu einer Tiefe von $157\text{ }\mu\text{m}$ in den Chip. Es stellt sich nun die Frage, ob diese Spannung die Funktionalität von CMOS-Chips beeinträchtigt. Exemplarisch wird hierzu an dieser Stelle eines der untersuchten Packages mit 7 mm breitem Bump-Array in Kombination mit $280\text{ }\mu\text{m}$ breitem Lötrahmen betrachtet, welches eine Gesamtverbiegung von $10,5\text{ }\mu\text{m}$ aufweist. Dividiert durch die 5 mm lange Strecke, über welche die Verbiegung vorliegt, erhält man einen von der Messstrecke unabhängigen Wert (warpage) von $2,1\text{ }\mu\text{m/mm}$.

Im Vergleich hierzu besitzen kommerzielle Flip-Chip-Packages, welche aus Silizium-Chips und organischen Substraten unter Verwendung von Underfill aufgebaut werden, einen ähnlich hohen warpage zwischen $1,9\text{ }\mu\text{m/mm}$ und $3,8\text{ }\mu\text{m/mm}$ [72–74]. Es ist daher davon auszugehen, dass die durch Verbiegung generierten thermomechanischen Spannungen vergleichbar hoch sind, unabhängig davon ob die Flip-Chip-Packages wie in der vorliegenden Arbeit unter Verwendung von Lötrahmen oder mit Hilfe von Underfills aufgebaut werden. Vorausgesetzt, dass unterhalb der Lötrahmen bevorzugt spannungsunempfindliche Bauelemente integriert werden, sollte die präsentierte Flip-Chip-Methode daher keine Funktionsbeeinträchtigungen in CMOS-Chips verursachen. Die von Mises Spannungen unterhalb der Lötrahmen ist mit $0,2$ bis $0,3\text{ GPa}$ dreifach höher als die Spannung in der Mitte der Chip-Fläche (vgl. Abbildung 6.16).

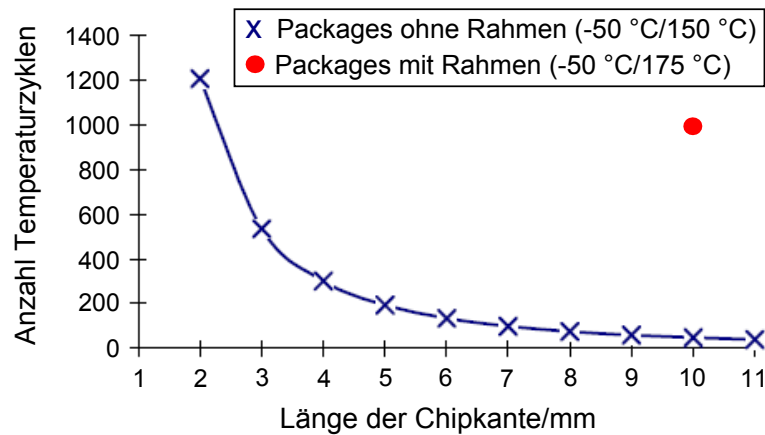


Abbildung 6.19: Vergleich maximaler Temperaturwechselbeständigkeiten zwischen den untersuchten Flip-Chip-Packages mit Lötrahmen und Literaturwerten von Flip-Chip-Packages ohne Lötrahmen und ohne Underfill [33]; das verwendete Substrat besteht in beiden Fällen aus Al_2O_3 .

Die FEM-Ergebnisse zeigen für Flip-Chip-Packages mit Lötrahmen verringerte thermomechanische Spannungen in den Bumps. Dieses theoretische Ergebnis ist konsistent mit den experimentell beobachteten hohen Temperaturwechselbeständigkeiten entsprechender Packages. So besitzen Flip-Chip-Packages mit 7 mm breiten Bump-Arrays in Kombination mit $280\text{ }\mu\text{m}$ breiten Lötrahmen eine Temperaturwechselbeständigkeit von über 1000 Zyklen ($-50\text{ }^\circ\text{C}/175\text{ }^\circ\text{C}$). Damit erfüllen diese Packages die Anforderungen des Automobilstandards AEC-Q100 (Grade 0). In Abbildung 6.19 wird die maximal erreichte Temperaturwechselbeständigkeit der entwickelten Flip-Chip-Packages mit Literaturwerten verglichen. Die Lebensdauer der untersuchten Packages übertrifft unter Einwirkung von Temperaturwechselzyklen die Lebensdauer der Packages aus den zitierten Arbeiten um mehr als das 20-fache. Die Langzeit-Temperaturbeständigkeit in $250\text{ }^\circ\text{C}$ heißer Umgebung liegt bei mindestens 620 Stunden.

Für Flip-Chip-Packages mit 10 mm Chip-Kantenlänge wurde in der Literatur bisher noch nicht über vergleichbar hohe Zuverlässigkeiten gegenüber Temperaturwechsel-

zykeln und Hochtemperaturbelastungen berichtet.

Untersuchte Flip-Chip-Packages ohne Lötrahmen versagten bereits vor Abschluss von 50 Temperaturwechselzyklen ($-50\text{ }^{\circ}\text{C}$ bis $175\text{ }^{\circ}\text{C}$). Dieser Maximalwert für die Temperaturwechselbeständigkeit stimmt mit Literaturwerten überein, gemäß welchen Flip-Chip-Packages vergleichbarer Größe maximal 50 Temperaturwechselzyklen ($-50\text{ }^{\circ}\text{C}$ bis $150\text{ }^{\circ}\text{C}$) überstehen.

Der Grund für die geringe Belastbarkeit der Flip-Chip-Packages mit dünnen Lötrahmen ist vermutlich deren zu geringe mechanische Stabilität. Bestätigt wird diese Vermutung durch Messungen der Deformationen von Flip-Chip-Packages, die nach Einwirkung der Temperaturwechselzyklen die Funktionalität ihrer Daisy-Chains verloren hatten. Die Deformation dieser zerstörten Flip-Chip-Packages war gegenüber der ursprünglichen Deformation, wie sie vor den Temperaturwechselzyklen vorlag, signifikant verringert. Gemäß der FEM-Simulationen und der interferometrischen Messungen kann aus dieser reduzierten Verbiegung eine Verringerung der kontaktierten Lötrahmen-Fläche geschlossen werden, d.h. die Lötrahmen haben sich während der Temperaturwechselzyklen partiell abgelöst. Der Effekt der Spannungsreduzierung in den Bumps geht damit verloren und die Kontaktierungen reißen.

Eine mögliche Erklärung für die geringe Temperaturwechselbeständigkeit der $470\text{ }\mu\text{m}$ breiten Lötrahmen, welche über eine Breite von $430\text{ }\mu\text{m}$ kontaktiert wurden, könnte die $12,4\text{ }\mu\text{m}$ hohe Krümmung und hierdurch erzeugte zu hohe mechanische thermomechanische Spannung im Lötrahmen sein. Infolge dessen könnte sich der Lötrahmen vom Substrat ablösen, wodurch der Effekt der Spannungsreduzierung in den Bumps verloren geht und die Kontaktierungen reißen.

Über die Scherfestigkeit von Gold/Zinn-Bumps liegen keine Literaturangaben vor. Die Scherfestigkeit der Lötverbindungen untersuchter Flip-Chip-Packages liegt nach 550 Stunden Temperaturbelastung bei $250\text{ }^{\circ}\text{C}$ zwischen $47,6\text{ MPa}$ und $139,8\text{ MPa}$. Im Vergleich hierzu beträgt die Scherfestigkeit von Cu/Sn-Bumps 19 MPa bis 114 MPa [63].

7. Zusammenfassung und Ausblick

7.1 Zusammenfassung

Das Hauptziel der vorliegenden Dissertation war die Entwicklung von Methoden zur Herstellung mikroelektronischer Kontakte mit Temperaturstabilitäten über 250 °C, unter Verwendung von Flip-Chip-Technologie und Drahtbond-Technologie.

7.1.1 Arbeitsstand der Palladiumdraht-Bondverfahren

Aufgrund entscheidender Vorteile hinsichtlich ihrer Zuverlässigkeit wurde das Einsatzpotential von Palladiumdrähten auf Gold-Metallisierungen untersucht. Durch sukzessives elektrochemisches Abscheiden unterschiedlicher Metall-Schichten wurden Bond-Pads bestehend aus einem Cu(3 μm)/Ni(2 μm)/Au(0,8 μm)-Schichtsystem hergestellt. Auf diesen Metallisierungen wurde sowohl der Bondprozess als auch die Zuverlässigkeit von Palladiumdrähten mit 25 μm Durchmesser untersucht.

Prozessentwicklung des Palladium-Drahtbondverfahrens

Zur Ermittlung optimaler Bondparameter wurde eine Drahtbond-Prozessentwicklung durchgeführt, in welcher Drahtverbindungen unter systematischer Veränderung aller signifikanten Bondparameter untersucht wurden. Die mechanische Stabilität der

Drahtverbindungen wurde mit Hilfe von Schertests und Zugfestigkeitstests untersucht. Im Rahmen der vorliegenden Arbeit wird erstmalig darüber berichtet, dass die Kontaktierung von Gold-Pads mit Palladiumdraht gegenüber Golddraht lediglich einen um 54 % höheren Bonddruck erfordert. Hierbei überlappt das Prozessfenster der Palladiumdrähte komplett das Prozessfenster der Golddrähte und ist in Richtung hoher Ultraschalleistungen aufgeweitet.

Zusätzlich wurde gezeigt, dass Silizium-Chips mit $\text{Cu}(3\text{ }\mu\text{m})/\text{Ni}(2\text{ }\mu\text{m})/\text{Au}(0,8\text{ }\mu\text{m})$ Bond-Pads durch Hochtemperatur-Lötprozesse mit Prozesstemperaturen von 350 °C fixiert werden können, ohne dass sich die Pad-Eigenschaften nachteilig für den Drahtbondprozess verändern.

Eine 0,1 μm dicke Pad-Metallisierungen auf Gold erwies sich für die präsentierten Bondprozesse als ungeeignet. Diese Schicht ist bereits ohne Einwirkung hoher Temperaturen nur in ungenügendem Maße bondbar. Temperaturbelastungen verschlechtern die Bondbarkeit dieser Schicht zusätzlich.

Hochtemperatur-Untersuchungen an Palladium-Drahtverbindungen

Die Hochtemperaturbeständigkeit der Palladiumdraht-Verbindungen wurde durch Zugfestigkeitstests und Schertests nach Temperaturlagerungen bei 250 °C und 350 °C geprüft. Zusätzlich wurden nach diesen Temperaturbelastungen Querschnitte durch Drahtbonds mit Hilfe von FIB-Technologie (Focused Ion Beam) angefertigt. Die präparierten Querschnitte wurden mittels Rasterelektronenmikroskopie (REM) untersucht.

Die Ergebnisse der vorliegenden Arbeit zeigen, dass die Temperaturstabilität von Palladiumdraht-Verbindungen der von Golddraht-Verbindungen bei Weitem überlegen ist. Insbesondere unter einer Temperaturbelastung von 350 °C wurde die höhere mechanische Stabilität der Palladiumdrähte deutlich sichtbar. Golddrähte verloren bei dieser Temperatur innerhalb der ersten 500 Stunden 40,4 % ihrer Zugfestigkeit (Reduzierung von 9,9 cN auf 5,9 cN). Im Unterschied hierzu blieb die Zugfestigkeit der Palladiumdrähte in 350 °C Umgebungstemperatur über eine Dauer von

2500 Stunden konstant bei 12,9 cN. In 250 °C Umgebungstemperatur wurden über eine Dauer von 5000 Stunden konstante Zugfestigkeiten gemessen.

REM-Aufnahmen an Drahtbond-Querschnitten zeigten, dass während einer 2500 Stunden andauernden Lagerung in 250 °C heißer Umgebungstemperatur keine Defekte im Mikrogefüge der Bondverbindung entstehen. Auch nach einer 120 Stunden andauernden Lagerung in 350 °C heißer Umgebungstemperatur waren keinerlei Degradationen im Pad-Metallsystem oder in der Bondverbindung zu erkennen.

7.1.2 Arbeitsstand der Flip-Chip-Technologie

Im Rahmen der vorliegenden Arbeit wurde eine hochtemperaturbeständige Flip-Chip-Methode für die Kontaktierung von Silizium-Chips mit einer Kantenlänge von 10 mm entwickelt. Neben Umgebungstemperaturen von 250 °C sollten die Flip-Chip-Packages eine hohe Anzahl von Temperaturwechselzyklen unbeschadet überstehen. Bisher galt eine zuverlässige Flip-Chip-Kontaktierung von Silizium-Chips mit einer Kantenlänge von 10 mm nur unter Verwendung von Underfill-Materialien als realisierbar. Underfill-Materialien erhöhen die Zuverlässigkeit von Flip-Chip-Packages durch die Umverteilung thermomechanischer Spannung auf das Gesamtsystem. Die maximale Temperaturbelastbarkeit kommerzieller Underfills liegt derzeit jedoch nur zwischen 150 °C und 170 °C Umgebungstemperatur [11].

In dieser Arbeit sollte durch die Verlötung mit einem Rahmen entlang der Chip-Außenkanten analog zu kommerziellen Flip-Chip-Packages eine Krümmung über das gesamte Flip-Chip-Package erzeugt werden. Durch eine solche Deformation sollten thermomechanische Spannungen in den Bumps reduziert werden. Ein zusätzlicher positiver Effekt des Lötrahmens ist der Schutz des Chips vor schädlichen Umwelteinflüssen.

Die präsentierten FEM-Simulationen (Finite Elemente Methode) zeigen, dass mit ansteigender Lötrahmenbreite die Krümmung der Flip-Chip-Packages ansteigt und gleichzeitig die thermomechanische Spannung in den Flip-Chip-Bumps sinkt. Für Flip-Chip-Packages mit 7 mm breiten Bump-Arrays bewirken bereits Lötrahmen-

Kontaktierungen von 130 μm Breite in den Flip-Chip-Bumps eine Reduzierung der von Mises Spannung um 67,8 % von 3,66 GPa auf 1,18 GPa

Durch sukzessives elektrochemisches Abscheiden unterschiedlicher Metall-Schichten wurden Bumps und Lötrahmen bestehend aus einem Kupfer/Nickel/Gold/Zinn-Schichtsystem hergestellt. Die Breite der Rahmen variierte zwischen 170 μm und 420 μm . Zusätzlich wurden auf den Chips Teststrukturen aus Wolfram-Leiterbahnen, sogenannte Daisy-Chains, integriert, durch welche die Funktionalität der Bumps nach Belastungstests geprüft werden konnte. Unter Verwendung von Solid-Liquid Interdiffusion-Technologie (SLID) wurden die Chips auf Keramiksubstrate mit Gold-Metallisierungen gelötet.

Querschnittanalysen mittels Rasterelektronenmikroskopie (REM) zeigten Poren, die auf die inhomogene Metallisierung der Keramiksubstrate zurückzuführen sind.

Mit Hilfe interferometrischer Messungen wurde die Krümmung der Flip-Chip-Packages bestimmt, welche als Validierungsparameter für das FEM-Modell diente. Mit diesen Messergebnissen konnte die simulierte Verbiegung, welche entsteht wenn die Packages von 350 °C Löttemperatur auf 20 °C abkühlen, bestätigt werden.

Die Zuverlässigkeit der Flip-Chip-Packages wurde durch Widerstandsmessungen an Daisy-Chain-Teststrukturen nach Temperaturlagerungen bei 250 °C und Temperaturwechselzyklen zwischen -50 °C bis 175 °C geprüft. Das Ergebnis dieser Messungen war, dass Flip-Chip-Packages mit einer Rahmenbreite von 320 μm über eine Dauer von 620 Stunden in 250 °C heißer Umgebungstemperatur ohne Ausfälle betrieben werden können. Die Temperaturwechselbeständigkeit liegt bei über 1000 Zyklen.

Über vergleichbar hohe Zuverlässigkeiten von Flip-Chip-Packages mit Chipabmessungen von 10 mm wurde in der Literatur bisher noch nicht berichtet. Die Temperaturwechselbeständigkeit der untersuchten Packages, die im Rahmen der vorliegenden Arbeit erstmalig gezeigt wurde, übertrifft die Zuverlässigkeit von vergleichbaren Aufbauten ohne Underfill um mindestens das 20-fache.

Die Lötverbindungen der untersuchten Flip-Chip-Packages verfügen nach 550 Stun-

den Temperaturbelastung bei 250 °C über eine Scherfestigkeit zwischen 47,6 MPa und 139,8 MPa.

7.2 Ausblick

Nach der erstmaligen Demonstration von Funktionalität und Zuverlässigkeit der entwickelten Drahtbond- und Flip-Chip-Verfahren bieten sich beide Methoden für die Kontaktierung von Halbleiter-Chips mit aktiven Schaltungen zum Zweck weiterer Untersuchungen an.

Die hohe Stabilität der Palladiumdrähte könnte insbesondere für Verkapselungsverfahren unter Verwendung von Polymerkeramik von entscheidender Bedeutung sein. Der hohe Druck, unter welchem die Polymerkeramik aufgetragen wird, erfordern stabile Kontakte, für welche Palladium-Drahtverbindungen von Vorteil sein könnten.

Auch innerhalb von Keramik-Gehäusen, welche unter Verwendung lötlbarer Deckel hermetisch versiegelt werden, ist eine konstant hohe Drahtstabilität gefordert, insbesondere dann, wenn die Drahtverbindungen Längen von über 5 mm besitzen. Bei diesen Längen erhöht sich das Risiko von Drahtdurchbiegungen (wire sweep).

Für die demonstrierte Flip-Chip-Methode bleibt zu prüfen, inwiefern dieses Aufbau-Konzept die Funktionalität aktiver Schaltungen beeinträchtigt. Im Vergleich zu kommerziell hergestellten Flip-Chip-Packages sind jedoch keine erhöhten Ausfallrisiken zu erwarten, welche auf erhöhte thermomechanische Spannungen zurückgeführt werden können. Grund für diese Annahme sind die im Verhältnis zu kommerziellen Packages vergleichbar hohen Deformationen der entwickelten Packages.

Durch folgende Modifikationen könnte die Zuverlässigkeit der demonstrierten Flip-Chip-Methode zusätzlich erhöht werden:

- Die Verwendung von Aluminiumnitrid- (AlN) oder Siliziumnitrid-Substraten (Si_3N_4), welche im Vergleich zu den verwendeten Al_2O_3 -Substraten einen um jeweils 1,4 ppm/°C bzw. 3 ppm/°C geringeren CTE-Mismatch zu Silizium

besitzen [38, 60], könnte thermomechanische Spannungen in den Flip-Chip-Bumps zusätzlich reduzieren.

- Lötverbindungen können durch einen Gold/Indium-(SLID)-Prozess mit einer Löttemperatur von 210 °C hergestellt werden [64]. Durch die im Vergleich zum untersuchten Gold/Zinn-SLID-Prozess um 140 °C verringerte Löttemperatur werden die thermomechanischen Spannungen, die bei Abkühlung auf Raumtemperatur in den Flip-Chip-Bumps entstehen, zusätzlich verringert.
- Durch die Herstellung von Substrat-Metallisierungen mit geringer Rauheit und homogener Schichtdicke könnte die Kontaktierung der Flip-Chip-Bumps wesentlich optimiert werden.
- Die Verwendung zusätzlicher Stützstrukturen in der Mitte der Halbleiter-Chips könnte die Temperaturwechselbeständigkeit zusätzlich erhöhen.

Literaturverzeichnis

- [1] SHORTHOUSE, G. ; LANDE, S.: The Global Market for High Temperature Electronics. In: *3rd International High Temperature Conference (HITEC)*, 1996, S. 3–8
- [2] JOHNSON, R.W. ; EVANS, J.L. ; JACOBSEN, P. ; THOMPSON, J.R. ; CHRISTOPHER, M.: The changing automotive environment: high-temperature electronics. In: *IEEE Transactions on Electronics Packaging Manufacturing* 27 (2004), Nr. 3, S. 164–176
- [3] WILDE, J.: Hochtemperatur-Elektronik: Stand und Herausforderungen. In: *VDE/GMM. Frankfurt am Main* (2002)
- [4] SPARKS, J.: High Temperature Electronics for Distributed Controls. In: *3rd International High Temperature Conference (HITEC)*, 1996, S. 7–12
- [5] NORMANN, R.A.: First high-temperature electronics products survey. United States Department of Energy, 2006. – Forschungsbericht
- [6] VENTZAS, D. E.: High Temperature Electronics - Applications in Gas Turbines Reliable Measurement and Control. In: *3rd International High Temperature Conference (HITEC)*, 1996, S. 13–20
- [7] BISCHOFF, A. ; ALDINGER, F.: Reliability criteria of new low-cost materials for bonding wires and substrates. In: *34th Electronic Components Conference*, 1984, S. 411–417

- [8] FREYTAG, J. ; WENNEMUTH, I.: Wire bonding technique for high temperature applications. In: *5th International Conference on Solid-State and Integrated Circuit Technology* IEEE, 1998, S. 219–221
- [9] HARMAN, G.: *Wire Bonding in Microelectronics*. McGraw-Hill Professional, 2010
- [10] TIJSEN, E.: Ball bonding of palladium wire on aluminium bond pads. In: *International Symposium on Microelectronics*, 1999, S. 734–739
- [11] BRAUN, T. ; BECKER, K.F. ; KOCH, M. ; BADER, V. ; ASCHENBRENNER, R. ; REICHL, H.: High-temperature reliability of flip chip assemblies. In: *Microelectronics Reliability* 46 (2006), Nr. 1, S. 144–154
- [12] KITTEL, C.: *Einführung in die Festkörperphysik*. Oldenbourg Wissenschaftsverlag, 2005
- [13] ILSCHNER, B.: *Werkstoffwissenschaften: Eigenschaften, Vorgänge, Technologien*. Springer, 1982
- [14] ASKELAND, D.R. ; FAHLAND, W.: *Materialwissenschaften: Grundlagen, Übungen, Lösungen*. Spektrum Akademischer Verlag, 1996
- [15] MORTIMER, C.E. ; MÜLLER, U.: *Basiswissen der Chemie*. Georg Thieme-Verlag, Stuttgart, 1996
- [16] AASMUNDTVEIT, K.E. ; WANG, K. ; HOIVIK, N. ; GRAFF, J.M. ; ELFVING, A.: AuSn SLID bonding: Fluxless bonding with high temperature stability, to above 350 °C. In: *Microelectronics and Packaging Conferenc (EMPC)* IEEE, 2009, S. 1–6
- [17] CLUFF, K.D. ; PECHT, M.G.: *Electronic Packaging Technologies*. Bd. 122. 2001
- [18] HACKE, H.J.: *Montage integrierter Schaltungen*. Springer, 1987

- [19] LANG, K.D. ; HARMAN, G.G. ; SCHNEIDER-RAMELOW, M.: Modern wire bonding technologies—ready for the challenges of future microelectronic packaging. In: *The World of Electronic Packaging and System Integration* (2005), S. 332–339
- [20] LIU, P. ; TONG, L. ; WANG, J. ; SHI, L. ; TANG, H.: Challenges and developments of copper wire bonding technology. In: *Microelectronics Reliability* (2011)
- [21] BOETTCHER, T. ; ROTHER, M. ; LIEDTKE, S. ; ULLRICH, M. ; BOLLMANN, M. ; PINKERNELLE, A. ; GRUBER, D. ; FUNKE, H.J. ; KAISER, M. ; LEE, K.: On the intermetallic corrosion of Cu-Al wire bonds. In: *12th Electronics Packaging Technology Conference (EPTC)* IEEE, 2010, S. 585–590
- [22] HUNG, L. ; LIN, Y. ; CHEN, S. ; WANG, Y. ; HSIAO, C.S.: The Characterization of Intermetallic Growth in Copper and Gold Ball Bonded on Thicker Aluminum. In: *7th International Conference on Electronic Packaging Technology (ICEPT)* IEEE, 2006, S. 1–6
- [23] QUERCIA, L. ; PERRIAUD, E. ; VEYCHARD, D. ; PICARD, E.: Copper wire in BGA production. In: *2nd MiNaPAD Conference on Packaging and Assembly Technology*, 2012
- [24] MUSTAIN, H.A. ; LOSTETTER, A.B. ; BROWN, W.D.: Evaluation of gold and aluminum wire bond performance for high temperature (500 °C) silicon carbide (SiC) power modules. In: *55th Electronic Components and Technology Conference* IEEE, 2005, S. 1623–1628
- [25] BREACH, C.D. ; WULFF, F.W.: A brief review of selected aspects of the materials science of ball bonding. In: *Microelectronics Reliability* 50 (2010), Nr. 1, S. 1–20

-
- [26] LI, M. ; JI, H. ; WANG, C. ; BANG, H.S. ; BANG, H.S.: Interdiffusion of Al–Ni system enhanced by ultrasonic vibration at ambient temperature. In: *Ultrasonics* 45 (2006), Nr. 1, S. 61–65
- [27] HARMAN, G. ; CANNON, C.: The microelectronic wire bond pull test-how to use it, how to abuse it. In: *IEEE Transactions on Components, Hybrids, and Manufacturing Technology* 1 (1978), Nr. 3, S. 203–210
- [28] *MIL-STD-883H, Method 2011.8*. Department of Defense, 2010
- [29] *Wire Bond Shear Test Method, JESD22-B116A*. JEDEC Solid State Technology Association, 2009
- [30] FANG, K. ; ZHANG, R. ; ISAACS-SMITH, T. ; JOHNSON, R.W. ; ANDARAWIS, E. ; VENT, A.: Thin Film Multichip Packaging for High Temperature Digital Electronics. In: *IMAPS High Temperature Electronics Network (HiTEN)*, 2011
- [31] REICHL, H. ; FEIL, M.: *Hybridintegration: Technologie und Entwurf von Dick-schichtschaltungen*. A. Hüthig, 1986
- [32] HILLERINGMANN, U.: *Mikrosystemtechnik auf Silizium*. Teubner, 1995
- [33] Flip-Chip auf Al₂O₃-Keramik. In: *Applikationsschrift, AB Mikroelektronik GmbH* (2002)
- [34] BERNSTEIN, L.: Semiconductor Joining by the Solid-Liquid-Interdiffusion (SLID) Process I. The Systems Ag-In, Au-In, and Cu-In. In: *Journal of The Electrochemical Society* 113 (1966), Nr. 12, S. 1282–1288
- [35] WELCH, W.C. ; NAJAFI, K.: Gold-indium Transient Liquid Phase (TLP) wafer bonding for MEMS vacuum packaging. In: *21st International Conference on Micro Electro Mechanical Systems IEEE*, 2008, S. 806–809
- [36] RAU, I.: *Bewertung und Zuverlässigkeitsanalyse von Underfillmaterialien für die Flip-Chip-Technik*, Technische Universität Berlin, Diss., 2005

- [37] ROESNER, B.: The beneficial effect of underfilling on the reliability of flip-chip joints. In: *1st International Symposium on Polymeric Electronics Packaging* IEEE, 1997, S. 326–330
- [38] COPPOLA, L. ; HUFF, D. ; WANG, F. ; BURGOS, R. ; BOROEYEVICH, D.: Survey on high-temperature packaging materials for SiC-based power electronics modules. In: *Power Electronics Specialists Conference* IEEE, 2007, S. 2234–2240
- [39] HÄUSSERMANN, T.: *Simulation des Underfill-Prozesses bei Flip Chip-Anwendungen*, Universität Stuttgart, Diss., 2009
- [40] WEINBERG, K. ; BOHME, T.: Condensation and growth of Kirkendall voids in intermetallic compounds. In: *IEEE Transactions on Components and Packaging Technologies* 32 (2009), Nr. 3, S. 684–692
- [41] PHILOFSKY, E.: Purple plague revisited. In: *8th Reliability Physics Symposium* IEEE, 1970, S. 177–185
- [42] RATCHEV, P. ; STOUKATCH, S. ; SWINNEN, B.: Mechanical reliability of Au and Cu wire bonds to Al, Ni/Au and Ni/Pd/Au capped Cu bond pads. In: *Microelectronics Reliability* 46 (2006), Nr. 8, S. 1315–1325
- [43] NG, B.T. ; GANESH, V.P. ; LEE, C.: Optimization of gold wire bonding on electroless nickel immersion gold for high temperature applications. In: *8th Electronics Packaging Technology Conference (EPTC)* IEEE, 2006, S. 277–282
- [44] WULFF, F.W. ; BREACH, C.D. ; STEPHAN, D. ; DITTMER, K.J.: Characterisation of intermetallic growth in copper and gold ball bonds on aluminium metallization. In: *6th Electronics Packaging Technology Conference (EPTC)* IEEE, 2004, S. 348–353
- [45] KHOURY, S.L. ; BURKHARD, D.J. ; GALLOWAY, D.P. ; SCHARR, T.A.: A comparison of copper and gold wire bonding on integrated circuit devices. In:

- IEEE Transactions on Components, Hybrids, and Manufacturing Technology* 13 (1990), Nr. 4, S. 673–681
- [46] PRASAD, S.K.: *Advanced wirebond interconnection technology*. Springer, 2004
- [47] LI, J.M.: Packaging Design & Manufacture of High Temperature Electronics Module for 225 °C Applications utilizing Hybrid Microelectronics Technology. In: *Vectron International* (2004)
- [48] GRYZBOWSKI, R.R. ; KERWIN, D.B.: High Temperature Reliability of Al/Au and Au/Au Wire Bonds. In: *2nd High Temperature Electronics Conference*, 1994, S. 9–14
- [49] JOHANNESSEN, R. ; OLDERVOLL, F. ; STRISLAND, F.: High temperature reliability of aluminium wire-bonds to thin film, thick film and low temperature co-fired ceramic (LTCC) substrate metallization. In: *Microelectronics Reliability* 48 (2008), Nr. 10, S. 1711–1719
- [50] HO, H.M. ; LAM, W. ; STOUKATCH, S. ; RATCHEV, P. ; VATH III, C.J. ; BEYNE, E.: Direct gold and copper wires bonding on copper. In: *Microelectronics Reliability* 43 (2003), Nr. 6, S. 913–923
- [51] HAGLER, P. ; HENSON, P. ; JOHNSON, R.W.: Packaging Technology for Electronic Applications in Harsh High-Temperature Environments. In: *IEEE Transactions on Industrial Electronics* 58 (2011), Nr. 7, S. 2673–2682
- [52] CHAN, Y.H. ; KIM, J.K. ; LIU, D. ; LIU, P.C.K. ; CHEUNG, Y.M. ; NG, M.W.: Process windows for low-temperature Au wire bonding. In: *Journal of electronic materials* 33 (2004), Nr. 2, S. 146–155
- [53] SALMON, J.S. ; JOHNSON, R.W. ; PALMER, M.: Thick film hybrid packaging techniques for 500 °C operation. In: *4th International High Temperature Electronics Conference (HITEC)* IEEE, 1998, S. 103–108

- [54] HWANG, M. ; LAUGHLIN, D.E. ; BERNSTEIN, I.M.: The effect of interdiffusion on the interfacial microstructure of Au-Pd. In: *Acta Metallurgica* 33 (1985), Nr. 7, S. 1195–1204
- [55] SASANGKA, W.A. ; TAN, A.C.: High temperature performance study of gold wire bonding on a palladium bonding pad. In: *8th Electronics Packaging Technology Conference (EPTC)* IEEE, 2006, S. 330–335
- [56] BRAUN, T. ; BECKER, K.F. ; SOMMER, J.P. ; LOHER, T. ; SCHOTTENLOHER, K. ; KOHL, R. ; PUFALL, R. ; BADER, V. ; KOCH, M. ; ASCHENBRENNER, R.: High temperature potential of flip chip assemblies for automotive applications. (2005), S. 376–383
- [57] TOLLEFSEN, T.A. ; LARSSON, A. ; LØVVIK, O.M. ; AASMUNDTVEIT, K.E.: Au-Sn SLID Bonding Properties and Possibilities. In: *Metallurgical and Materials Transactions B* (2012), S. 1–9
- [58] AASMUNDTVEIT, K.E. ; LUU, T.T. ; NGUYEN, H.V. ; JOHANNESSEN, R. ; HOIVIK, N. ; WANG, K.: Au-Sn fluxless SLID bonding: Effect of bonding temperature for stability at high temperature, above 400 °C. In: *3rd Electronic System-Integration Technology Conference (ESTC)* IEEE, 2010, S. 1–6
- [59] TOLLEFSEN, T.A. ; LARSSON, A. ; AASMUNDTVEIT, K.E.: Au-Sn SLID bonding for high temperature applications. In: *High Temperature Electronics Network (HiTEN)* IMAPS, 2011
- [60] LIN, Y. ; HESKETH, P.J. ; SCHUSTER, J.P.: Finite-element analysis of thermal stresses in a silicon pressure sensor for various die-mount materials. In: *Sensors and Actuators A: Physical* 44 (1994), Nr. 2, S. 145–149
- [61] ROXHED, N. ; NIKLAUS, F. ; FISCHER, A.C. ; FORSBERG, F. ; HÖGLUND, L. ; ERICSSON, P. ; SAMEL, B. ; WISSMAR, S. ; ELFVING, A. ; SIMONSEN, T.I.:

- Low-cost uncooled microbolometers for thermal imaging. In: *SPIE Photonics Europe* International Society for Optics and Photonics, 2010, S. 772611–772611
- [62] CHEN, Y.C. ; LEE, S.J. ; LEE, C.C.: High temperature Cu-Sn joints manufactured by a 250 °C fluxless bonding process. In: *Multi-Chip Module Conference (MCMC)* IEEE, 1994, S. 206–211
- [63] LIU, H. ; SALOMONSEN, G. ; WANG, K. ; AASMUNDTVEIT, K.E. ; HOIVIK, N.: Wafer-Level Cu/Sn to Cu/Sn SLID-Bonded Interconnects with Increased Strength. In: *IEEE Transactions on Components, Packaging and Manufacturing Technology* 1 (2011), Nr. 9, S. 1350–1358
- [64] MUSTAIN, H.A. ; BROWN, W.D. ; ANG, S.S.: Transient liquid phase die attach for high-temperature silicon carbide power devices. In: *IEEE Transactions on Components and Packaging Technologies* 33 (2010), Nr. 3, S. 563–570
- [65] CHUANG, R.W. ; LEE, C.C.: Silver-indium joints produced at low temperature for high temperature devices. In: *IEEE Transactions on Components and Packaging Technologies* 25 (2002), Nr. 3, S. 453–458
- [66] *MIL-STD-883H, Method 2010.12*. Department of Defense, 2010
- [67] SHAH, A. ; MAYER, M. ; ZHOU, Y.N. ; HONG, S.J. ; MOON, J.T.: Low-stress thermosonic copper ball bonding. In: *IEEE Transactions on Electronics Packaging Manufacturing* 32 (2009), Nr. 3, S. 176–184
- [68] SAVRUN, E.: Packaging considerations for very high temperature microsystems. In: *Sensors Bd. 2* IEEE, 2002, S. 1139–1143
- [69] PEQUEGNAT, A. ; HANG, C.J. ; MAYER, M. ; ZHOU, Y. ; MOON, J.T. ; PER-SIC, J.: Effect of EFO parameters on Cu FAB hardness and work hardening in thermosonic wire bonding. In: *Journal of Materials Science: Materials in Electronics* 20 (2009), Nr. 11, S. 1144–1149

-
- [70] ARDENNE, M.: *Effekte der Physik und ihre Anwendungen*. Harri Deutsch Verlag, 2005
- [71] MASSALSKI, T.B. ; OKAMOTO, H. ; SUBRAMANIAN, P.R. ; KACPRZAK, L.: Binary alloy phase diagrams. vol. 3. In: *ASM International* (1990), S. 1485
- [72] WU, T.Y. ; TSUKADA, Y. ; CHEN, W.T.: Materials and Mechanics Issues in Flip-Chip Organic Packaging. In: *46th Electronic Components and Technology Conference IEEE*, 1996, S. 524–534
- [73] CHEN, L. ; ZHANG, Q. ; WANG, G. ; XIE, X. ; CHENG, Z.: The Effects of Underfill and its Material Models on Thermomechanical Behaviors of a Flip Chip Package. In: *IEEE Transactions on Advanced Packaging* 24 (2001), Nr. 1, S. 17–24
- [74] ZHANG, W. ; WU, D. ; SU, B. ; HAREB, S. A. ; LEE, Y.C. ; MASTERSON, B. P.: The Effect of Underfill Epoxy on Warpage in Flip-Chip Assemblies. In: *IEEE Transactions on Components, Packaging, and Manufacturing Technology, Part A* 21 (1998), Nr. 2, S. 323–329

8. Danksagung

Mein Dank gilt allen, die zum Gelingen dieser Arbeit beigetragen haben.

Mein besonderer Dank gilt meinem Doktorvater Herrn Prof. Dr. Holger Vogt für die Schaffung hervorragender Rahmenbedingungen für Forschungsarbeiten und seine engagierte Betreuung bei der Anfertigung der vorliegenden Arbeit.

Ich danke Herrn Prof. Dr. Roland Schmechel für die Bereitschaft zur Übernahme des Amtes als Korreferent.

Herrn Dr. Marco Ruß, dessen Tür für fachliche Diskussionen stets offen stand, danke ich für seine konstruktiven Vorschläge.

Recht herzlich danken möchte ich meinem Kollegen Herrn Dr. Thomas Geruschke für die vielen fruchtbaren Diskussionen und Stunden die wir im Mikrosystemtechnik-Labor verbracht haben. In besonderem Maße konnten wir stets Freude an der Arbeit mit Effektivität vereinen.

Mein Dank gilt ebenfalls meiner Kollegin Frau Jennifer Heß für die fachlichen Diskussionen insbesondere zum Thema elektrochemischer Depositionsverfahren.

Herrn Mathias Bartsch von der Universität Duisburg-Essen, der mittels FIB-Technologie die für diese Arbeit erforderlichen Probenpräparationen durchführte, möchte

ich ebenfalls danken. Außerdem danke ich Frau Marina Wirtz für die sehr engagierte Durchführung von REM-Untersuchungen.

Allen Mitarbeitern der Mikrosystemtechnik-Labor Gruppe des Fraunhofer Instituts IMS danke ich für Ihren tatkräftigen Einsatz beim Ausbau, der Wartung sowie der Organisation des Labors.

Für das Korrekturlesen meines Manuskripts bedanke ich mich bei Frau Dr. Sarah Kißler, Frau Kim Burmester und Herrn Pierre Gembaczka.

Nicht zuletzt gebührt mein Dankeschön meinen Eltern für Ihre Unterstützung während meiner gesamten wissenschaftlichen Ausbildung.

Meiner Freundin Eva Schmeiduch danke ich herzlichst für die Begleitung, Unterstützung und Aufmunterung, derer ich mir stets sicher sein kann.

Meinem Sohn Gabriel danke ich von ganzem Herzen für die schönen gemeinsamen Stunden und das hohe Maß an Verständnis, wenn die gemeinsame Zeit arbeitsbedingt das ein oder andere Mal knapp ausfiel.